

Christian JUTTEN

Conception
de systèmes électroniques
analogiques

Université Joseph Fourier - Polytech' Grenoble

Cours de deuxième année du département 3i

Janvier 2007

Table des matières

1	Modèle mathématique du transistor bipolaire	1
1.1	Introduction	1
1.2	Modèle mathématique de la diode	2
1.2.1	Diode en régime statique	2
1.2.2	Diode en régime dynamique	8
1.2.3	Modèle complet	10
1.2.4	Influence de la température	11
1.3	Modèle du transistor bipolaire	12
1.3.1	Généralités	12
1.3.2	Modèle d'Ebers et Molls en grands signaux	15
1.3.3	Modèle d'Ebers et Molls en petits signaux	17
1.3.4	Fonctionnement en saturation	20
1.3.5	Amélioration du modèle d'Ebers et Molls	22
1.4	Conclusion	23
2	Polarisation et stabilité thermique	25
2.1	Introduction	25
2.2	Polarisation	26
2.2.1	Première approche	26
2.2.2	Montage de polarisation	27
2.2.3	Schéma équivalent	29
2.2.4	Equation générale de polarisation	29
2.2.5	Optimisation	30
2.2.6	Influence de V_{BE}	31
2.2.7	Influence de I_{CB0}	31
2.2.8	Influence de β_N	32
2.2.9	Influence de la température	33
2.3	Stabilité thermique	35
2.3.1	Modèles thermiques	35

2.3.2	Equations thermiques	36
2.3.3	Boucle thermique	38
2.3.4	Calcul de G pour le montage en classe A	39
2.4	Conclusion	41
3	Amplification à courant continu	43
3.1	Présentation du problème	43
3.1.1	Généralités	43
3.1.2	Problème pour un étage Emetteur commun	43
3.1.3	Dérives en température du montage	45
3.2	Amplificateur différentiel	45
3.2.1	Schéma équivalent et équations	45
3.2.2	Linéarisation de la relation entrée-sortie	48
3.2.3	Paramètres de l'amplificateur différentiel	49
3.3	Conception d'un amplificateur différentiel intégré	55
3.3.1	Cahier des charges	55
3.3.2	Structure générale	55
3.3.3	Générateurs de courant	57
3.3.4	Translation de niveau	64
3.3.5	Conception d'un étage d'entrée	66
3.3.6	Etage d'entrée à charges actives	71
3.3.7	Limitation due à l'effet Miller	72
3.3.8	Correction de l'effet Miller : montage cascode	73
3.3.9	Etage d'entrée à super-gain	75
3.3.10	Amélioration de l'étage d'entrée	77
3.3.11	Amplificateur à transistors à effet de champ	78
3.3.12	Etage de sortie	79
3.4	Conclusion	83
4	Amplificateurs opérationnels intégrés	85
4.1	Introduction	85
4.2	Principe de calcul	86
4.2.1	Montage inverseur	86
4.2.2	Montage non inverseur	87
4.2.3	Erreur due au gain	88
4.2.4	Remarque	89
4.3	Erreur de calculs	91
4.3.1	Erreur due à l'impédance d'entrée Z_E finie	91
4.3.2	Erreur due à l'impédance de sortie Z_S non nulle	92

4.3.3	Cas général avec des impédances d'entrée et de sortie non idéales	95
4.3.4	Conclusion	95
4.4	Erreurs statiques	95
4.4.1	Erreur due à la tension de décalage	95
4.4.2	Courant de polarisation d'entrée	98
4.4.3	Taux de réjection des tensions d'alimentation	100
4.5	Réponse en fréquence	103
4.5.1	Origine de la réponse en fréquence	103
4.5.2	Comportement en boucle fermée	105
4.5.3	Autre approche de la stabilité	106
4.5.4	Amplificateurs à réponse du premier ordre	107
4.5.5	Erreur due à la vitesse de balayage	109
4.5.6	Compensation en fréquence	112
4.6	Bruit	114
4.6.1	Généralités	114
4.6.2	Origine du bruit	116
4.6.3	Définitions	116
4.6.4	Spécifications concernant le bruit	118
4.6.5	Calcul des tensions et courants efficaces de bruit	118
4.6.6	Bruit thermique dans une résistance	120
4.6.7	Calcul du bruit d'un montage amplificateur non inverseur	121
4.7	Conclusion	123
5	Applications des amplificateurs opérationnels	125
5.1	Introduction	125
5.2	Circuits de base de calcul analogique	126
5.2.1	Sommateur inverseur	126
5.2.2	Sommateur non inverseur	127
5.2.3	Remarque sur les entrées non utilisées	129
5.2.4	Additionneur-soustracteur	129
5.2.5	Amplificateur à gain variable	130
5.2.6	Montage à gain variable de +1 à -1	131
5.2.7	Augmentation de l'impédance d'entrée d'un montage inverseur	132
5.3	Montage intégrateur	133
5.3.1	Montage de base	133
5.3.2	Influence de la tension de déport de l'amplificateur	134
5.3.3	Correction de la tension de déport	135
5.3.4	Influence de l'impédance d'entrée de l'amplificateur	136

5.3.5	Réponse à un échelon	138
5.4	Montage dérivateur	139
5.4.1	Cas idéal	139
5.5	Amplificateur différentiel d'instrumentation	143
5.5.1	Position du problème	143
5.5.2	Première amélioration de l'additionneur-soustracteur	145
5.5.3	Seconde amélioration	146
5.5.4	Solution optimale	146
5.6	Amplificateur de tension à très grande impédance d'entrée	151
5.6.1	Fonctionnement idéal	151
5.6.2	Cas d'un amplificateur réel	152
5.7	Convertisseur d'impédances	154
5.7.1	Multiplieur de capacités	154
5.7.2	Convertisseur d'impédance négative	157
5.8	Oscillateur	160
5.8.1	Analyse du fonctionnement	160
5.8.2	Calcul détaillé	161
5.8.3	Oscillateur contrôlé en tension	163
5.9	Générateur de signaux triangle et carré	165
5.9.1	Etude du trigger	165
5.9.2	Etude de la charge de la capacité	166
5.9.3	Analyse critique	167
5.10	Redresseurs	168
5.10.1	Redresseur mono-alternance	168
5.10.2	Redresseur double alternance	170
5.10.3	Redresseur double alternance symétrique	173
5.11	Conclusion	176
6	Documentations techniques de quelques composants	177
6.1	Diode BAV45	177
6.2	Diode 1N4148	177
6.3	Transistor 2N2222	177
6.4	Amplificateur opérationnel LM108	177
6.5	Amplificateur opérationnel LF351	177

a

v

Chapitre 1

Modèle mathématique du transistor bipolaire

1.1 Introduction

L'objectif de ce chapitre est de fournir un outil simple et efficace de description et d'analyse de schémas à transistors bipolaires.

Il ne s'agit donc pas de développer des outils mathématiques sophistiqués qui nécessiteraient des ordinateurs puissants. En effet, ces modèles - tels que ceux utilisés en conception assistée par ordinateur (CAO) et quoique très performants - ne sont pas adaptés à des calculs manuels.

Le modèle d'Ebers et Molls (1954) que nous proposons dans ce chapitre peut paraître simpliste, voire obsolète. Il présente malgré tout de nombreux avantages :

- Une grande simplicité qui autorise des calculs manuels.
- Une représentation unique de tous les régimes de fonctionnement des transistors bipolaires : linéaires direct et inverse, saturation, bloqué ; grands et petits signaux.
- Une représentation valable pour les transistors NPN comme PNP, moyennant des conventions de signe.

Ces avantages suffisent à expliquer l'intérêt du modèle pour l'analyse rapide et la compréhension de montages déjà complexes (voir chapitre 3). Il permettra aussi aux futurs ingénieurs micro-électroniciens d'appréhender le fonctionnement global d'un montage avec ses points critiques et de mieux

utiliser les outils de simulation par ordinateur.

Ce modèle peut aussi être affiné de façon simple en introduisant :

- la tension d'Early pour tenir compte de l'effet de modulation de largeur de base, responsable de l'impédance de sortie limitée,
- les capacités parasites des jonctions base-émetteur et base-collecteur pour rendre compte des propriétés dynamiques.

1.2 Modèle mathématique de la diode

1.2.1 Diode en régime statique

Modèle simplifié

La théorie simplifiée de la diode jonction prévoit une relation courant-tension de la forme :

$$I_V = I_{SV} \left[\exp\left(\frac{qV_D}{kT}\right) - 1 \right], \quad (1.1)$$

où I_V est le courant volumique, I_{SV} est le courant de saturation (ou inverse) en volume, V_D est la tension aux bornes de la diode, et q , k et T sont respectivement la charge de l'électron, la constante de Boltzmann et la température en K .

La quantité kT/q , homogène à une tension, est fréquemment noté V_T ou ϕ_T . A température ambiante ($T \approx 295K$), on retiendra :

$$V_T = \phi_T = \frac{kT}{q} \approx 25mV. \quad (1.2)$$

En réalité, il faut aussi tenir compte des courants de surface, surtout lorsque la géométrie du dispositif devient petite, ce qui est inhérent à la miniaturisation ultime des circuits intégrés. Par ailleurs, ces courants de surface dépendent de l'état de surface du composant, donc de la qualité du processus technologique de fabrication. Pour les courants de surface, on peut écrire :

$$I_S = I_{SS} \left[\exp\left(\frac{V_D}{n_S V_T}\right) - 1 \right], \quad (1.3)$$

où I_S est le courant surfacique, I_{SS} est le courant de saturation (ou inverse) en surface, V_T est la tension thermique définie en (1.2) et n_S est le coefficient d'émission en surface.

Modèle réel

Le modèle réel, qui doit tenir compte de l'ensemble des courants, de volume comme de surface, est décrit par la relation :

$$I_D = I_0 \left[\exp \left(\frac{V_D}{nV_T} \right) - 1 \right], \quad (1.4)$$

où I_D est le courant de diode, I_0 est le courant de saturation (ou inverse) et n est un coefficient tel que $1 \leq n \leq 2$.

La fonction, $I_D(V)$, étant inversible, on utilise aussi fréquemment la relation :

$$V_D = nV_T \ln \left(\frac{I_D}{I_0} + 1 \right). \quad (1.5)$$

Approximations usuelles

Généralement, le coefficient n n'est pas fourni par le constructeur, et, par défaut, on utilise $n = 1$. De plus, dès que le rapport I_D/I_0 est très supérieur à 1, on peut simplifier l'expression (1.5). En pratique, puisque $I_0 \approx 10^{-14}$ à $10^{-15} A$, dès que $I_D \geq 10^{-12} A$, l'expression simplifiée suivante sera vérifiée :

$$V_D = V_T \ln \frac{I_D}{I_0}. \quad (1.6)$$

De même, la relation $I_D(V_D)$ se simplifie :

$$I_D = I_0 \exp \left(\frac{V_D}{V_T} \right), \quad (1.7)$$

dès que $\exp(V_D/V_T) \gg 1$, c'est-à-dire $V_D \gg 5V_T = 125mV$ ($\exp(5) \approx 125$).

Valeurs typiques

Pour une diode au Silicium, la théorie physique prévoit un courant de saturation volumique $I_0 \approx 10^{-15} A$. En pratique, dans un composant discret, compte tenu des fuites, le constructeur garantit seulement un courant inverse $I_0 \approx 10^{-11} A$.

Par ailleurs, le courant inverse varie selon les références de composants. Pour les composants à faible courant de saturation (par exemple BAV45), on atteint effectivement $I_0 < 10pA$, mais pour des diodes signal (par exemple

1N4148), le constructeur donne $I_0 < 25nA$.

Enfin, il faut savoir que le courant inverse mesuré par le constructeur dépend des conditions de mesure, en particulier de la température et de la tension inverse V_R appliquée à la diode : $V_D = V_R$.

Exercice

On considère une diode de courant inverse $I_0 \approx 10^{-15}A$. Calculer la tension de diode V_D telle que $I_D = 1mA$.

Pour $I_D = 1mA \gg I_0$, on peut utiliser la relation simplifiée (1.6), soit :

$$V_D = V_T \ln \frac{I_D}{I_0} = 25 \cdot 10^{-3} \ln \frac{10^{-3}}{10^{-15}} = 0.69V. \quad (1.8)$$

Calculer l'augmentation de V_D lorsque le courant I_D est multiplié par un facteur 10.

Pour le courant $10I_D$, on a une tension $V_D + \Delta V_D$. On a alors la relation :

$$10I_D = I_0 \exp\left(\frac{V_D + \Delta V_D}{V_T}\right) = I_D \exp\left(\frac{\Delta V_D}{V_T}\right) \quad (1.9)$$

d'où :

$$\Delta V_D = V_T \ln 10 \approx 57mV. \quad (1.10)$$

La caractéristique courant-tension d'une diode est exponentielle. La tension V_D aux bornes d'une diode conductrice est de l'ordre de 0.6 à 0.7V, et varie très peu même pour des variations considérables du courant de diode : $\Delta V_D \approx 57mV$ pour un courant multiplié par 10 !

Résistance série

Les contacts électriques entre la jonction et les composants voisins (pour un composant discret), ou entre la jonction et les électrodes du boîtier (pour un composant intégré) présentent une résistance série statique R_S . Typiquement cette résistance vaut de quelques $m\Omega$ à quelques Ω . Si les courants sont importants (composants de puissance), la chute de potentiel dans la résistance série peut devenir non négligeable. Pour en tenir compte, on corrige le modèle (1.5) par :

$$V_D = V_T \ln \left(\frac{I_D}{I_0} + 1 \right) + R_S I_D. \quad (1.11)$$

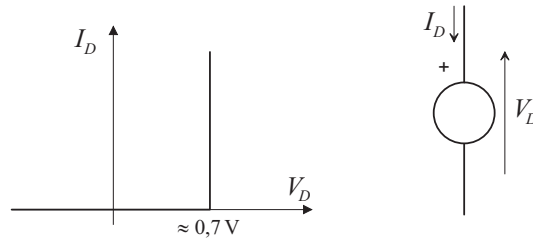


FIG. 1.1 – Modèle idéal de diode : caractéristique (à gauche), schéma équivalent en grands signaux de la diode conductrice (à droite).

Résistance dynamique

En différentiant la relation (1.4), on trouve une relation entre les variations dI_D et dV_D :

$$dI_D = \frac{1}{V_T} I_0 \exp\left(\frac{V_D}{V_T}\right) dV_D \approx \frac{I_D}{V_T} dV_D. \quad (1.12)$$

On peut définir la résistance dynamique (petits signaux), notée r_D , par le rapport :

$$\frac{dV_D}{dI_D} \approx \frac{V_T}{I_D}. \quad (1.13)$$

On retiendra que :

- la résistance dynamique varie comme l'inverse du courant de diode I_D ,
- à $I_D = 1\text{mA}$ et à température ambiante, on a la valeur typique $r_D \approx 25\Omega$.

Modèles simplifiés

Le modèle le plus simple considère la diode bloquée ou conductrice, avec les deux états :

$$\begin{aligned} V > V_D & \quad r_D = 0, \\ V \leq V_D & \quad r_D = \infty. \end{aligned} \quad (1.14)$$

On peut associer à ce modèle le schéma équivalent en grands signaux (statique) de la figure 1.1.

En petits signaux, la diode conductrice devient un simple court-circuit et la diode en inverse (ou plutôt pour $V \leq V_D$, donc bloquée) est un circuit ouvert (Fig. 1.1).

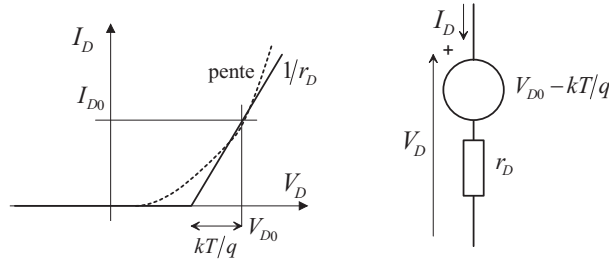


FIG. 1.2 – Modèle amélioré de diode : caractéristique (à gauche), schéma équivalent en grands signaux de la diode conductrice (à droite). En petits signaux, la diode conductrice se réduit à sa résistance dynamique.

On peut proposer un modèle plus fin, qui prend en compte la résistance dynamique lorsque la diode est conductrice. Ceci revient à approximer la partie exponentielle de la courbe $I_D(V_D)$ par une droite de pente $1/r_D$ (Fig. 1.2) tangente à l'exponentielle au point choisi (V_{D0}, I_{D0}) . Pour $I_D > 0$ c'est-à-dire $V_D \geq (V_{D0} - V_T)$, on a donc l'équation :

$$V_D = (V_{D0} - V_T) + I_D r_D. \quad (1.15)$$

Pour $V_D < (V_{D0} - V_T)$, le courant I_D est nul : la diode est bloquée.

Exercice

Calculer le point de polarisation (I_D, V_D) d'une diode reliée à une tension d'alimentation de $5V$ par l'intermédiaire d'une résistance $R = 1k\Omega$. On prendra $I_0 = 10^{-15}A$ à $T = 25C$.

Deux équations décrivent le fonctionnement du montage. La première est l'équation de la droite de charge :

$$I_D = \frac{(V_{CC} - V_D)}{R}. \quad (1.16)$$

Mais, I_D et V_D sont aussi liées par la loi de diode (on prend la loi simplifiée car on suppose que I_D sera très supérieur à I_0) :

$$V_D = V_T \ln \frac{I_D}{I_0}. \quad (1.17)$$

On a finalement le système suivant :

$$\begin{cases} I_D = \frac{(V_{CC} - V_D)}{R}, \\ V_D = V_T \ln \frac{I_D}{I_0}, \end{cases} \quad (1.18)$$

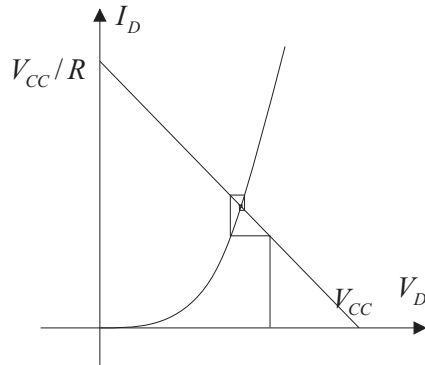


FIG. 1.3 – Résolution itérative du système d'équations (1.18).

qui est transcendant, et n'admet pas de solution analytique.

Il est cependant possible de trouver simplement la solution, par une résolution numérique en itérant deux étapes de calcul. L'algorithme, illustré à la figure 1.3, est le suivant :

CHOISIR UNE VALEUR INITIALE POUR V_D : $(V_D)_0$
 $i = 1$
 RÉPÉTER
 $(I_D)_i = \frac{V_{CC} - (V_D)_{i-1}}{R}$
 $(V_D)_i = V_T \ln \frac{(I_D)_i}{I_0}$
 JUSQU'À $|(I_D)_i - (I_D)_{i-1}| < \text{seuil}$

On choisit $(V_D)_0 = 0.6V$, qui est une valeur raisonnable. On itère et on trouve au bout de quelques (3) itérations :

$$V_D = 0.73V \text{ et } I_D = 4.3mA. \quad (1.19)$$

Remarque. Si $V_{CC} \gg V_D \approx 0.6V$, on a une bonne approximation du courant par la relation :

$$I_D = \frac{(V_{CC} - V_D)}{R} \approx \frac{V_{CC}}{R}, \quad (1.20)$$

qui évite des itérations de calculs.

1.2.2 Diode en régime dynamique

Le régime dynamique de la diode peut être modélisé par deux capacités, la capacité de transition et la capacité de diffusion. Le fonctionnement en commutation traduit également les performances dynamiques de la diode.

Capacité de transition

En régime dynamique, et en particulier en commutation, il faut tenir compte du temps mis pour déplacer les charges accumulées dans la jonction.

En effet, en polarisation inverse (diode bloquée), il existe une zone de déplétion dont la largeur varie avec la tension inverse appliquée. De chaque côté de cette zone, les charges s'accumulent et on peut modéliser ce phénomène par une capacité C_T appelée capacité de transition :

$$C_T = \frac{C_{T_0}}{\left(1 - \frac{V}{\phi}\right)}, \quad (1.21)$$

où V est la tension inverse de diode, ϕ est la barrière de potentiel de la jonction, et α est un coefficient qui dépend du dopage dans la jonction (1/3 pour une jonction graduelle, 1/2 pour une jonction brutale). La capacité C_{T_0} pour $V = 0V$ vaut quelques pF. L'équation (1.21) n'est valable que pour des valeurs de V inférieure à ϕ , qui est de l'ordre de $0.5V$. En particulier, C_T ne tend pas vers l'infini pour $V \approx \phi$, car le modèle n'est plus valide.

La capacité de transition est de faible valeur (quelques pF) mais elle joue un rôle important dans les montages à transistors. En effet, pour un transistor conducteur, la diode B-C est en inverse et présente une capacité de transition. En raison de l'effet Miller, la capacité équivalente est multipliée par le gain β_N (quelques centaines!).

Capacité de diffusion

La capacité de diffusion, C_D , modélise la recombinaison des porteurs injectés dans la jonction, porteurs dont la durée de vie est τ . On montre que :

$$C_D = \frac{\tau}{r_D}, \quad (1.22)$$

où $r_D = V_T/I_D$ est la résistance dynamique de la diode. La capacité de diffusion est donc proportionnelle au courant I_D traversant la diode.

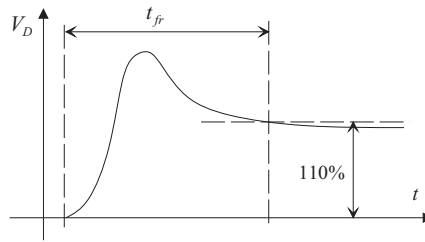


FIG. 1.4 – Temps de recouvrement direct d’une diode.

Pour une diode au Silicium, la durée de vie des porteurs est de l’ordre de $\tau = 1ns$. Pour un courant $I_D = 10^{-3}A$, on a $r_D \approx 25\Omega$ et $C_D \approx 10^{-9}/25 = 40pF$.

Réponse impulsionnelle

En raison des charges accumulées dans la jonction, le fonctionnement en commutation introduit des comportements transitoires particuliers, caractérisés par des temps dits *de recouvrement* (recovery time) direct et inverse, notés t_{fr} (forward recovery time) et t_{rr} (reverse recovery time).

Supposons la diode bloquée. Il existe donc une zone de déplétion qui ne contient pas de charges d’espace. A l’instant où la tension du générateur devient positive, la tension directe de la diode s’établira après avoir déplacé les charges dans la jonction. La conduction, qui n’est donc pas immédiate, est caractérisée par la courbe de la figure 1.4.

Supposons maintenant la diode conductrice, des charges sont accumulées dans la jonction. Pour bloquer la diode, il faut d’abord évacuer les charges de la jonction pour créer la zone de déplétion. Ce déplacement ne peut pas être instantané et entraîne un retard de commutation, le temps de recouvrement inverse, t_{rr} .

Les valeurs typiques sont données pour deux diodes classiques, une diode de commutation, rapide, et une diode à faible courant inverse, dans le tableau 1.5.

Attention, soyez critiques dans la lecture des spécifications et surtout soyez attentifs aux conditions expérimentales. En effet, le montage type pour ces mesures, donné à la figure 1.6, conduit à des temps de recouvrement très différents selon les valeurs de tension du générateur G . En particulier, la

Référence	Types de diode	t_{fr}	t_{rr}
1N4148	Diode de commutation		4ns
BAV 45	Faible courant inverse		350ns

FIG. 1.5 – Valeurs typiques des temps de recouvrement.

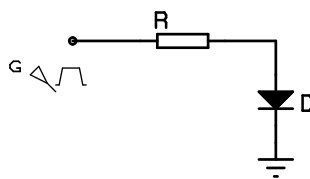


FIG. 1.6 – Schéma de mesures d'une diode en commutation.

tension négative du générateur a une très grande influence sur ces temps, car, pour passer de l'état conducteur à l'état bloqué, les charges accumulées dans la jonction doivent être évacuées. Cette évacuation est d'autant plus rapide que le courant de décharge est grand. Or celui-ci est majoré par $I_{max} = (V_D - V_G)/R$. De façon évidente, si la tension du générateur est très négative, le courant augmente, ce qui a pour effet de raccourcir les temps de recouvrement. Vérifiez également la température de mesure, car elle a beaucoup d'influence.

1.2.3 Modèle complet

En conclusion, une diode peut être modélisée par le schéma de la figure 1.7, où le composant diode est supposé idéal, et la résistance série et les capacités représentent des différents éléments parasites. La diode conductrice idéale peut être modélisée par le schéma équivalent de la figure 1.2, c'est-à-dire une générateur de tension constante (qui vaut environ 0.6 à 0.7 V) en série avec la résistance dynamique r_D .

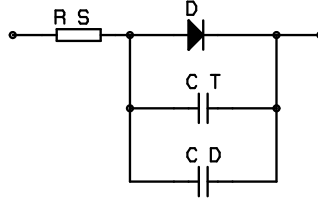


FIG. 1.7 – Schéma équivalent d'une diode.

1.2.4 Influence de la température

La relation $I_D(V_D)$ fait intervenir explicitement la température absolue T dans le terme $V_T = kT/q$. Cependant, la variation de ce terme avec T n'est pas la plus importante. En effet, le courant de saturation I_0 varie considérablement avec T . On montre par l'application de la théorie statistique de Fermi-Dirac que ce courant suit la loi :

$$I_0 = AT^3 \exp(-N/T), \quad (1.23)$$

où A et N sont des coefficients qui dépendent des propriétés physiques du semi-conducteur¹. Calculons la dérivée de I_0 par rapport à T :

$$\begin{aligned} \frac{dI_0}{dT} &= A \exp(-N/T) \left(3T^2 + T^3 \frac{N}{T^2} \right) \\ &= AT^3 \exp(-N/T) \frac{1}{T} \left(3 + \frac{N}{T} \right) \\ &= \frac{I_0}{T} \left(3 + \frac{N}{T} \right). \end{aligned} \quad (1.24)$$

Enfin, on met cette expression sous la forme :

$$\frac{dI_0}{I_0} = \frac{dT}{T} \left(3 + \frac{N}{T} \right). \quad (1.25)$$

Cette relation (1.25) traduit les variations relatives de I_0 en fonction des variations relatives de la température T .

De façon usuelle, pour un doublement du courant, c'est-à-dire $\Delta I_0 = I_0$ soit $\Delta I_0/I_0 = 1$, on calcule la variation de température ΔT :

$$\Delta T = \frac{T^2}{3T + N}. \quad (1.26)$$

¹Les valeurs diffèrent notamment pour le Germanium et pour le Silicium.

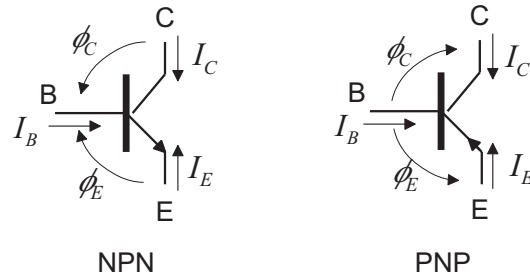


FIG. 1.8 – Conventions de courants et tensions.

Pour le Silicium, $N = 14000^\circ K$, d'où :

$$\Delta T = \frac{T^2}{3T + N} \approx \frac{T^2}{N} = 6.4^\circ K. \quad (1.27)$$

En pratique, on considère que, pour une diode au Silicium, le courant inverse double tous les $7^\circ C$ environ. Ceci peut paraître modeste, mais sur une gamme de température de $70^\circ C = 10 \times 7^\circ C$, en admettant que l'approximation ci-dessus reste valable, on a une variation de courant $\Delta I_0 = 2^{10} I_0 \approx 10^3 I_0$!

1.3 Modèle du transistor bipolaire

1.3.1 Généralités

Notations

Dans cette partie, on utilise des conventions sur les sens des courants et des tensions qui permettent de traiter indifféremment des transistors PNP et NPN. Ces conventions, illustrées à la figure 1.8 sont les suivantes :

- les courants sont positifs entrants,
- les tensions sont référencées par rapport au matériau N.

Fonctionnement simplifié

En polarisation normale, on doit tenir compte de quatre courants (figure 1.9). Pour un transistor PNP, on a :

1. le courant de trous traversant la base, I_1 (effet transistor),
2. le courant de trous qui se recombinaient dans la base, I_2 ,
3. en HF, le courant de trous qui revient vers l'émetteur, I_3 ,
4. le courant de saturation de la jonction C-B, I_{CB0} .

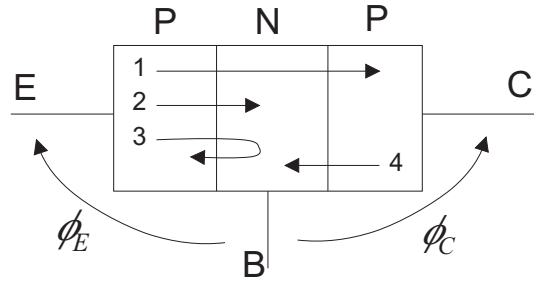


FIG. 1.9 – Principaux courants dans un transistor PNP.

Dans un transistor NPN, on a des courants similaires, mais les courants sont des courants d'électrons et non de trous. Une portion seulement du courant émis par l'émetteur atteint donc le collecteur. On introduit le gain en courant, noté $\alpha_N = -i_C/i_E$, l'indice N étant associé à la polarisation normale et le signe lié aux conventions sur les courants. On peut alors estimer le gain :

$$\alpha_N = \frac{I_1}{I_1 + I_2 + I_3} < 1. \quad (1.28)$$

Si l'effet transistor est très fort, la portion de courant I_1 est très grande et la gain est donc très voisin de 1.

En tenant compte des conventions, le courant I_C s'écrit alors :

$$I_C = -\alpha_N I_E + I_{CB0}. \quad (1.29)$$

Fonctionnellement, rien ne distingue le collecteur de l'émetteur, et si on polarise le transistor en inverse, c'est-à-dire en permutant le rôle du collecteur et de l'émetteur, on obtient une relation analogue :

$$I_E = -\alpha_I I_C + I_{EB0}, \quad (1.30)$$

dans laquelle $\alpha_I = -i_E/i_C$ est le gain en inverse.

Remarques.

1. En pratique, pour augmenter l'effet transistor, le constructeur réalise des transistors avec des bases très fines. Par ailleurs, les dopages des zones de collecteur et d'émetteur sont différentes de façon à avoir $\alpha_N \lesssim 1$, alors que $\alpha_I < 1$. Les valeurs typiques sont $0.99 \leq \alpha_N \leq 0.9999$ et $0.2 < \alpha_I < 0.8$.

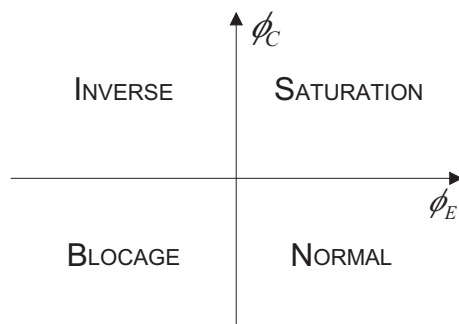


FIG. 1.10 – Régions de fonctionnement d'un transistor.

- En fonctionnement normal, la jonction B-E est une diode polarisée en direct alors que la jonction B-C est en inverse : la tension B-E vaut donc $\phi_E \approx 0.6V$, et $\phi_C < 0V$. En fonctionnement inverse, c'est la jonction B-C qui est une diode polarisée en direct alors que B-E est en inverse : on a alors $\phi_C \approx 0.6V$ et $\phi_E < 0V$.
- Pour un transistor PNP, en raison des conventions, les courants inverses I_{CB0} et I_{EB0} sont négatifs. Ils sont positifs pour les transistors NPN.

Modèle simplifié et régions de fonctionnement

Le fonctionnement d'un transistor dépend des valeurs des tensions ϕ_E et ϕ_C qui polarisent le transistor. On a quatre régions de fonctionnement associées aux quatre quadrans du plan (ϕ_E, ϕ_C) (Fig. 1.10).

Les régimes de fonctionnement sont :

- la polarisation directe, ou normale : $\phi_E > 0$ et $\phi_C < 0$,
- la polarisation inverse : $\phi_E < 0$ et $\phi_C > 0$,
- la saturation : $\phi_E > 0$ et $\phi_C > 0$,
- le blocage : $\phi_E < 0$ et $\phi_C < 0$.

Les modèles précédents (Eq. 1.29 et 1.30) associent une équation à chaque région de fonctionnement. Il faudrait d'ailleurs rajouter les deux équations décrivant les régimes de blocage et de saturation. Pour simplifier, il serait intéressant de disposer d'un modèle unique, décrivant en totalité le fonctionnement du transistor dans ces quatre régions. Pour le transistor bipolaire unidimensionnel, un tel modèle a été proposé pour la première fois en 1954 par Ebers et Molls. Depuis, des modèles plus fins, mais aussi plus compliqués, ont été proposés par la suite. Le modèle d'Ebers et Molls a l'avantage de se prêter à des calculs simples, manuels, et donc d'être facile à manipuler

pour comprendre qualitativement un montage même complexe avec de nombreux transistors, et pour effectuer des calculs approchés de ses paramètres principaux. Bien sûr, pour faire de la simulation sur ordinateur, ce modèle n'est pas assez précis. Mais, pour utiliser efficacement la simulation sur ordinateur, il est nécessaire de comprendre qualitativement le fonctionnement du montage, au moins pour éviter un listing long inexploitable de résultats de simulations inutiles. C'est ce qui justifie son développement dans ce cours.

1.3.2 Modèle d'Ebers et Molls en grands signaux

On considère la transistor comme deux diodes têtes-bêches et on suppose que le courant d'émetteur et le courant de collecteur s'écrivent comme la somme des courants de ces deux diodes polarisées par ϕ_E et ϕ_C , c'est-à-dire :

$$\begin{cases} I_E = a_{11}(\exp(\phi_E/\phi_T) - 1) + a_{12}(\exp(\phi_C/\phi_T) - 1) \\ I_C = a_{21}(\exp(\phi_E/\phi_T) - 1) + a_{22}(\exp(\phi_C/\phi_T) - 1) \end{cases} \quad (1.31)$$

où $\phi_T = kT/q$ et les a_{ij} sont des coefficients réels à déterminer.

Ces équations doivent bien entendu coïncider avec les équations (1.29) et (1.30) en fonctionnement normal et inverse.

Fonctionnement normal. Ce régime correspond à $\phi_E > 0$ et $\phi_C < 0$. On supposera en outre que ϕ_C/ϕ_T est suffisamment négatif pour que $\exp(\phi_C/\phi_T) \ll 1$. Ainsi, le terme $\exp(\phi_C/\phi_T) - 1 \approx -1$. Dans ce régime, les équations d'Ebers et Molls se réduisent à :

$$\begin{cases} I_E = a_{11}(\exp(\phi_E/\phi_T) - 1) - a_{12} \\ I_C = a_{21}(\exp(\phi_E/\phi_T) - 1) - a_{22} \end{cases} \quad (1.32)$$

De la première équation, on tire :

$$\exp(\phi_E/\phi_T) - 1 = \frac{I_E + a_{12}}{a_{11}}, \quad (1.33)$$

et en reportant dans la seconde :

$$I_C = \frac{a_{21}I_E}{a_{11}} + \frac{a_{12}a_{21}}{a_{11}} - a_{22}. \quad (1.34)$$

En identifiant avec l'équation (1.29), $I_C = -\alpha_N I_E + I_{CB0}$, on tire les deux équations :

$$\begin{cases} -\alpha_N = \frac{a_{21}}{a_{11}} \\ I_{CB0} = \frac{a_{12}a_{21}}{a_{11}} - a_{22}. \end{cases} \quad (1.35)$$

Fonctionnement en inverse. Ce régime correspond à $\phi_E < 0$ et $\phi_C > 0$. On supposera en outre que ϕ_E/ϕ_T est suffisamment négatif pour que $\exp(\phi_E/\phi_T) \ll 1$. Ainsi, le terme $\exp(\phi_E/\phi_T) - 1 \approx -1$. Dans ce régime, les équations d'Ebers et Molls se réduisent à :

$$\begin{cases} I_E &= -a_{11} + a_{12}(\exp(\phi_C/\phi_T) - 1) \\ I_C &= -a_{21} + a_{22}(\exp(\phi_C/\phi_T) - 1) \end{cases} \quad (1.36)$$

De la seconde équation, on tire :

$$\exp(\phi_C/\phi_T) - 1 = \frac{I_C + a_{21}}{a_{22}}, \quad (1.37)$$

et en reportant dans la première :

$$I_E = \frac{a_{12}I_C}{a_{22}} + \frac{a_{12}a_{21}}{a_{22}} - a_{11}. \quad (1.38)$$

En identifiant avec l'équation (1.30), $I_E = -\alpha_I I_C + I_{EB0}$, on tire les deux équations :

$$\begin{cases} -\alpha_I &= \frac{a_{12}}{a_{22}} \\ I_{EB0} &= \frac{a_{12}a_{21}}{a_{22}} - a_{11}. \end{cases} \quad (1.39)$$

Calcul des a_{ij} . On a donc le système de quatre équations à quatre inconnues :

$$\begin{cases} -\alpha_N &= \frac{a_{21}}{a_{11}} \\ I_{CB0} &= \frac{a_{12}a_{21}}{a_{11}} - a_{22} \\ -\alpha_I &= \frac{a_{12}}{a_{22}} \\ I_{EB0} &= \frac{a_{12}a_{21}}{a_{22}} - a_{11}. \end{cases} \quad (1.40)$$

En utilisant la première équation dans la seconde, on a :

$$I_{CB0} = \frac{a_{12}a_{21}}{a_{11}} - a_{22} = -\alpha_N a_{12} - a_{22}, \quad (1.41)$$

puis en factorisant par a_{22} et en utilisant la troisième équation, on écrit :

$$I_{CB0} = a_{22} \left(-\alpha_N \frac{a_{12}}{a_{22}} - 1 \right) = a_{22} (\alpha_N \alpha_I - 1). \quad (1.42)$$

On en déduit finalement :

$$a_{22} = \frac{-I_{CB0}}{1 - \alpha_N \alpha_I}, \quad (1.43)$$

et :

$$a_{12} = \frac{\alpha_I I_{CB0}}{1 - \alpha_N \alpha_I}. \quad (1.44)$$

De façon similaire, à partir de la dernière équation, on trouve :

$$a_{11} = \frac{-I_{EB0}}{1 - \alpha_N \alpha_I}, \quad (1.45)$$

et :

$$a_{21} = \frac{\alpha_N I_{EB0}}{1 - \alpha_N \alpha_I}. \quad (1.46)$$

Equations du transistor bipolaire Les équations d'Ebers et Molls sont donc complètement définies. Il faut y ajouter deux équations supplémentaires : la loi des noeuds qui lie les courants et la relation d'Onsager qui lie les gainet les courants inverses. On a finalement le jeu des quatre équations :

$$\begin{cases} I_E &= -\frac{I_{EB0}}{1 - \alpha_N \alpha_I} (\exp(\phi_E / \phi_T) - 1) + \frac{\alpha_I I_{CB0}}{1 - \alpha_N \alpha_I} (\exp(\phi_C / \phi_T) - 1), \\ I_C &= \frac{\alpha_N I_{EB0}}{1 - \alpha_N \alpha_I} (\exp(\phi_E / \phi_T) - 1) - \frac{I_{CB0}}{1 - \alpha_N \alpha_I} (\exp(\phi_C / \phi_T) - 1), \\ I_B + I_C + I_E &= 0, \\ \alpha_N I_{EB0} &= \alpha_I I_{CB0}. \end{cases} \quad (1.47)$$

En régime de polarisation normale, on peut donc représenter un transistor PNP ou NPN par un schéma équivalent du type de la Fig. 1.11. Notez que, dans ce régime, la jonction B-C est une diode polarisée en inverse, et la jonction B-E est une diode polarisée en direct. La tension ϕ_E est proche de 0.6V et le courant du générateur de courant est négligeable par rapport au courant de diode. De même, la contribution I_{CB0} dans le courant de collecteur est négligeable par rapport au courant $\alpha_N I_E$ dès que I_E dépasse quelques picoampères.

1.3.3 Modèle d'Ebers et Molls en petits signaux

Supposons le transistor en polarisation normale, c'est-à-dire $\phi_C < 0$ et $\phi_E > 0$. En supposant que $|\phi_C| > 125$ mV, on peut négliger le terme $\exp(\phi_C / \phi_T)$ devant 1 et on a :

$$\begin{cases} I_E &= -\frac{I_{EB0}}{1 - \alpha_N \alpha_I} (\exp(\phi_E / \phi_T) - 1) - \frac{\alpha_I I_{CB0}}{1 - \alpha_N \alpha_I}, \\ I_C &= \frac{\alpha_N I_{EB0}}{1 - \alpha_N \alpha_I} (\exp(\phi_E / \phi_T) - 1) + \frac{I_{CB0}}{1 - \alpha_N \alpha_I} \\ &= -\alpha_N I_E + I_{CB0}. \end{cases} \quad (1.48)$$

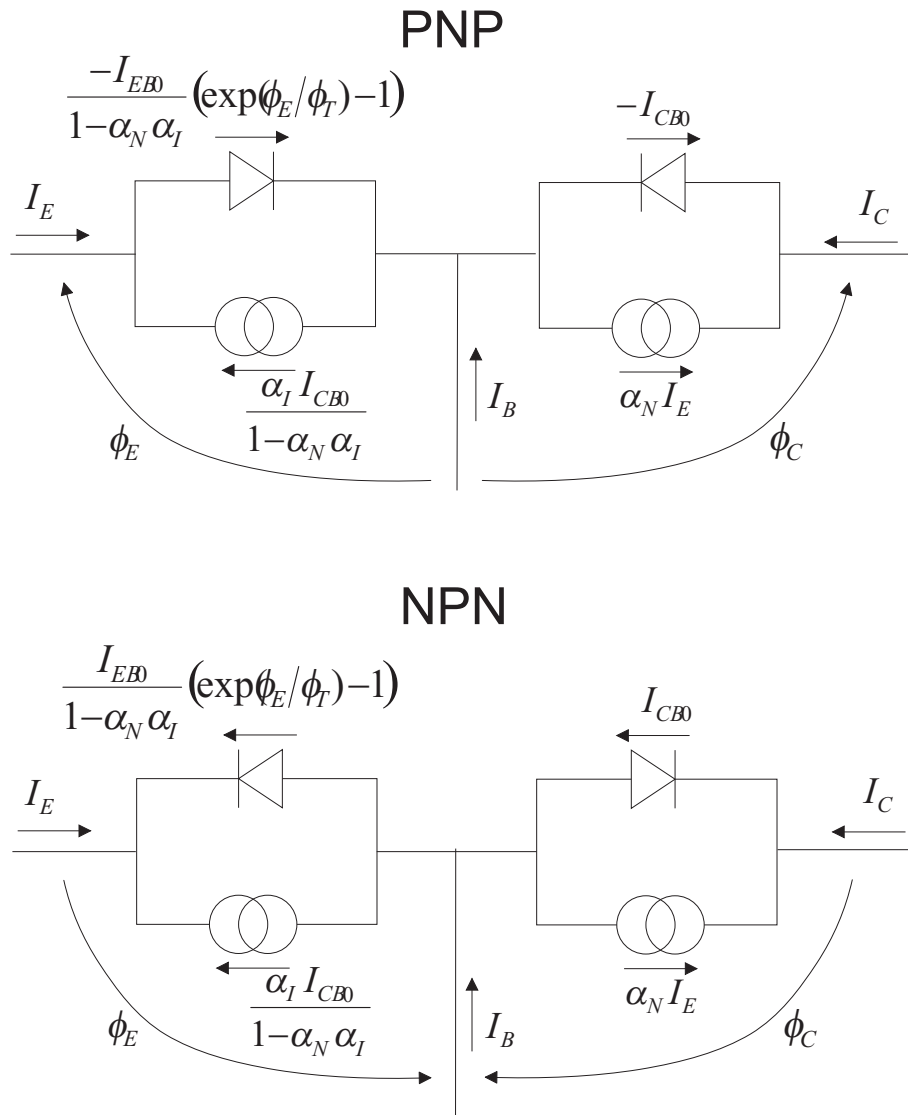


FIG. 1.11 – Schéma d'Ebers et Molls en régime normal.

Relation $dI_E(d\phi_E)$. Si on applique une variation de tension $d\phi_E$, on observe une variation de courant dI_E . En dérivant l'équation précédente par rapport à ϕ_E , on obtient :

$$\begin{aligned}\frac{dI_E}{d\phi_E} &= -\frac{I_{EB0}}{1-\alpha_N\alpha_I} \frac{1}{\phi_T} \exp(\phi_E/\phi_T) \\ &= \frac{1}{\phi_T} \left(I_E - \frac{I_{EB0}}{1-\alpha_N\alpha_I} + \frac{\alpha_I I_{CB0}}{1-\alpha_N\alpha_I} \right) \\ &= \frac{1}{\phi_T} \left(I_E - \frac{(1-\alpha_N)I_{EB0}}{1-\alpha_N\alpha_I} \right).\end{aligned}\tag{1.49}$$

La dernière expression est obtenue en utilisant la relation d'Onsager. Par définition le rapport $d\phi_E/dI_E$ est la résistance dynamique, notée r_E :

$$r_E = \frac{\phi_T}{I_E - \frac{(1-\alpha_N)I_{EB0}}{1-\alpha_N\alpha_I}}.\tag{1.50}$$

De façon usuelle, si $I_E \gg (1-\alpha_N)I_{EB0}/(1-\alpha_N\alpha_I)$, c'est-à-dire dès que I_E est de l'ordre de quelques picoampères, on a l'approximation :

$$r_E \approx \frac{\phi_T}{I_E}.\tag{1.51}$$

En pratique, on retiendra, qu'à température ambiante $T = 25^\circ C$, et pour un courant $I_E = 1$ mA, la résistance dynamique de la jonction B-E vaut $r_E \approx 25\Omega$. On remarque également que (1) cette expression simplifiée coïncide avec la résistance dynamique d'une diode, (2) la résistance dynamique augmente lorsque le courant d'émetteur diminue.

Courant de collecteur. En différentiant la relation (1.29), on trouve :

$$dI_C = -\alpha_N dI_E,\tag{1.52}$$

soit, en notant avec des minuscules les petites variations : $i_C = dI_C$, $i_E = dI_E$, on a simplement $i_C = -\alpha_N i_E$.

Schéma équivalent en petits signaux Finalement, à partir du modèle d'Ebers et Molls, le schéma en petits signaux d'un transistor bipolaire en polarisation normale est donné à la Fig. 1.12.

Relation avec le schéma hybride. A partir de ces résultats, il est facile de retrouver les relations entre les paramètres hybrides h_{11} , h_{21} et les

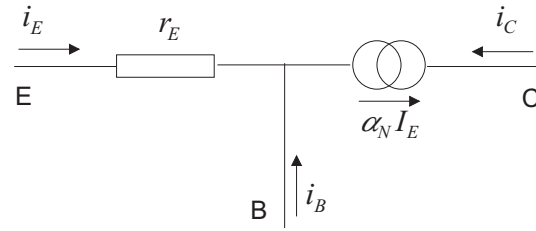


FIG. 1.12 – Schéma du transistor en petits signaux.

paramètres physiques r_E et α_N . Le lecteur pourra montrer, à titre d'exercice, les relations suivantes :

$$h_{21e} = \frac{\alpha_N}{1 - \alpha_N},$$

$$r_E = \frac{h_{11e}}{h_{21e}}.$$

1.3.4 Fonctionnement en saturation

Etudions maintenant le modèle lorsque le transistor est en régime de saturation.

Calcul préliminaire. A partir des équations générales d'Ebers et Molls, on peut calculer les termes $(\exp(\phi_C/\phi_T) - 1)$ et $(\exp(\phi_E/\phi_T) - 1)$. Pour obtenir le premier terme, il suffit de multiplier l'équation I_E par α_N et d'additionner l'équation I_C :

$$I_C + \alpha_N I_E = \frac{I_{CB0}(-1 + \alpha_I \alpha_N)}{1 - \alpha_N \alpha_I} (\exp(\phi_C/\phi_T) - 1), \quad (1.53)$$

d'où finalement :

$$\exp(\phi_C/\phi_T) - 1 = -\frac{I_C + \alpha_N I_E}{I_{CB0}}. \quad (1.54)$$

De façon similaire, en multipliant l'équation I_C par α_I et en additionnant avec l'équation I_C , on trouve :

$$\exp(\phi_E/\phi_T) - 1 = -\frac{I_E + \alpha_I I_C}{I_{EB0}}. \quad (1.55)$$

On peut d'ailleurs remarquer la symétrie entre les deux relations (1.54) et (1.55), qui se déduisent l'une de l'autre en remplaçant ϕ_C par ϕ_E , I_C par I_E , α_N par α_I et I_{CB0} par I_{EB0} .

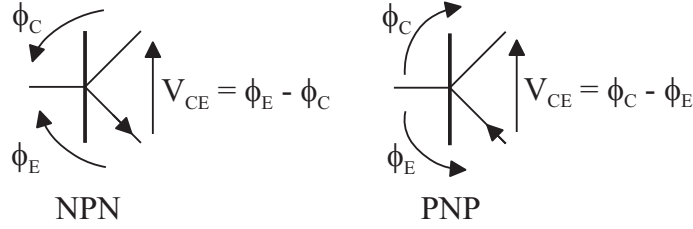


FIG. 1.13 – La tension V_{CE} dépend du type du transistor.

On peut en déduire directement les potentiels ϕ_E et ϕ_C :

$$\phi_C = \phi_T \ln \left[1 - \frac{I_C + \alpha_N I_E}{I_{CB0}} \right], \quad (1.56)$$

$$\phi_E = \phi_T \ln \left[1 - \frac{I_E + \alpha_I I_C}{I_{EB0}} \right]. \quad (1.57)$$

Notons que ces équations restent valables pour tous les régimes de fonctionnement du transistor. En régime de saturation, les diodes BE et BC sont polarisées en direct et les potentiels ϕ_C et ϕ_E sont positifs : on peut donc négliger les termes 1 dans les arguments des logarithmes :

$$\phi_C \simeq \phi_T \ln \left[- \frac{I_C + \alpha_N I_E}{I_{CB0}} \right], \quad (1.58)$$

$$\phi_E \simeq \phi_T \ln \left[- \frac{I_E + \alpha_I I_C}{I_{EB0}} \right]. \quad (1.59)$$

Calcul du potentiel V_{CE} . Enfin, pour caractériser la saturation, on peut calculer le potentiel V_{CE} , qui doit être de l'ordre de quelques dixièmes de Volt. Sur la figure 1.13, on observe que, compte tenu des conventions de signes de ϕ_E et ϕ_C , les tensions V_{CE} des transistors de type NPN et PNP s'expriment de façon opposée en fonction de ϕ_E et ϕ_C .

Dans la suite, nous effectuerons le calcul pour un transistor NPN. Pour un transistor NPN, on a $V_{CE} = (\phi_E - \phi_C)$. En utilisant les relations (1.56) et (1.57), on a :

$$V_{CE} = \phi_T \ln \left[\frac{(I_E + \alpha_I I_C)/I_{EB0}}{(I_C + \alpha_N I_E)/I_{CB0}} \right]. \quad (1.60)$$

En utilisant la relation d'Onsager $\alpha_N I_{EB0} = \alpha_I I_{CB0}$ et $I_E = -I_C - I_B$, on arrive à :

$$V_{CE} = \phi_T \ln \left[\frac{\alpha_N (I_C (\alpha_I - 1) - I_B)}{\alpha_I (I_C (1 - \alpha_N) - \alpha_N I_B)} \right]. \quad (1.61)$$

Finalement, en factorisant, on a la relation :

$$V_{CE} = \phi_T \ln \left[\alpha_I \frac{1 + \frac{I_C}{I_B}(1 - \alpha_I)}{1 - \frac{I_C}{I_B} \left(\frac{1 - \alpha_N}{\alpha_N} \right)} \right]. \quad (1.62)$$

Le rapport I_C/I_B , appelé *béta forcé* et noté β_f , est imposé par les éléments extérieurs. Pour garantir une bonne saturation du transistor, il est beaucoup plus petit que β_N . Dans le cas où le transistor est *hypersaturé*, le rapport $I_C/I_B \rightarrow 0$, et la tension V_{CE} devient :

$$V_{CE} = -\phi_T \ln \alpha_I. \quad (1.63)$$

D'un point de vue numérique, on peut vérifier que le potentiel V_{CE} de saturation est très petit : quelques dizaines de millivolts. Pour $\alpha_I = 0.5$, on a $V_{CE} = 17mV$; pour $\alpha_I = 0.1$, on a $V_{CE} = 58mV$.

1.3.5 Amélioration du modèle d'Ebers et Molls

Le modèle d'Ebers et Molls est un modèle grands signaux et petits signaux valable pour tous les régimes de fonctionnement (direct, inverse, bloqué et saturé) et les deux types de transistors. Cependant, il ne rend pas compte de certains phénomènes, et en particulier :

1. des courants de surface,
2. de la modulation de largeur de base (effet Early),
3. de la variation des courants de saturation avec la température,
4. de la variation de α_N et α_I avec la polarisation, etc.

Modèle de Gummel-Poon

Gummel et Poon ont proposé en 1970 un modèle du transistor bipolaire dont le principe est fondé sur une description des tensions et courants de jonctions à partir de répartitions de charges dans le transistor et notamment dans la base. Cette idée conduit à un modèle beaucoup plus précis, mais le passage de charges aux courants et tensions nécessite l'intégration numérique d'équations différentielles, et requiert un calculateur. C'est ce modèle qui est utilisé dans les simulateurs de conception de circuits intégrés.

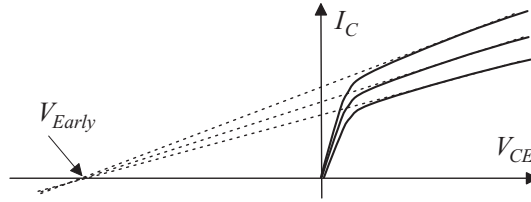


FIG. 1.14 – La tension d’Early permet d’estimer simplement le paramètre h_{22} .

Effet Early

L’effet Early, dû à la modulation de largeur de base lorsque V_{CE} varie, est responsable de l’impédance de sortie grande mais limitée du transistor. La figure 1.14, qui représente un ensemble de caractéristiques $I_C(V_{CE})$, illustre ce phénomène, avec des pentes fortement exagérées pour les besoins de la figure.

On remarque que, si on les prolonge, les caractéristiques se coupent toutes en un point d’intersection de l’axe V_{CE} en un potentiel négatif nommé tension d’Early et noté V_{Early} . Ce potentiel est caractéristique du type de transistor : il vaut environ $60V$ pour un PNP et $200V$ pour un NPN.

Cette tension d’Early permet d’estimer facilement l’impédance de sortie (h_{22e} du montage. En effet,

$$\frac{1}{h_{22e}} \simeq \frac{V_{Early}}{I_C}, \quad (1.64)$$

où I_C est le courant de polarisation (de collecteur) du transistor. On remarque encore² l’importance du courant de polarisation pour déterminer le paramètre h_{22e} .

1.4 Conclusion

Dans ce chapitre, nous avons proposé des modèles mathématiques simples de la diode et du transistor bipolaire. Le modèle d’Ebers et Molls, bien que très simple et intuitif, permet de modéliser tous les régimes de fonctionnement d’un transistor à l’aide d’un même jeu d’équations.

²Le courant de polarisation nous a déjà permis d’estimer la résistance $r_E \simeq \phi_T/I_C$

En régime de polarisation direct (ou inverse), nous avons également vu que plusieurs paramètres physiques du transistor dépendent du courant de polarisation du montage, ce qui permet au concepteur de les estimer très facilement.

Quoique ces modèles mathématiques puissent bien sûr être raffinés au prix d'une complexité qui exigera une simulation numérique, leur utilisation très simple est adaptée à un calcul manuel et permet de comprendre le fonctionnement de montages même complexes. Nous les utiliserons dans ce but dans la suite de ce cours.

Chapitre 2

Polarisation et stabilité thermique

2.1 Introduction

Le problème de la stabilité du point de polarisation est fondamentale dans les montages électroniques. Compte tenu du comportement des composants passifs et actifs, le point de polarisation varie notamment :

- d'un composant à un autre, en raison de la variabilité des paramètres des composants,
- en fonction de la température, en raison des dérives (thermiques) des paramètres des composants.

Bien entendu, le souci de l'ingénieur, dès la conception, est de produire un montage qui continue à fonctionner correctement :

- après un échange standard d'un ou plusieurs composants (la variabilité des paramètres entre les composants de même référence doit être sans effet sur le fonctionnement du montage),
- lorsque la température ambiante varie, même dans de larges proportions, typiquement $0^{\circ}C$ à $50^{\circ}C$ (la dérive des paramètres des composants doit être sans effet sur le fonctionnement du montage),
- avec une variation même importante de la tension d'alimentation.

Le point de polarisation d'un montage devra par conséquent être aussi indépendant que possible des facteurs évoqués ci-dessus.

Par ailleurs, le problème de stabilité thermique est très complexe. Outre l'influence de la température ambiante, la polarisation contribue, par effet Joule, à augmenter la température du composant, ce qui entraîne une varia-

tion de la polarisation. Ce phénomène est-il stable ou risque-t-il d'entraîner la destruction du composant ?

Ces questions seront abordées dans ce chapitre et nous montrerons qu'elles peuvent être résolues dès la conception avec des choix très simples mais judicieux de quelques composants.

2.2 Polarisation

La polarisation d'un transistor consiste à établir un courant continu dans le collecteur. Ce courant continu sera modulé par les variations du courant de commande. Il est essentiel que le point de polarisation (par exemple, le couple (V_{CE}, I_C)) soit aussi indépendant que possible des fluctuations des paramètres dues à la variabilité des composants et à la température. Dans cette partie, nous limiterons notre étude au transistor bipolaire polarisé en classe A. L'approche utilisée pour cette étude pourrait être étendue facilement à d'autres types de montage.

2.2.1 Première approche

Pourquoi ne pas utiliser un ensemble de caractéristiques de transistors ? Cette idée séduisante se heurte à plusieurs inconvénients :

- celles-ci ne sont pas fournies par les constructeurs,
- d'un transistor à un autre du même type, la variabilité de certains paramètres est considérable,
- les paramètres varient très fortement avec la température.

Exemple : variabilité du gain en courant

Le gain en courant :

$$\beta_N = \frac{i_C}{i_B} = \frac{\alpha_N}{1 - \alpha_N} \quad (2.1)$$

varie considérablement pour des transistors d'un même type. En effet, le paramètre physique (que contrôle le constructeur) est le gain $\alpha_N = -i_C/i_E$, qui est inférieur et très proche de 1. A partir de (2.1), calculons la différentielle $d\beta_N$:

$$d\beta_N = \frac{(1 - \alpha_N) + \alpha_N}{(1 - \alpha_N)^2} d\alpha_N = \frac{d\alpha_N}{(1 - \alpha_N)^2} = (\beta_N + 1)\beta_N \frac{d\alpha_N}{\alpha_N}. \quad (2.2)$$

Puisque $\beta_N \gg 1$, on a finalement :

$$\frac{d\beta_N}{\beta_N} = (\beta_N + 1) \frac{d\alpha_N}{\alpha_N} \simeq \beta_N \frac{d\alpha_N}{\alpha_N}, \quad (2.3)$$

c'est-à-dire que l'erreur relative sur β_N est β_N fois plus grande que l'erreur sur α_N . D'un point de vue numérique, pour $\alpha_N = 0.99$, on a $\beta_N = 100$, et par conséquent une erreur de 0.5% sur α_N entraîne une erreur relative $d\beta_N/\beta_N = 50\%$!

Dérives des paramètres

Outre la variabilité d'un composant à un autre, les paramètres des transistors, notamment I_{CB0} , ϕ_E (la tension BE de la diode BE conductrice) et β_N fluctuent considérablement avec la température.

Les courbes des figures ??, ?? et ?? montrent comment ces paramètres varient avec la température.

On retiendra que les dérivées ont les ordres de grandeur suivant :

$$\frac{\partial \phi_E}{\partial T} \simeq -2mV/^\circ C, \quad (2.4)$$

$$\frac{\partial \beta_N}{\partial T} \simeq +2\%/^\circ C, \quad (2.5)$$

$$\frac{\partial I_{CB0}}{\partial T} \simeq 0.1 I_{CB0}/^\circ C. \quad (2.6)$$

2.2.2 Montage de polarisation

Examinons le problème de polarisation d'un transistor en classe A, dont le montage le plus général est donné à la figure 2.1. Nous proposons de montrer comment le concepteur peut rendre le courant de collecteur I_C , aussi indépendant que possible des paramètres.

Ce schéma général peut se simplifier, et en utilisant les montages équivalents de Norton et Thévenin, on trouve le montage équivalent simplifié de la figure 2.2. Dans ce montage, les résistances, R_B , R_C et R_E , s'expriment en fonction des résistances R_1 à R_7 du montage complet :

$$R_B = R_1 + \frac{R_6 R_7}{R_4 + R_5 + R_6 + R_7}, \quad (2.7)$$

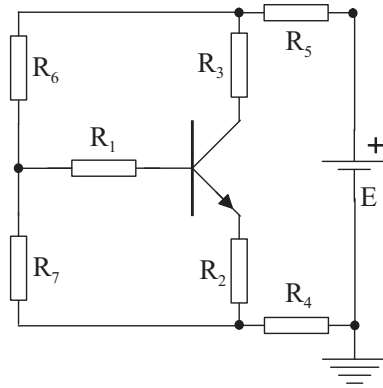


FIG. 2.1 – Polarisation en classe A d'un transistor : montage général.

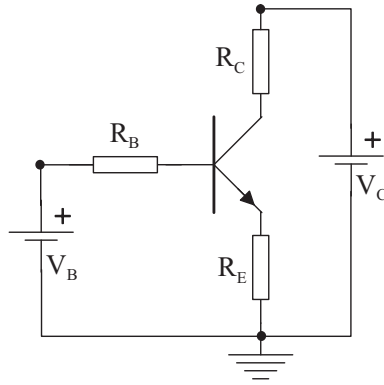


FIG. 2.2 – Polarisation en classe A d'un transistor : montage simplifié.

$$R_C = R_3 + \frac{R_6(R_4 + R_5)}{R_4 + R_5 + R_6 + R_7}, \quad (2.8)$$

$$R_E = R_2 + \frac{R_7(R_4 + R_5)}{R_4 + R_5 + R_6 + R_7}. \quad (2.9)$$

De même, les générateurs de tension V_B et V_C s'expriment à partir de la tension E et des résistances du circuit :

$$V_B = E \frac{R_7}{R_4 + R_5 + R_6 + R_7}, \quad (2.10)$$

$$V_C = E \frac{R_6 + R_7}{R_4 + R_5 + R_6 + R_7}. \quad (2.11)$$

Dans la suite, on étudiera donc le schéma simplifié.

2.2.3 Schéma équivalent

En polarisation normale (ou directe), on peut calculer le courant de collecteur I_C à partir des équations d'Ebers et Molls, avec les potentiels $\phi_E > 0$ et $\phi_C < 0$. Entre B et E, le transistor est donc une diode polarisée en direct, que l'on représentera par un générateur de tension constante V_{BE} et une résistance dynamique $r_E \simeq \phi_T/I_C$. Si on suppose que ϕ_C est suffisamment négatif, on peut négliger $\exp(\phi_C/\phi_T)$ devant 1, et on trouve l'équation classique du régime linéaire :

$$I_C = -\alpha_N I_E + I_{CB0}, \quad (2.12)$$

En éliminant I_E au profit de I_B à l'aide de la relation $I_B + I_C + I_E = 0$:

$$I_C = \alpha_N(I_C + I_B) + I_{CB0}, \quad (2.13)$$

Finalement, en regroupant les termes en I_C , et en notant $\beta_N = \alpha_N/(1 + \alpha_N)$, on obtient :

$$I_C = \beta_N I_B + (\beta_N + 1)I_{CB0}. \quad (2.14)$$

Le schéma équivalent (Figure 2.3) du montage simplifié de polarisation se déduit simplement de cette équation. Dans la suite, on notera $R'_E = R_E + r_E$.

2.2.4 Equation générale de polarisation

Le potentiel V_B vaut :

$$V_B = R_B I_B + V_{BE} + R'_E(I_C + I_B), \quad (2.15)$$

d'où l'on tire le courant I_B :

$$I_B = \frac{V_B - V_{BE} - R'_E I_C}{R_B + R'_E}. \quad (2.16)$$

Reportons maintenant cette expression de I_B dans l'équation (2.14) :

$$\begin{aligned} I_C &= \beta_N \frac{V_B - V_{BE} - R'_E I_C}{R_B + R'_E} + (\beta_N + 1)I_{CB0}, \\ I_C \left(1 + \beta_N \frac{R'_E}{R_B + R'_E}\right) &= \beta_N \frac{V_B - V_{BE}}{R_B + R'_E} + (\beta_N + 1)I_{CB0}, \\ I_C &= \frac{\beta_N(V_B - V_{BE}) + (\beta_N + 1)(R_B + R'_E)I_{CB0}}{R_B + (\beta_N + 1)R'_E}. \end{aligned}$$

Finalement, si $\beta_N \gg 1$, on obtient l'expression :

$$I_C = \frac{V_B - V_{BE}}{R'_E + R_B/\beta_N} + I_{CB0} \frac{R_B + R'_E}{R'_E + R_B/\beta_N}. \quad (2.17)$$

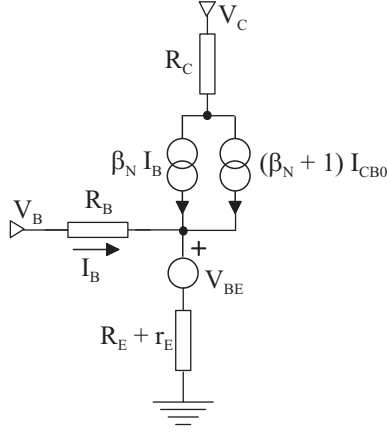


FIG. 2.3 – Schéma équivalent du montage de polarisation simplifié.

2.2.5 Optimisation

Cette équation montre que le courant de polarisation I_C est une fonction des trois paramètres du transistor, V_{BE} , β_N et I_{CB0} , notée :

$$I_C = F(V_{BE}, \beta_N, I_{CB0}). \quad (2.18)$$

Le concepteur peut ajuster ce courant en jouant simplement sur les résistances R_B , R_C et R'_E et sur la tension V_B . Dans ce paragraphe, nous allons étudier comment le rendre le moins dépendant possible de ces trois paramètres.

Pour cela, calculons la différentielle dI_C du courant I_C :

$$dI_C = \frac{\partial F}{\partial V_{BE}} dV_{BE} + \frac{\partial F}{\partial \beta_N} d\beta_N + \frac{\partial F}{\partial I_{CB0}} dI_{CB0}, \quad (2.19)$$

dont on peut expliciter les coefficients à partir de l'équation de polarisation (2.17) :

$$\frac{\partial F}{\partial V_{BE}} = -\frac{1}{R'_E + R_B/\beta_N}, \quad (2.20)$$

$$\frac{\partial F}{\partial I_{CB0}} = \frac{R_B + R'_E}{R'_E + R_B/\beta_N}, \quad (2.21)$$

$$\frac{\partial F}{\partial \beta_N} = \frac{I_C R_B}{\beta_N (\beta_N R'_E + R_B)}. \quad (2.22)$$

Pour rendre I_C indépendant de ces paramètres, il faudrait (au premier ordre) que la différentielle dI_C s'annule pour toutes les variations (dV_{BE} , $d\beta_N$, dI_{CB0}), c'est-à-dire que les coefficients (2.20-2.22) soient nuls, ce qui est impossible. S'il n'y a pas de solution exacte, nous pouvons néanmoins chercher une solution approchée, c'est-à-dire chercher à quelles conditions ces coefficients peuvent être aussi petits que possible. Pour cela, le concepteur ne peut jouer que sur le choix des résistances R_B et R_E .

2.2.6 Influence de V_{BE}

Considérons d'abord l'erreur liée aux variations de V_{BE} . La variation (au premier ordre) de I_C est proportionnelle à :

$$\frac{\partial F}{\partial V_{BE}} = -\frac{1}{R'_E + R_B/\beta_N}. \quad (2.23)$$

De façon évidente, ce coefficient dépend peu de R_B en raison du facteur $1/\beta_N$. En revanche, il sera minimisé par des grandes valeurs de R_E .

Remarques

C'est le cas d'un montage émetteur suiveur (ou collecteur commun).

C'est le rôle de la résistance d'émetteur R_E ajoutée entre l'émetteur et la masse, et découplée (court-circuitée) en alternatif par une capacité pour conserver un grand gain. Intuitivement, il est facile de comprendre le rôle de cette résistance. En effet, si V_B est grand devant V_{BE} , c'est-à-dire si la chute de potentiel ohmique dans R'_E est grande, alors on a :

$$I_C \simeq \frac{V_B - V_{BE}}{R'_E} \simeq \frac{V_B}{R'_E}. \quad (2.24)$$

2.2.7 Influence de I_{CB0}

Considérons maintenant l'erreur liée aux variations de I_{CB0} . La variation (au premier ordre) de I_C est proportionnelle à :

$$\frac{\partial F}{\partial I_{CB0}} = \frac{R_B + R'_E}{R'_E + R_B/\beta_N}. \quad (2.25)$$

On remarque aisément que ce coefficient est supérieur strictement à 1. En calculant les dérivées partielles par rapport à R_B et R'_E , on montre facilement que :

$$\begin{aligned}\frac{\partial}{\partial R_B} \left(\frac{\partial F}{\partial I_{CB0}} \right) &> 0, \\ \frac{\partial}{\partial R'_E} \left(\frac{\partial F}{\partial I_{CB0}} \right) &< 0.\end{aligned}\tag{2.26}$$

L'effet de R_E est donc intéressant, et on montre facilement que si $R'_E = 0^1$, $\partial F / \partial I_{CB0} = \beta_N$ et pour $R'_E \rightarrow \infty$, $\partial F / \partial I_{CB0} \rightarrow 0$. Placer une résistance d'émetteur de valeur non nulle permet aussi de réduire l'influence de I_{CB0} .

2.2.8 Influence de β_N

Considérons enfin l'erreur liée aux variations de β_N , dont nous savons qu'elles sont très importantes d'un composant à un autre. La variation (au premier ordre) de I_C est proportionnelle à :

$$\frac{\partial F}{\partial \beta_N} = \frac{I_C R_B}{\beta_N (\beta_N R'_E + R_B)}.\tag{2.27}$$

En supposant que les autres paramètres ne varient pas, on peut écrire (au premier ordre) :

$$dI_C = \frac{\partial F}{\partial \beta_N} d\beta_N = \frac{I_C R_B}{\beta_N (\beta_N R'_E + R_B)} d\beta_N,\tag{2.28}$$

soit en divisant chaque membre par I_C :

$$\frac{dI_C}{I_C} = \frac{R_B}{\beta_N R'_E + R_B} \frac{d\beta_N}{\beta_N}.\tag{2.29}$$

Cette relation montre que l'erreur relative sur I_C est proportionnelle à l'erreur relative sur β_N . Comment peut-on réduire le coefficient de proportionnalité ?

De façon pragmatique, supposons que l'on veuille une erreur relative $dI_C / I_C < 1\%$. Ceci impose donc :

$$\frac{d\beta_N}{\beta_N} < \frac{1}{100} \frac{\beta_N R'_E + R_B}{R_B}.\tag{2.30}$$

¹En fait, $R'_E \geq r_E \simeq V_T / I_C$

Si les feuilles de spécifications du constructeur donnent $100 < \beta_N < 200$, on a alors $d\beta_N/\beta_N < (200 - 100)/100 = 100\%$. Ainsi, dans le pire cas, la condition (2.30) devient :

$$\begin{aligned}\frac{100}{100} &< \frac{1}{100} \frac{\beta_N R'_E + R_B}{R_B}, \\ 99R_B &< \beta_N R'_E, \\ R_B &< \frac{\beta_N R'_E}{99} \simeq R'_E.\end{aligned}$$

Ce petit calcul montre de façon spectaculaire qu'une précision de 1% sur I_C est très facile à obtenir malgré une très grande erreur sur β_N : il suffit encore de choisir une valeur de R_E suffisamment grande, ici supérieure à R_B .

Exercice

Pour un transistor *BC107*, le constructeur donne $300 < \beta_N < 900$, montrer que $R_E > 2R_B/3$ permet de garantir $dI_C/I_C < 1\%$.

2.2.9 Influence de la température

Comme nous l'avons dit dans l'introduction, il est important que le courant de polarisation ne varie pas trop en fonction de la température. En particulier, les variations des paramètres V_{BE} , β_N et I_{CB0} avec la température entraînent une dérive dI_C/dT qu'il convient de rendre aussi petite que possible.

On sait en particulier que le courant I_C augmente avec la température. On rappelle aussi :

$$\frac{\partial V_{BE}}{\partial T} \simeq -2mV/^\circ C, \quad (2.31)$$

$$\frac{\partial \beta_N}{\partial T} \simeq +2\%/^\circ C, \quad (2.32)$$

$$\frac{\partial I_{CB0}}{\partial T} \simeq 0.1I_{CB0}/^\circ C. \quad (2.33)$$

En utilisant la notation $I_C = F(V_{BE}, \beta_N, I_{CB0})$, la dérive peut donc s'exprimer formellement :

$$\frac{dI_C}{dT} = \frac{\partial F}{\partial V_{BE}} \frac{dV_{BE}}{dT} + \frac{\partial F}{\partial \beta_N} \frac{d\beta_N}{dT} + \frac{\partial F}{\partial I_{CB0}} \frac{dI_{CB0}}{dT}. \quad (2.34)$$

En pratique, dans la gamme de température de fonctionnement du montage, on cherche à encadrer le courant de polarisation : $I_{Min} < I_C < I_{Max}$. Dans ce paragraphe, nous montrons comment calculer les bornes de cette inégalité.

Température la plus basse

A température la plus basse, le courant I_C sera plus faible et on en cherche une borne inférieure. A partir des formules des dérivées, rappelées ci-dessus, on voit que V_{BE} atteint sa valeur maximale alors que β_N et I_{CB0} sont minimales. D'une façon générale, on notera :

$$(V_{BE})_{Max} = \overline{V_{BE}}, (\beta_N)_{Min} = \underline{\beta_N}, (I_{CB0})_{Min} = \underline{I_{CB0}} = 0. \quad (2.35)$$

Puisque I_C décroît avec T , les équations (2.17) et (2.35) permettent d'écrire :

$$I_C > \underline{I_C} = \underline{\beta_N} \frac{V_B - \overline{V_{BE}}}{R_B + \underline{\beta_N} R'_E} \quad (2.36)$$

Température la plus haute

A température la plus haute, le courant I_C sera plus grand et on cherche une borne supérieure. A partir des dérivées, on peut aussi écrire :

$$(V_{BE})_{Min} = \underline{V_{BE}}, (\beta_N)_{Max} = \overline{\beta_N} \rightarrow +\infty, (I_{CB0})_{Max} = \overline{I_{CB0}}. \quad (2.37)$$

En combinant (2.17) et (2.37), on a :

$$I_C < \overline{I_C} = \frac{V_B - \underline{V_{BE}}}{\overline{R'_E}} + \overline{I_{CB0}} \frac{R_B + \overline{R'_E}}{\overline{R'_E}} \quad (2.38)$$

Encadrement

Dans une gamme de température, après évaluation des valeurs extrêmes de V_{BE} , β_N et I_{CB0} , on peut calculer les bornes de I_C :

$$\underline{\beta_N} \frac{V_B - \overline{V_{BE}}}{R_B + \underline{\beta_N} R'_E} < I_C < \frac{V_B - \underline{V_{BE}}}{\overline{R'_E}} + \overline{I_{CB0}} \frac{R_B + \overline{R'_E}}{\overline{R'_E}}. \quad (2.39)$$

En pratique, on peut calculer l'écart $\Delta I_C = \overline{I_C} - \underline{I_C}$, et en supposant $\beta_N R'_E \gg R_B$, on obtient :

$$\Delta I_C \simeq \frac{1}{\overline{R'_E}} (\underline{V_{BE}} - \overline{V_{BE}} + (R_B + \overline{R'_E}) \overline{I_{CB0}}). \quad (2.40)$$

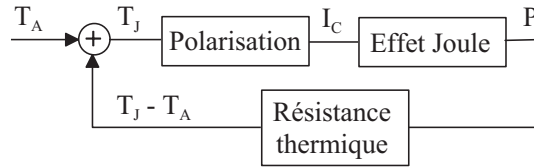


FIG. 2.4 – Boucle thermique statique.

Sur une variation de température ΔT de $50^\circ C$, on aura $\overline{V_{BE}} - \overline{V_{BE}} \simeq 50 \times (-2) = -100mV$ et $\overline{I_{CB0}} \simeq 2^7 \times I_{CB0} \simeq 128nA$. On remarque que le second terme est de l'ordre de grandeur de $\overline{I_{CB0}}$, alors que le premier terme décroît lorsque la résistance R'_E augmente. Ce terme reste cependant prépondérant pour des valeurs de R'_E raisonnables, c'est-à-dire de l'ordre de la dizaine de $k\Omega$, et donne :

$$\Delta I_C \sim 10\mu A. \quad (2.41)$$

Dans la montage en classe A, pour avoir une erreur relative, et donc un changement de comportement peu important, il faut prévoir un courant de polarisation I_C suffisamment grand : pour un courant de polarisation de $I_C = 1mA$, on aura une erreur relative de 1% sur une variation de température $\Delta T = 50^\circ C$.

2.3 Stabilité thermique

Nous avons vu que le courant de polarisation I_C augmente avec la température T . Si I_C augmente, par effet Joule la température T_J (température de jonction) du composant augmente, ce qui entraîne une augmentation des paramètres β_N et I_{CB0} , qui eux-mêmes contribuent à augmenter I_C ! Ce phénomène est schématisé à la figure 2.4. On comprend qu'il peut y avoir un emballement thermique, et qu'il y a risque de destruction du transistor si la température de jonction atteint la température maximale admise $(T_J)_{Max} \sim 125^\circ C$.

2.3.1 Modèles thermiques

Pour un bon fonctionnement du transistor, deux conditions sont nécessaires :

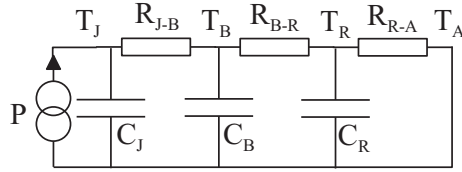


FIG. 2.5 – Schéma thermique complet.

1. Le plus fort dégagement de chaleur dans la jonction doit être évacué vers l'extérieur à la plus haute température ambiante de fonctionnement, sans que la température de la jonction ne dépasse les limites autorisées ($(T_J)_{Max} \sim 125^\circ C$).
2. Le circuit doit être en équilibre thermique. En effet, de nombreux paramètres variant avec T , si la température fluctue fortement, le comportement du circuit peut devenir instable.

D'un point de vue thermique, le circuit peut être représenté par le schéma de la figure 2.5, dans lequel la puissance dissipée par effet Joule est la source, les résistances thermiques (en $^\circ C/W$) modélisent l'augmentation de température par Watt dissipé et les capacités thermiques modélisent les échanges d'énergie (en $J/^\circ C$). Dans ce schéma, on a distingué trois interfaces thermiques : la première entre la jonction et le boîtier (JB), la seconde entre le boîtier et le radiateur (BR), la troisième entre le radiateur et l'air ambiant (RA).

En pratique, les constructeurs donnent les résistances thermiques, mais ne spécifient pas les capacités thermiques. Le schéma thermique se réduit alors à la figure 2.6, dans lequel on ne modélise que les phénomènes thermiques statiques. Pour un circuit intégré ou un transistor en boîtier plastique (qui s'utilisent sans radiateur), le constructeur donne directement la résistance thermique R_{JA} entre la jonction et l'air ambiant ; pour un transistor en boîtier métallique (TO-5) ou boîtier plat (TO-8) qui peuvent recevoir un radiateur, le constructeur donne fréquemment les résistances thermiques R_{JA} et R_{JR} , entre la jonction et l'air ambiant, et entre la jonction et le radiateur, respectivement.

2.3.2 Equations thermiques

D'un point de vue thermique, on peut écrire la relation :

$$T_J - T_A = (R_{JB} + R_{BR} + R_{RA}) P. \quad (2.42)$$

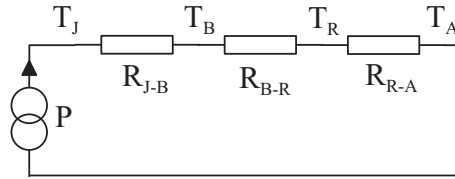


FIG. 2.6 – Schéma thermique simplifié.

En notant $R_{JA} = R_{JB} + R_{BR} + R_{RA}$, on peut écrire plus simplement :

$$T_J - T_A = R_{JA} P. \quad (2.43)$$

En remarquant la similarité entre cette relation et la loi d'Ohm : $V_A - V_B = R_{AB}I$, on appelle souvent cette équation *loi d'Ohm thermique*.

Cette équation permet de vérifier, pour un transistor et un montage donné, si le fonctionnement est correct d'un point de vue thermique. Par exemple, si la température de jonction doit satisfaire $T_J < (T_J)_{Max}$ et si l'on veut utiliser la montage jusqu'à la température ambiante maximale $(T_A)_{Max}$, la puissance maximale dissipée (dans le pire cas) vaut donc :

$$P_{Max} = \frac{(T_J)_{Max} - (T_A)_{Max}}{R_{JA}}. \quad (2.44)$$

Exemples

On considère un montage avec un transistor 2N389 dont le constructeur donne la résistance thermique $R_{JA} = 50^\circ C/W$ et $T_J < 150^\circ C$.

1. **Quelle est la puissance maximale dissipée si l'on veut que le montage fonctionne de $25^\circ C$ à $50^\circ C$?**

Le montage devant fonctionner à la plus haute température ambiante (pire cas), on doit écrire :

$$P_{Max} = \frac{(T_J)_{Max} - (T_A)_{Max}}{R_{JA}} = \frac{150 - 50}{50} = 2W. \quad (2.45)$$

2. **Si l'on veut dissiper une puissance maximale égale à $3W$, quelle est la température ambiante la plus haute autorisée ?**

A partir de l'équation (2.43), on peut écrire :

$$T_A = T_J - R_{JA} P_{Max}, \quad (2.46)$$

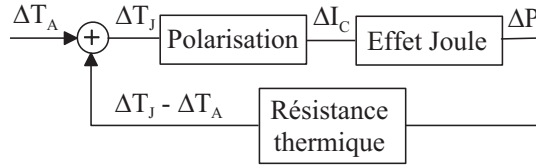


FIG. 2.7 – Boucle thermique dynamique.

soit, en prenant le pire cas :

$$(T_A)_{Max} = (T_J)_{Max} - R_{JA}P_{Max} = 150 - 50 \times 3 = 0^\circ C \quad (2.47)$$

L'avenir commercial de ce montage est évidemment assez incertain ! Les solutions possibles consistent à chercher un autre composant (avec une résistance thermique plus faible), à utiliser un radiateur, ou à calculer un courant de polarisation plus faible (pour diminuer P).

2.3.3 Boucle thermique

Bien que les phénomènes dynamiques ne soient pas modélisés par les résistances thermiques seules, nous pouvons déduire de la boucle thermique statique (Fig. 2.4) la boucle dynamique associée (Fig. 2.7), qui nous permet d'étudier la stabilité thermique de la polarisation.

Le bloc *polarisation* est caractérisé par un gain dynamique dI_C/dT_J qui dépend du montage (classe A, B, etc.), le bloc *effet Joule* est caractérisé par un gain dynamique dP/dI_C qui dépend aussi du montage, le bloc *résistance thermique* est caractérisé par la résistance thermique R_{JA} , qui ne dépend que du composant.

On peut donc introduire le gain de boucle thermique G du montage :

$$G = \frac{dI_C}{dT_J} \frac{dP}{dI_C} R_{JA}. \quad (2.48)$$

et, d'après la figure (2.7), on peut écrire :

$$\begin{aligned} \Delta T_J &= \Delta T_A + \Delta T_J \cdot G, \\ \Delta T_J &= \frac{\Delta T_A}{1 - G}. \end{aligned} \quad (2.49)$$

D'après la relation (2.49), le montage sera thermiquement stable si $G < 1$. Cela signifie qu'une petite variation de température ambiante ΔT_A entraînera une variation limitée (asymptotiquement) de T_J . Mais, attention, cette

augmentation peut être malgré tout très grande si G est proche de 1. Si c'est possible, on préférera imposer un gain de boucle $G < 0$, qui entraînera un effet de régulation.

2.3.4 Calcul de G pour le montage en classe A

Comme nous l'avons mentionné au paragraphe précédent, le calcul du gain G dépend du montage par les deux termes dI_C/dT_J et dP/dI_C .

Calcul de dI_C/dT_J

Pour calculer ce terme, on peut reprendre l'équation (2.34) :

$$\frac{dI_C}{dT} = \frac{\partial F}{\partial V_{BE}} \frac{dV_{BE}}{dT} + \frac{\partial F}{\partial \beta_N} \frac{d\beta_N}{dT} + \frac{\partial F}{\partial I_{CB0}} \frac{dI_{CB0}}{dT}. \quad (2.50)$$

En introduisant les valeurs algébriques des dérivées :

$$\begin{aligned} \frac{dV_{BE}}{dT} &\simeq -2mV/^\circ C = -K_1, \\ \frac{d\beta_N}{\beta_N dT} &\sim 2\%/^\circ C = K_2, \\ \frac{dI_{CB0}}{dT} &\sim 0.1I_{CB0} = K_3, \end{aligned}$$

où K_1 , K_2 et K_3 sont des constantes positives, et en reprenant les dérivées partielles (2.20)-(2.22) calculées précédemment, on peut écrire :

$$\frac{dI_C}{dT} = -\frac{1}{R'_E + R_B/\beta_N}(-K_1) + \frac{I_C R_B}{\beta_N(\beta_N R'_E + R_B)} K_2 + \frac{R_B + R'_E}{R'_E + R_B/\beta_N} K_3.$$

Le terme dI_C/dT est positif car c'est la somme de trois termes positifs. Le calcul numérique précis, qui exige de déterminer de façon précise les valeurs des résistances et de β_N , ne sera pas effectué ici.

Calcul de dP/dI_C

Pour calculer ce terme, reprenons le montage de polarisation (Fig. 2.2) et exprimons la puissance Joule P dissipée dans la transistor en fonction du courant I_C . En négligeant le courant de base, on peut écrire :

$$I_C \simeq \frac{V_C - V_{CE}}{R_C + R_E}. \quad (2.51)$$

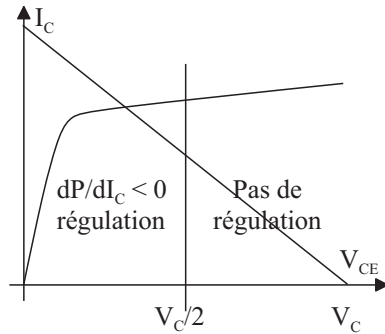


FIG. 2.8 – Polarisation avec régulation thermique $dP/dI_C < 0$. Il suffit de choisir un point de fonctionnement à gauche de la droite $V_{CE} = V_C/2$.

Les grandeurs I_C et V_{CE} étant continues, la puissance dissipée dans le transistor s'exprime simplement par le produit :

$$P = V_{CE}I_C. \quad (2.52)$$

En exprimant V_{CE} à partir de (2.51), on peut écrire :

$$P = [V_C - I_C(R_C + R_E)]I_C = V_C I_C - I_C^2(R_C + R_E). \quad (2.53)$$

En dérivant P par rapport à I_C on trouve finalement :

$$\frac{dP}{dI_C} = V_C - 2I_C(R_C + R_E). \quad (2.54)$$

On remarque que ce rapport s'exprime comme la différence de deux termes et peut être soit positif soit négatif. Une valeur négative serait particulièrement intéressante car elle permettrait de rendre le gain $G < 0$ et donc de réguler thermiquement la polarisation du montage.

Condition pour $dP/dI_C < 0$

Nous étudions donc l'inégalité :

$$\begin{aligned} V_C - 2I_C(R_C + R_E) &< 0, \\ V_C &< 2I_C(R_C + R_E), \\ V_C &< 2(V_C - V_{CE}), \\ V_{CE} &< \frac{V_C}{2}. \end{aligned} \quad (2.55)$$

Cette condition est très simple à réaliser et n'impose pas de contrainte importante sur le montage. Elle revient simplement à polariser le point de fonctionnement à une tension V_{CE} inférieure à la moitié de la tension d'alimentation (Figure 2.8).

2.4 Conclusion

L'objectif de ce chapitre est de montrer que la polarisation peut être rendue peu dépendante des variations de tension d'alimentation, de la variabilité des composants, et les variations de température. Les calculs ont été détaillés dans le cas d'amplificateurs en classe A. Enfin, les problèmes thermiques, souvent ignorés, ont été introduits quoique de façon très élémentaire.

Des études similaires pour d'autres montages de base (amplificateurs classe B, C, etc.) sont accessibles dans la littérature.

a

Chapitre 3

Amplification à courant continu

3.1 Présentation du problème

3.1.1 Généralités

Dans ce chapitre, nous nous intéressons à la conception d'amplificateurs de précision, en particulier pour des signaux continus. On doit donc rechercher des circuits à très faibles dérives.

Les signaux les plus petits détectables sont limités par les signaux d'erreur créés par l'amplificateur. Dans l'amplification de signaux alternatifs, le bruit et les risques d'oscillations déterminent cette limite car on peut court-circuiter par des couplages capacitifs les erreurs continues.

En revanche, ce découplage n'est plus possible si l'on amplifie des signaux continus. Dans ce cas, les erreurs continues (tension et courant de déport, etc.) et leurs dérives sont très gênantes.

Dans le cas d'amplificateurs à plusieurs étages, ce qui est le cas usuel, il faut généralement porter ses efforts sur le premier étage, qui travaille à niveau faible, et accepter pour cet étage un gain plus petit.

3.1.2 Problème pour un étage Emetteur commun

Considérons le montage amplificateur en classe A (Fig. 3.1), réalisé avec un transistor monté en émetteur commun EC. En modélisant la diode base-

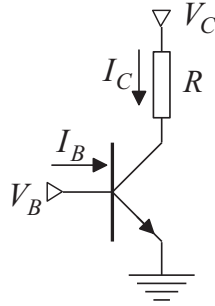


FIG. 3.1 – Montage amplificateur en classe A.

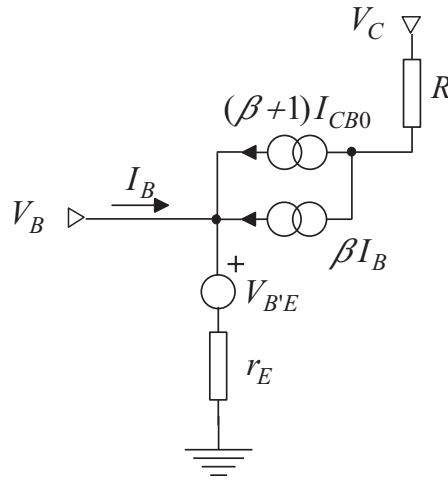


FIG. 3.2 – Schéma équivalent du montage amplificateur en classe A.

émetteur (BE) conductrice par un générateur de tension $V_{B'E}$ et sa résistance dynamique r_E , et en utilisant la relation linéaire $I_C = \beta_N I_B + (\beta_N + 1) I_{CB0}$, on a le schéma équivalent de la Fig. 3.2. La relation entre I_B et V_B s'écrit :

$$\begin{aligned} V_B - V_{B'E} &= r_E(I_C + I_B) \\ &= r_E(\beta_N + 1)(I_B + I_{CB0}). \end{aligned} \quad (3.1)$$

Cette relation n'est pas linéaire mais affine, ce qui traduit l'existence d'une tension de décalage $-V_{B'E}$ et d'un courant de décalage I_{CB0} .

3.1.3 Dérives en température du montage

Supposons maintenant que la température varie d'une quantité ΔT . Cette variation entraîne des variations $\Delta\beta$, ΔI_{CB0} et $\Delta V_{B'E}$. Ainsi, à la température $T + \Delta T$, la relation (3.1) devient, au premier ordre :

$$\begin{aligned}
 V_B - V_{B'E} - \Delta V_{B'E} &= r_e(1 + \beta_N + \Delta\beta_N)(I_B + I_{CB0} + \Delta I_{CB0}) \\
 &= r_e[(1 + \beta_N)(I_B + I_{CB0}) + \Delta\beta_N(I_B + I_{CB0}) \\
 &\quad + \Delta I_{CB0}(1 + \beta_N)] \\
 &= r_e(1 + \beta_N)[(I_B + I_{CB0})(1 + \frac{\Delta\beta_N}{1 + \beta_N}) \\
 &\quad + \Delta I_{CB0}]. \tag{3.2}
 \end{aligned}$$

Ainsi, une variation de température ΔT entraîne une variation de tension d'entrée $-\Delta V_{B'E}$ et une variation du courant d'entrée $(I_B + I_{CB0})\Delta\beta_N/(1 + \beta_N) + \Delta I_{CB0}$. Ces termes expriment les dérives (en anglais *drift*) de la tension et du courant de départ.

Dans les transistors au Silicium, le courant I_{CB0} est très faible et on peut approximer la dérive par le terme :

$$\frac{\Delta I_B}{\Delta T} \approx (I_B + I_{CB0}) \frac{\Delta\beta_N}{1 + \beta_N}. \tag{3.3}$$

Dans les transistors au Germanium, le terme ΔI_{CB0} est prépondérant et on a alors :

$$\frac{\Delta I_B}{\Delta T} \approx \frac{\Delta I_{CB0}}{\Delta T} = B I_{CB0}. \tag{3.4}$$

Si l'on travaille en amplification de petits signaux, les termes de décalage et de dérive, qui sont des termes continus ou très lentement variables, sont sans importance. En effet, il suffit de les éliminer par un filtrage passe-haut (liaison capacitive). En revanche, si l'on veut amplifier des tensions et courants continus, ces termes d'erreurs sont très gênants, et ce montage ne peut pas être utilisé.

3.2 Amplificateur différentiel

3.2.1 Schéma équivalent et équations

La stabilisation du point de fonctionnement des amplificateurs à courant continu, par dégénération locale (contre-réaction d'émetteur, par exemple) entraîne une diminution du gain et de la sensibilité. En revanche, une réduction des dérives par compensation n'entraîne ni perte de gain ni perte

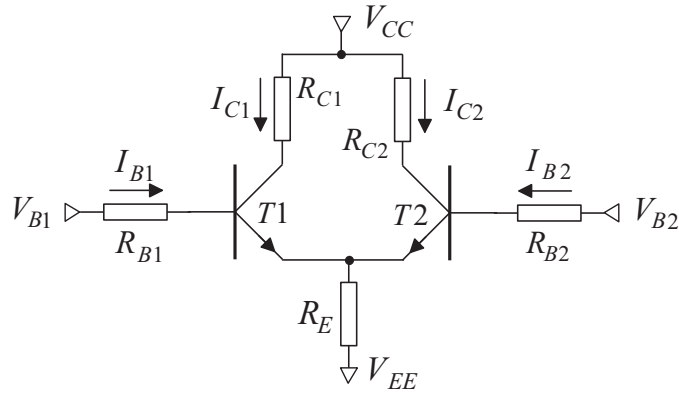


FIG. 3.3 – Amplificateur différentiel.

de sensibilité pour les faibles signaux. C'est l'intérêt de l'amplificateur différentiel à émetteurs couplés utilisé comme étage d'entrée dans de nombreuses applications. L'utilisation de transistors aussi identiques que possible, dits *appariés* (en anglais *matched transistors*), permet de compenser considérablement les tensions et les courants de déports, ainsi que leurs dérives.

Considérons l'amplificateur différentiel très simple de la figure 3.3 dans lequel les transistors sont en polarisation normale. Chaque transistor peut alors être remplacé par son schéma équivalent en régime linéaire, dans lequel les résistances de contact entre les zones B, C et E et les broches sont intégrées aux résistances extérieures. On obtient le schéma équivalent de l'amplificateur différentiel de la figure 3.4. Les équations du montage sont alors les suivantes :

$$\left\{ \begin{array}{l} I_{C1} = (1 + \beta_1)I_{CB01} + \beta_1 I_{B1} \\ I_{C2} = (1 + \beta_2)I_{CB02} + \beta_2 I_{B2} \\ V_{B1} = R_{B1}I_{B1} + V_{B'E1} + r_{E1}(I_{B1} + I_{C1}) + R_E(I_{B1} + I_{C1} + I_{B2} + I_{C2}) \\ \quad + V_{EE} \\ V_{B2} = R_{B2}I_{B2} + V_{B'E2} + r_{E2}(I_{B2} + I_{C2}) + R_E(I_{B1} + I_{C1} + I_{B2} + I_{C2}) \\ \quad + V_{EE}. \end{array} \right. \quad (3.5)$$

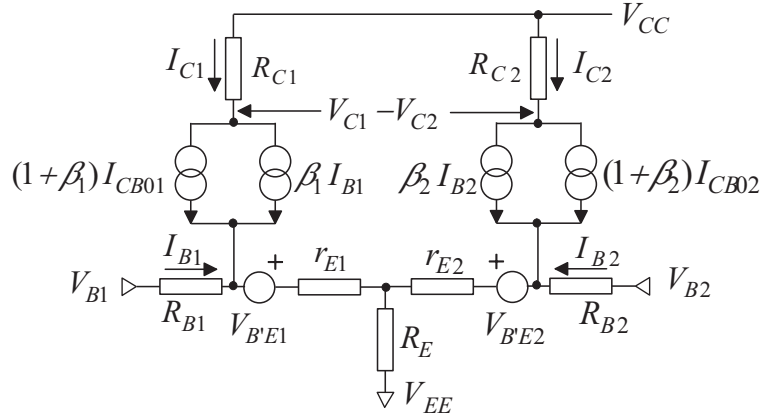


FIG. 3.4 – Schéma équivalent de l'amplificateur différentiel.

La résolution du système donne les relations suivantes :

$$\begin{aligned}
 I_{C1} &= I_{CB01} \\
 &+ \frac{(V_{B1}-V_{B2})+(V_{B'E2}-V_{B'E1})+R_{B1}I_{CB01}-R_{B2}I_{CB02}-\left(\frac{R_{B2}}{\beta_2}+r_{E2}\right)\frac{V_{EE}}{R_E}}{r_{E1}+r_{E2}+\frac{R_{B1}}{\beta_1}+\frac{R_{B2}}{\beta_2}+\frac{R_{B1}R_{B2}}{\beta_1\beta_2R_E}}, \\
 I_{C2} &= I_{CB02} \\
 &+ \frac{(V_{B2}-V_{B1})+(V_{B'E1}-V_{B'E2})+R_{B2}I_{CB02}-R_{B1}I_{CB01}-\left(\frac{R_{B1}}{\beta_1}+r_{E1}\right)\frac{V_{EE}}{R_E}}{r_{E1}+r_{E2}+\frac{R_{B1}}{\beta_1}+\frac{R_{B2}}{\beta_2}+\frac{R_{B1}R_{B2}}{\beta_1\beta_2R_E}}.
 \end{aligned} \tag{3.6}$$

Si l'on suppose $R_{C1} = R_{C2} = R_C$, on peut exprimer simplement $V_{C1} - V_{C2}$:

$$\begin{aligned}
 V_{C1} - V_{C2} &= (V_{CC} - R_{C1}I_{C1}) - (V_{CC} - R_{C2}I_{C2}) \\
 &= R_C(I_{C1} - I_{C2}).
 \end{aligned} \tag{3.7}$$

En utilisant de plus $R_{B1} = R_{B2} = R_B$, en combinant (3.6) et (3.7), on arrive à :

$$\begin{aligned}
 V_{C1} - V_{C2} &= R_C(I_{CB02} - I_{CB01}) \\
 +2R_C &\frac{(V_{B2}-V_{B1})+(V_{B'E1}-V_{B'E2})+R_B(I_{CB02}-I_{CB01})-\left(\left(\frac{R_B}{\beta_1}+r_{E1}\right)-\left(\frac{R_B}{\beta_2}+r_{E2}\right)\right)\frac{V_{EE}}{R_E}}{r_{E1}+r_{E2}+R_B\left(\frac{1}{\beta_1}+\frac{1}{\beta_2}\right)+\frac{R_B^2}{\beta_1\beta_2R_E}}.
 \end{aligned} \tag{3.8}$$

Pour simplifier l'expression, on utilisera la notation $\Delta x = x_2 - x_1$ et D pour le dénominateur :

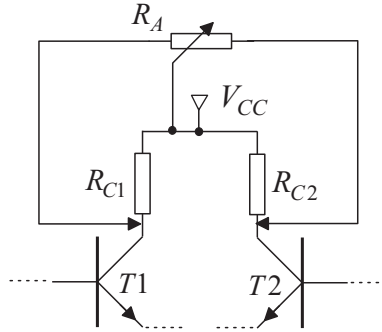


FIG. 3.5 – Linéarisation de l'amplificateur à l'aide d'une résistance ajustable R_A .

$$V_{C1} - V_{C2} = R_C \Delta I_{CB0} + 2R_C \frac{\Delta V_B - \Delta V_{B'E} + R_B \Delta I_{CB0} + \frac{V_{EE}}{R_E} \Delta \left(\frac{R_B}{\beta} + r_E \right)}{D}. \quad (3.9)$$

3.2.2 Linéarisation de la relation entrée-sortie

Dans l'expression (3.9), on remarque que les termes d'erreur apparaissent sous forme de différences. Si les transistors $T1$ et $T2$ étaient strictement identiques, ces termes s'annuleraient par compensation. En réalité, même avec des transistors bien appariés, les paramètres sont un peu différents. Ainsi, la relation linéaire $V_{C1} - V_{C2} = k(V_{B1} - V_{B2})$ est assurée si l'on a :

$$0 = R_C \Delta I_{CB0} + 2 \frac{R_C}{D} \left(-\Delta V_{B'E} + R_B \Delta I_{CB0} + \frac{V_{EE}}{R_E} \Delta \left(\frac{R_B}{\beta} + r_E \right) \right). \quad (3.10)$$

Pour linéariser la relation entrée-sortie, puisque les transistors ne sont pas identiques, on peut forcer la relation (3.10) en déséquilibrant la paire différentielle par ajustement des résistances R_{C1} et R_{C2} à l'aide d'une résistance ajustable (Fig. 3.5).

Cependant, ce réglage n'est valable qu'à une température donnée, et les dérivées des termes d'erreurs (même après correction) ne sont pas nulles car $V_{B'E}$, I_{CB0} et β dépendent de la température. Ces dérivées des termes d'erreur sont cependant considérablement plus faibles (1 à 3 ordres de grandeur) que les dérivées $dV_{B'E}/dT$, dI_{CB0}/dT et $d\beta/dT$.

3.2.3 Paramètres de l'amplificateur différentiel

Tension de déport

Définition 3.2.1 *La tension de décalage ou de déport (en anglais offset) est la tension différentielle qu'il faut appliquer en entrée de l'amplificateur pour que la tension différentielle de sortie soit nulle.*

L'expression (3.8) montre que la tension différentielle de sortie est nulle, $V_{C1} - V_{C2} = 0$, si l'on applique en entrée une tension différentielle $V_{B2} - V_{B1} = \Delta V_B$ non nulle. Cette tension de déport (ou de décalage, ou d'*offset*) est notée V_d et satisfait :

$$V_d = \left(\frac{D}{2} + R_B \right) \Delta I_{CB0} - \Delta V_{B'E} + \frac{V_{EE}}{2R_E} \Delta \left(\frac{R_B}{\beta} + r_E \right). \quad (3.11)$$

Si $R_E \gg 1$ et $\beta \gg 1$ (hypothèses réalistes), alors $D \approx r_{E1} + r_{E2}$ et l'expression (3.11) se simplifie :

$$V_d = \left(\frac{r_{E1} + r_{E2}}{2} + R_B \right) \Delta I_{CB0} - \Delta V_{B'E}. \quad (3.12)$$

Pour des transistors appariés, on a $\Delta V_{B'E} \approx 2$ à 3 mV et $\Delta I_{CB0} \approx 10^{-9}$ A. En tenant compte des valeurs des résistances, on peut considérer au premier ordre la relation :

$$V_d \approx -\Delta V_{B'E}. \quad (3.13)$$

La tension de déport est donc de l'ordre de quelques millivolts, au lieu de quelques dixièmes de volts. Cette tension de déport V_d est positive ou négative selon les différences entre les deux transistors.

La dérive de la tension de déport est alors $dV_d/dT \approx 10\mu V/^\circ C$, alors qu'elle était de l'ordre de -2 à $-3mV/^\circ C$ pour le transistor en émetteur commun.

Courant de déport

Définition 3.2.2 *Le courant de décalage ou de déport (en anglais offset) est la différence $I_{B2} - I_{B1}$ des courants qui circulent dans les deux entrées lorsque la tension différentielle de sortie est nulle.*

En supposant $R_{C1} = R_{C2} = R_C$, $V_{C1} - V_{C2} = 0$ implique $I_{C1} = I_{C2} = I_C$, d'où en utilisant les deux premières relations de (3.5) :

$$I_d = (I_{B2} - I_{B1})_d = I_C \left(\frac{1}{\beta_2} - \frac{1}{\beta_1} \right) - \left(\frac{\beta_2 + 1}{\beta_2} \right) I_{CB02} + \left(\frac{\beta_1 + 1}{\beta_1} \right) I_{CB01}. \quad (3.14)$$

Si les gains β_1 et β_2 sont très grands devant 1, on a simplement :

$$I_d = I_C \left(\frac{1}{\beta_2} - \frac{1}{\beta_1} \right) - \Delta I_{CB0}. \quad (3.15)$$

Pour des transistors appariés, on a $\Delta I_{CB0} \sim 10^{-9} \text{A}$ et on peut écrire :

$$\frac{1}{\beta_2} - \frac{1}{\beta_1} = \frac{\beta_1 - \beta_2}{\beta_1 \beta_2} = \frac{\alpha_1 - \alpha_2}{\alpha_1 \alpha_2} \approx \alpha_1 - \alpha_2 \sim 10^{-3}. \quad (3.16)$$

Généralement dans les amplificateurs différentiels, l'étage d'entrée possède un courant de polarisation I_C faible (de l'ordre de quelques μA). Par conséquent, les deux termes de l'expression (3.15) sont du même ordre de grandeur.

Gain différentiel

Définition 3.2.3 *Le gain différentiel G_d est le rapport des tensions différentielles dynamiques de sortie et d'entrée :*

$$G_d = \frac{d(V_{C2} - V_{C1})}{d(V_{B2} - V_{B1})}. \quad (3.17)$$

A partir de la relation (3.8), en différentiant (ce qui élimine les générateurs de tension et courant constants), on trouve :

$$G_d = \frac{-2R_C}{r_{E1} + r_{E2} + R_B \left(\frac{1}{\beta_1} + \frac{1}{\beta_2} \right) + \frac{R_B^2}{\beta_1 \beta_2 R_E}}. \quad (3.18)$$

Si $R_E \gg 1$, $R_B/\beta \ll r_E$ et $r_{E1} = r_{E2} = r_E$, on peut écrire la relation simplifiée :

$$G_d = -\frac{R_C}{r_E}. \quad (3.19)$$

Le gain différentiel de l'amplificateur (sous ces conditions), on est identique au gain d'un simple étage émetteur commun.

Gain de mode commun

Définition 3.2.4 *Le gain de mode commun G_{MC} est le rapport de la variation de la tension différentielle de sortie sur la variation de la tension des entrées court-circuitées, c'est-à-dire telles que $V_{B2} = V_{B1} = V_B$:*

$$G_{MC} = \frac{d(V_{C2} - V_{C1})}{dV_B}. \quad (3.20)$$

En différentiant les relations (3.5), on obtient le système de 4 équations linéaires à 4 inconnues :

$$\begin{cases} dI_{C1} = \beta_1 dI_{B1} \\ dI_{C2} = \beta_2 dI_{B2} \\ dV_B = R_{B1} dI_{B1} + r_{E1}(dI_{B1} + dI_{C1}) + R_E(dI_{B1} + dI_{C1} + dI_{B2} + dI_{C2}) \\ dV_B = R_{B2} dI_{B2} + r_{E2}(dI_{B2} + dI_{C2}) + R_E(dI_{B1} + dI_{C1} + dI_{B2} + dI_{C2}) \end{cases} \quad (3.21)$$

La résolution élémentaire fournit les variations de courants dI_{C1} et dI_{C2} en fonction de dV_B , d'où l'on tire :

$$G_{MC} = -\frac{R_C(dI_{C2} - dI_{C1})}{dV_B} \approx -\frac{R_C \left[\left(\frac{R_B}{\beta_1} + r_{E1} \right) - \left(\frac{R_B}{\beta_2} + r_{E2} \right) \right]}{\mathcal{D}}, \quad (3.22)$$

avec :

$$\begin{aligned} \mathcal{D} = & \left[(r_{E1} + R_E)(1 + 1/\beta_1) + R_B/\beta_1 \right] \left[(r_{E2} + R_E)(1 + 1/\beta_2) + R_B/\beta_2 \right] \\ & + R_E^2(1 + 1/\beta_1)(1 + 1/\beta_2). \end{aligned} \quad (3.23)$$

Ce terme, avec les conditions $R_E \gg 1$ et $\beta \gg 1$, se simplifie :

$$\begin{aligned} \mathcal{D} & \approx \left[r_{E1} + r_{E2} + R_B \left(\frac{1}{\beta_1} + \frac{1}{\beta_2} + \frac{R_B}{\beta_1 \beta_2 R_E} \right) \right] R_E \\ & \approx 2r_E R_E. \end{aligned} \quad (3.24)$$

On a alors la relation simplifiée :

$$G_{MC} \approx -\frac{R_C}{R_E} \frac{\Delta(R_B/\beta + r_E)}{2r_E}. \quad (3.25)$$

Le gain de mode commun est d'autant plus petit que R_E est grand et que les transistors sont identiques (terme $\Delta(R_B/\beta + r_E)$). Ceci donne un argument supplémentaire pour réaliser la polarisation de la paire différentielle à l'aide d'un générateur de courant dont l'impédance de sortie, très grande, remplacera avantageusement R_E .

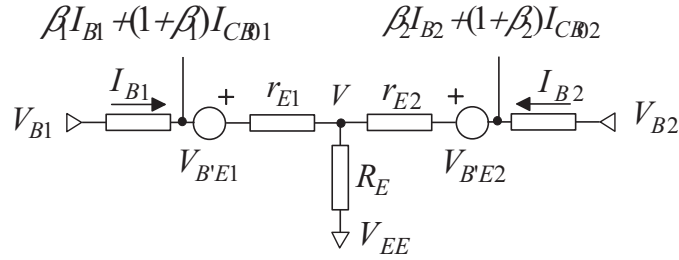


FIG. 3.6 – Schéma équivalent partiel de l'amplificateur différentiel, utilisé pour le calcul de l'impédance d'entrée.

Impédance d'entrée

Définition 3.2.5 *L'impédance différentielle d'entrée est le rapport :*

$$Z_E = \frac{d(V_{B2} - V_{B1})}{d(I_{B2} - I_{B1})}. \quad (3.26)$$

Sur la figure 3.6, qui représente une partie du schéma équivalent de l'amplificateur, et où on note V le potentiel constant (car polarisé par un courant de polarisation constant I_p) des émetteurs, on peut ré-écrire les relations (3.5) :

$$\begin{cases} V_{B1} &= R_{B1}I_{B1} + V_{B'E1} + r_{E1}(1 + \beta)(I_{B1} + I_{CB01}) + V \\ V_{B2} &= R_{B2}I_{B2} + V_{B'E2} + r_{E2}(1 + \beta)(I_{B2} + I_{CB02}) + V \end{cases} \quad (3.27)$$

En différentiant, avec les hypothèses suivantes : $r_{E1} = r_{E2} = r_E$, $R_{B1} = R_{B2} = R_B$ et $\beta_1 = \beta_2 = \beta$, et on a :

$$\begin{cases} dV_{B1} &= R_B dI_{B1} + r_E(1 + \beta)dI_{B1} \\ dV_{B2} &= R_B dI_{B2} + r_E(1 + \beta)dI_{B2} \end{cases} \quad (3.28)$$

et on en déduit :

$$\frac{dV_{B1}}{dI_{B1}} = \frac{dV_{B2}}{dI_{B2}} = \frac{dV_{B2} - dV_{B1}}{dI_{B2} - dI_{B1}} = R_B + r_E(1 + \beta). \quad (3.29)$$

Compte tenu des valeurs usuelles des résistances, on a généralement une excellente approximation avec la relation simplifiée :

$$Z_E \approx r_E(1 + \beta) \approx \beta r_E. \quad (3.30)$$

On retrouve l'impédance d'entrée d'un simple étage émetteur commun.

Réjection de mode commun

Définition 3.2.6 *La réjection de mode commun RMC d'un amplificateur est le rapport :*

$$RMC = \frac{G_d}{G_{MC}}. \quad (3.31)$$

Cette grandeur exprime l'aptitude de l'amplificateur à amplifier plutôt la tension différentielle d'entrée que la tension moyenne (commune) V_B de ces entrées.

Posons :

$$\begin{cases} V_{B1} = V_B + v_{B1} \\ V_{B2} = V_B + v_{B2}, \end{cases} \quad (3.32)$$

où v_{B1} et v_{B2} sont des petites variations autour de la tension moyenne V_B . Si on applique V_{B1} et V_{B2} à l'entrée de l'amplificateur, on a :

$$V_{C1} - V_{C2} = G_{MC}V_B + G_d(v_{B1} - v_{B2}). \quad (3.33)$$

Si l'amplificateur était idéal, on aurait simplement $V_{C1} - V_{C2} = G_d(v_{B1} - v_{B2}) = G_d(V_{B1} - V_{B2})$. De façon pratique, on cherche à minimiser le terme d'erreur $G_{MC}V_B$ en minimisant G_{MC} . En utilisant les relations G_d et G_{MC} trouvées précédemment, on obtient le rapport de réjection de mode commun :

$$RMC = \frac{2R_E}{\Delta(R_B/\beta + r_E)}. \quad (3.34)$$

Généralement, on exprime la réjection de mode commun en dB selon la formule :

$$RMC_{dB} = 20 \log \frac{G_d}{G_{MC}}. \quad (3.35)$$

La réjection de mode commun est de l'ordre de $100dB$ en basse fréquence, mais est caractérisée par une coupure à $-6dB/Octave$ (en raison de la coupure de G_d) à une fréquence de l'ordre de quelques centaines de Hertz. Ainsi, en hautes fréquences, le gain de mode commun peut devenir gênant.

Tension de mode commun

Définition 3.2.7 *La tension de mode commun est la gamme de tensions continues admissibles sur les entrées différentielles qui permet à l'amplificateur de fonctionner correctement, c'est-à-dire aux transistors de rester en régime linéaire.*

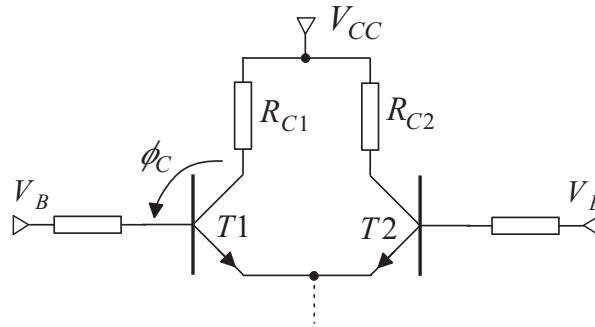


FIG. 3.7 – La tension de mode commun V_{MC}^+ est la tension positive V_B maximale telle que les transistors $T1$ et $T2$ sont en régime linéaire.

En pratique, il faut donc éviter aux transistors d'être en saturation ou bloqués. Pour les transistors $T1$ et $T2$, il faut donc que la diode BE soit conductrice et que la diode BC soit bloquée, autrement dit :

$$\phi_E \approx 0.6V \text{ et } \phi_C \leq 0. \quad (3.36)$$

La tension moyenne, V_B , des entrées ne doit donc être ni :

- trop faible, car la polarisation du montage risque de ne pas être correctement assurée (voir paragraphe 3.3.5),
- trop élevée, en raison des chutes de potentiel dans les charges R_{C1} et R_{C2} traversées par I_{C1} ou I_{C2} .

Dans ce paragraphe, nous déterminerons seulement la tension de mode commun minimale, V_{MC}^- . A l'équilibre, le courant de polarisation I_p se partage également dans les deux branches de l'amplificateur différentiel. On admet que $I_{C1} = I_{C2} = I_C = I_p/2$, et, par conséquent, $V_{C1} = V_{C2} = V_{CC} - R_C I_C$.

Pour garantir que les transistors $T1$ et $T2$ ne soient pas saturés, il faut que $\phi_C \leq 0$, c'est-à-dire que les potentiels de collecteur soient supérieurs ou égaux aux potentiels de base (transistors NPN) :

$$V_C \leq V_{CC} - R_C I_C = V_{MC}^+. \quad (3.37)$$

3.3 Conception d'un amplificateur différentiel intégré

3.3.1 Cahier des charges

On se propose de concevoir un amplificateur différentiel dont les propriétés se rapprochent le plus possible d'un composant idéal, caractérisé par une impédance d'entrée infinie, un gain différentiel infini et une impédance de sortie nulle.

En réalité, ces valeurs théoriques ne peuvent pas être atteintes, et on cherchera simplement à concevoir des circuits ayant une très grande impédance d'entrée, un très grand gain différentiel et une impédance de sortie très petite. A ces paramètres fondamentaux, il faut ajouter d'autres paramètres qui permettent de caractériser plus finement un circuit réel et ses défauts, et notamment :

- la tension de déport (en anglais *offset*) et sa dérive (en anglais *drift*),
- le courant de déport et sa dérive,
- les courants de polarisation (en anglais *bias*),
- la tension de mode commun,
- la dynamique de tension de sortie,
- la réjection de mode commun (en anglais *common mode rejection*),
- la bande passante,
- la vitesse de montée, ou vitesse de balayage (en anglais *slew rate*), en $V/\mu s$,
- le courant de consommation, I_{CC} en mA,
- le courant de sortie en court-circuit, I_{SCC} en mA,
- la réjection de tension d'alimentation $\Delta V_S/\Delta V_{CC}$ en mV/V ou en dB,
- etc.

3.3.2 Structure générale

De façon générale, un amplificateur différentiel intégré est constitué de quatre étages (Fig. 3.8). Le premier étage est un étage différentiel, mais le gain n'étant pas suffisant, il est souvent suivi d'un second étage amplificateur, parfois différentiel. La cascade des étages amplificateurs entraîne une élévation des tensions moyennes des sorties de chaque étage. Pour éviter de limiter la dynamique, on recentre généralement cette tension moyenne à l'aide d'un étage translateur de tension. Enfin, le dernier étage doit garantir une faible impédance de sortie.

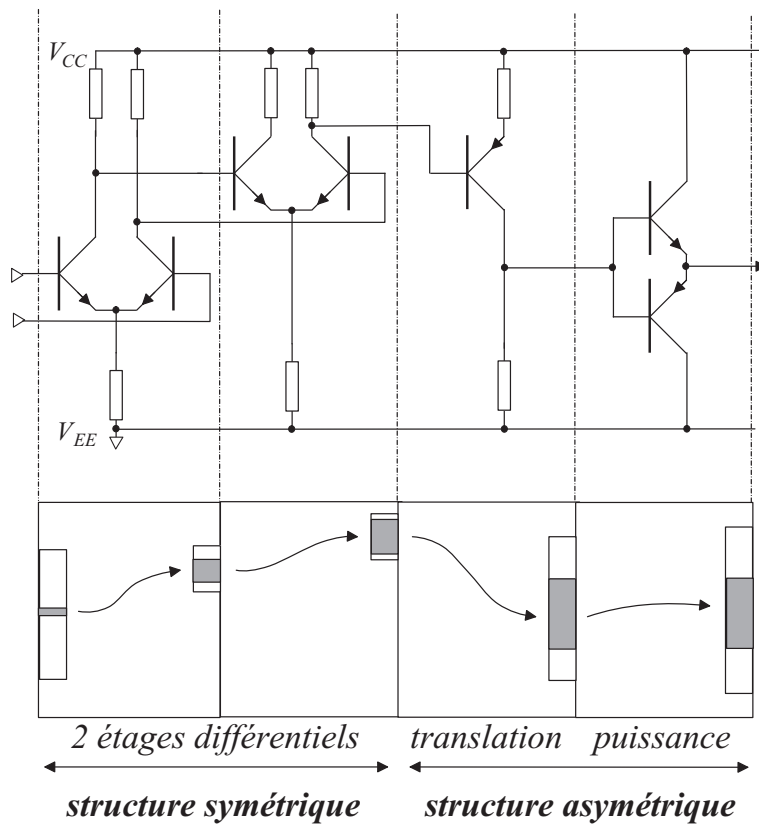


FIG. 3.8 – Structure générale d'un amplificateur opérationnel.

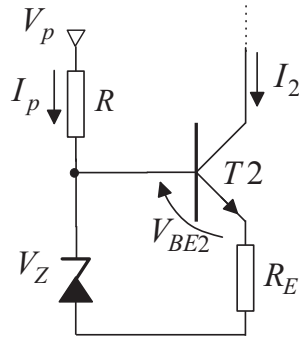


FIG. 3.9 – Générateur de courant à diode Zéner.

Ce schéma est bien sûr extrêmement simplifié, mais correspond à l'architecture de nombre de composants actuels. Dans la suite, nous nous proposons d'étudier les différents blocs fonctionnels, et les améliorations que l'on peut y apporter afin de se rapprocher d'un amplificateur idéal.

3.3.3 Générateurs de courant

Dans les étages différentiels, et même très fréquemment dans les autres étages, la polarisation est assurée par un générateur de courant. Ce montage permet, en particulier pour le premier étage, d'obtenir une bonne polarisation en courant avec une impédance de sortie très grande (assurant $R_E \gg 1$). Dans ce paragraphe, nous étudions quelques montages parmi les plus usuels.

Générateur de courant à diode Zéner

Dans le montage de la figure 3.9, la diode Zéner est polarisée à la tension V_Z par la tension V_p au travers de la résistance R (ou directement par un courant I_p). La tension V_Z polarise à son tour le transistor $T2$ et le courant I_2 du générateur peut écrire :

$$I_2 \approx \frac{V_Z - V_{BE2}}{R_E}, \quad (3.38)$$

avec $V_{BE2} \approx V_T \log \frac{I_{E2}}{I_0}$ si $T2$ est en polarisation normale avec $I_{E2} \gg I_{CB02}$.

L'impédance de sortie est alors :

$$Z_S = \frac{\beta}{h_{22}} \frac{h_{11} \parallel R_E}{h_{11}} + \frac{1}{h_{22}} + h_{11} \parallel R_E. \quad (3.39)$$

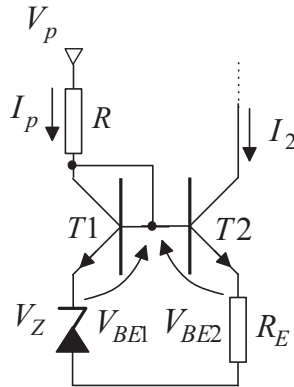


FIG. 3.10 – Générateur de courant à diode Zéner avec compensation de dérive.

Si $R_E = 0$, on a :

$$Z_S = \frac{1}{h_{22}}. \quad (3.40)$$

A l'opposé, si $R_E \gg h_{11}$, on a l'approximation :

$$Z_S \approx \frac{\beta}{h_{22}}. \quad (3.41)$$

Un des avantages de la résistance R_E est d'augmenter considérablement l'impédance de sortie du montage.

La dérive du courant I_2 se calcule en dérivant par rapport à T la relation (3.38) :

$$\frac{dI_2}{dT} = \frac{1}{R_E} \left(\frac{dV_Z}{dT} - \frac{dV_{BE2}}{dT} \right). \quad (3.42)$$

Technologiquement, la dérive dV_{BE}/dT est négative alors que celle de la tension Zéner, dV_Z/dT , est positive : ces dérivées s'ajoutent donc et les performances du montage sont médiocres. De plus, la polarisation de la Zéner, liée à un phénomène d'avalanche, est une source de bruit importante. Enfin, la réalisation intégrée d'une diode Zéner est délicate, en particulier la reproductibilité de diodes Zéner de mêmes tensions V_Z est difficile. Pour ces raisons, ce montage, quoique de principe très simple, n'est pas utilisé dans les circuits intégrés.

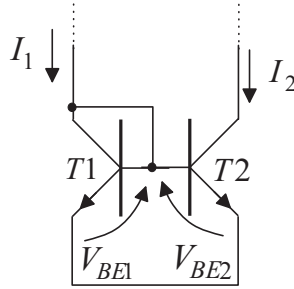


FIG. 3.11 – Miroir de courant.

Générateur de courant avec compensation de la dérive

Dans le montage de la figure 3.10, la diode Zéner est polarisée à la tension V_Z par la tension V_p au travers de la résistance R et d'un transistor $T1$ monté en diode. La tension V_Z additionnée à la tension V_{BE1} polarise le transistor $T2$ et le courant I_2 du générateur peut écrire :

$$I_2 \approx \frac{V_Z + V_{BE1} - V_{BE2}}{R_E}. \quad (3.43)$$

Avec ce montage, la dérive s'écrit donc :

$$\frac{dI_2}{dT} = \frac{1}{R_E} \left(\frac{dV_Z}{dT} + \frac{dV_{BE1}}{dT} - \frac{dV_{BE2}}{dT} \right) \approx \frac{1}{R_E} \frac{dV_Z}{dT}, \quad (3.44)$$

car les dérivées dV_{BE1}/dT et dV_{BE2}/dT , sans être exactement égales, sont très voisines et se compensent. Ce montage illustre encore le principe de compensation.

Miroirs de courant à transistors

Le montage générateur de courant le plus simple est le miroir de courant (Fig. 3.11). Constitué de deux transistors identiques, $T1$ et $T2$, le transistor $T1$ monté en diode est polarisé par un courant de commande I_1 . Puisque les tensions de diode sont égales : $V_{BE1} = V_{BE2}$, si les transistors sont appariés, alors les courants d'émetteurs sont égaux : $I_{E1} = I_{E2}$. Aux courants de base près, on a alors l'égalité :

$$I_1 \simeq I_2. \quad (3.45)$$

Si l'on ne néglige pas les courants de base, on peut écrire plus exactement :

$$\begin{cases} I_{E1} &= I_1 - I_{B2} \\ I_{E2} &= I_2 + I_{B2}, \end{cases} \quad (3.46)$$

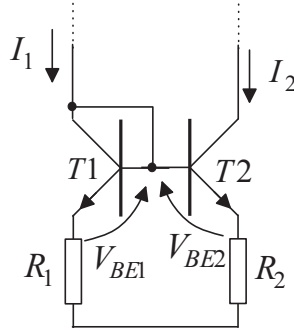


FIG. 3.12 – Miroir de courant, avec résistances d'émetteur, pour commander des courants faibles.

Puisque $I_{E1} = I_{E2}$ et que $I_{B2} \simeq I_2/\beta$ (les transistors étant appariés, on suppose $\beta_1 = \beta_2 = \beta$, on a finalement :

$$I_2 = I_1 \left(1 - \frac{2}{\beta}\right). \quad (3.47)$$

L'erreur relative de copie du courant commandé sur le courant de commande est de l'ordre de $2/\beta$, c'est-à-dire du %.

D'un point de vue de la température, ce montage a un bon comportement, car la dérive est due aux dérives des tensions BE des deux transistors, dérives qui se compensent. Ce montage très simple est un bloc de base très courant dans les circuits intégrés.

Générateur de courant avec résistances dans les émetteurs

Ce montage générateur de courant (Fig. 3.12) permet de commander facilement des courants de différentes valeurs en jouant sur les résistances d'émetteur R_1 et R_2 . Le principe est similaire au miroir de courant précédent, mais la polarisation fait intervenir les chutes ohmiques dans ces résistances.

En écrivant la loi d'Ohm dans la maille entre les émetteurs et la masse, on a :

$$V_{BE1} + R_1 I_1 \approx V_{BE2} + R_2 I_2. \quad (3.48)$$

Par ailleurs, les tensions V_{BE1} et V_{BE2} suivent des lois de diode :

$$\begin{cases} V_{BE1} &= V_T \ln \frac{I_{E1}}{I_{01}} \approx V_T \ln \frac{I_1}{I_{01}} \\ V_{BE2} &= V_T \ln \frac{I_{E2}}{I_{02}} \approx V_T \ln \frac{I_2}{I_{02}} \end{cases} \quad (3.49)$$

Si les transistors sont appariés, on peut supposer que leurs courants de saturation sont égaux : $I_{01} = I_{02}$. Par différence des deux équations de (3.49), on a alors :

$$V_{BE1} - V_{BE2} = -V_T \ln \frac{I_2}{I_1}. \quad (3.50)$$

En tenant compte de (3.48), on arrive finalement à :

$$R_2 I_2 - R_1 I_1 = -V_T \ln \frac{I_2}{I_1}, \quad (3.51)$$

soit, en divisant par $R_2 I_1$:

$$\frac{I_2}{I_1} = \frac{R_1}{R_2} \left[1 - \frac{V_T}{R_1 I_1} \ln \frac{I_2}{I_1} \right]. \quad (3.52)$$

Si la tension aux bornes de R_1 (c'est-à-dire $R_1 I_1$) est de l'ordre de V_{BE} , le second terme dans le crochet de (3.52) est petit devant 1 et on a approximativement :

$$\frac{I_2}{I_1} \approx \frac{R_1}{R_2}. \quad (3.53)$$

Cette relation est valable à 10 % près si le rapport des courant satisfait :

$$\frac{1}{10} < \frac{I_2}{I_1} < 10. \quad (3.54)$$

En effet, si $R_1 I_1 = 600mV$, puisque $V_T = 25mV$ on peut écrire :

$$\frac{V_T}{R_1 I_1} \ln \frac{I_2}{I_1} = \frac{25}{600} \ln \frac{I_2}{I_1} = \frac{1}{24} \ln \frac{I_2}{I_1}. \quad (3.55)$$

Pour $I_2/I_1 = 10$, le logarithme naturel vaut environ 2.3 ; pour $I_2/I_1 = 1/10$, le logarithme naturel vaut environ -2.3 . Par conséquent, si $1/10 < I_2/I_1 < 10$, on a :

$$\left| \frac{V_T}{R_1 I_1} \ln \frac{I_2}{I_1} \right| < \frac{1}{10}. \quad (3.56)$$

Par ailleurs, on montre (voir TD) que ce montage a de nombreux avantages : le courant commandé est peu sensible aux variations du courant de commande, sa dérive est faible (grâce au principe de compensation) et son impédance de sortie est très grande.

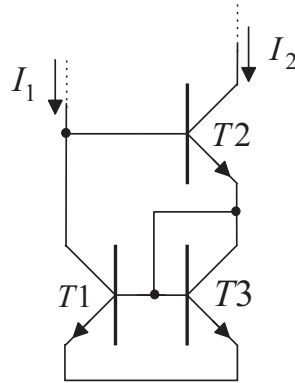


FIG. 3.13 – Le miroir de courant de type Wilson fournit une recopie très précise du courant de commande.

Variante avec la résistance R_1 nulle

Ce montage peut être utilisé avec une résistance R_1 nulle, afin de commander des courants I_2 très faibles. On peut écrire la loi d'Ohm :

$$V_{BE1} \approx V_{BE2} + R_2 I_2, \quad (3.57)$$

puis les lois de diode :

$$\begin{cases} V_{BE1} &= V_T \ln \frac{I_{E1}}{I_{01}} \approx V_T \ln \frac{I_1}{I_{01}} \\ V_{BE2} &= V_T \ln \frac{I_{E2}}{I_{02}} \approx V_T \ln \frac{I_2}{I_{02}} \end{cases} \quad (3.58)$$

Par différence, on a encore :

$$V_{BE1} - V_{BE2} = -V_T \ln \frac{I_2}{I_1}, \quad (3.59)$$

et, en tenant compte de (3.57), on a simplement :

$$R_2 = \frac{V_T}{I_2} \ln \frac{I_1}{I_2}. \quad (3.60)$$

Pour avoir un courant I_2 plus faible, il suffit d'augmenter R_2 . Ce montage dispose encore des bonnes propriétés notées au paragraphe précédent.

Miroir de courant de type Wilson

Ce montage, présenté à la figure 3.13, met en œuvre un transistor supplémentaire $T3$, mais fournit un courant commandé qui est une recopie très

précise du courant de commande. Les transistors $T1$ et $T3$ imposent au transistor $T1$ un potentiel $V_{CE1} \approx 1.2V$. Le courant de commande I_1 polarise $T1$ dont la tension V_{BE1} est recopiée en V_{BE3} . Si les transistors sont identiques, on a donc $I_{E1} = I_{E3}$, et par conséquent $I_2 \approx I_1$.

Calculons de façon plus précise la relation entre le courant de commande, I_1 , et le courant commandé, I_2 . On peut écrire :

$$\begin{cases} I_{E1} &= I_1 - I_{B2} + I_{B1}, \\ I_{E3} &= I_2 + I_{B2} - I_{B1}. \end{cases} \quad (3.61)$$

En utilisant l'égalité $I_{E1} = I_{E3}$, on a :

$$I_2 = I_1 + 2(I_{B1} - I_{B2}). \quad (3.62)$$

Or, les courants de base valent :

$$\begin{cases} I_{B1} &= \frac{I_1 - I_{B2}}{\beta_1}, \\ I_{B2} &= \frac{I_2}{\beta_2}. \end{cases} \quad (3.63)$$

En remplaçant dans l'équation (3.62), on a alors :

$$I_2 = I_1 + 2\left(\frac{I_1 - I_2/\beta_2}{\beta_1} - \frac{I_2}{\beta_2}\right), \quad (3.64)$$

d'où, en regroupant les termes :

$$I_2\left(1 + \frac{2}{\beta_2} + \frac{2}{\beta_2\beta_1}\right) = I_1\left(1 + \frac{2}{\beta_1}\right). \quad (3.65)$$

Finalement, on arrive à :

$$I_2 \simeq I_1\left(1 - \frac{2}{\beta_2\beta_1}\right). \quad (3.66)$$

Cette relation montre que l'erreur de copie est de l'ordre de $2/\beta^2$. Sachant que $\beta \gtrsim 100$, on voit que l'erreur est plus petite que $2/10000$, que l'on peut comparer à l'erreur de $2/100$ du miroir classique. Ce montage est une solution courante pour les miroirs de courant de précision.

Sources ou puits de courant

Dans les ouvrages en anglais, on fait parfois la distinction entre *current source* et *current sink*. En fait, cette terminologie précise seulement si le courant est fourni ou absorbé par le générateur. Les deux montages (Fig. 3.14) utilisent des transistors de types différents et sont symétriques par rapport à la référence de tension :

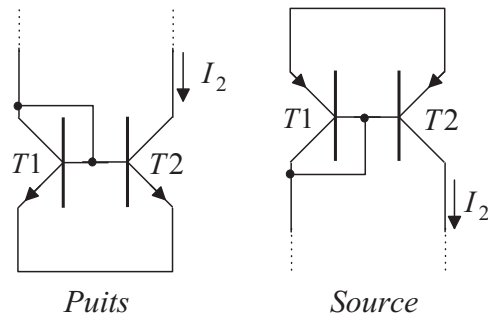


FIG. 3.14 – Source et puits de courant.

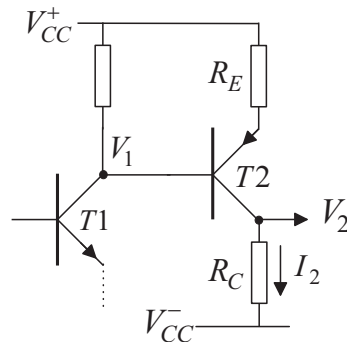


FIG. 3.15 – Translateur de tension à transistors.

- un puit de courant (Fig. 3.14, à gauche) absorbe le courant : il est constitué de transistors NPN dont les émetteurs sont reliés au potentiel bas ;
- une source de courant (Fig. 3.14, à droite) fournit le courant : elle est constituée de transistors PNP dont les émetteurs sont reliés à un potentiel haut.

3.3.4 Translation de niveau

Après la cascade d'amplificateurs (fréquemment 2 étages), il faut ramener la tension vers un niveau moyen proche de 0. Pour cela, on réalise des décalages de tension à l'aide de montages translateur.

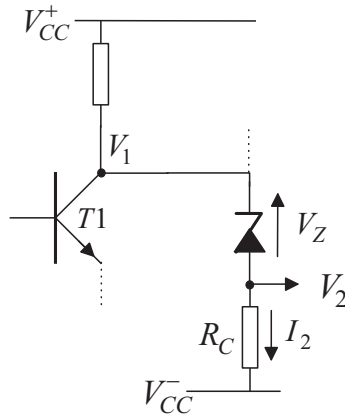


FIG. 3.16 – Translateur de tension à Zéner et à transistor.

Suite de transistors NPN et PNP

Le montage de la figure 3.15 réalise une translation entre le collecteur de $T1$ et celui de $T2$. On peut écrire :

$$I_2 \approx \frac{V_{CC}^+ - (V_1 + V_{BE2})}{R_E}, \quad (3.67)$$

d'où

$$V_2 = V_{CC}^- + R_C I_2 = V_{CC}^- + \frac{R_C}{R_E} [V_{CC}^+ - (V_1 + V_{BE2})]. \quad (3.68)$$

Si les résistances R_C et R_E sont différentes, ce montage donne aussi un gain en petits signaux :

$$dV_2 = -\frac{R_C}{R_E} dV_1. \quad (3.69)$$

Translation avec diode Zéner

Dans ce montage, illustré à la figure 3.16, la translation est réalisée par la tension V_Z d'une diode Zéner (la polarisation n'a pas été précisée dans le schéma). On a donc simplement :

$$V_2 = V_1 - V_Z. \quad (3.70)$$

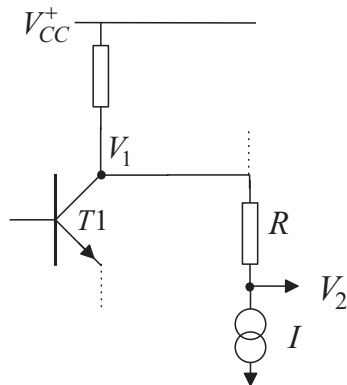


FIG. 3.17 – Translateur de tension à générateur de courant.

Translation avec générateur de courant et résistance

La translation de tension est réalisée par le courant constant I fourni par le générateur et qui traverse la résistance R (Fig. 3.17). On a donc :

$$V_2 = V_1 - RI. \quad (3.71)$$

Translation avec transistor et pont de résistances

Dans ce montage (Fig. 3.18), la translation est réalisée au moyen d'un transistor NPN et de deux résistances. Si les résistances sont choisies de sorte que le courant de base de $T2$ est négligeable par rapport au courant traversant ces résistances, on peut écrire :

$$\frac{V_{BE1}}{R_E} = \frac{V_1 - V_2}{R_C + R_E}, \quad (3.72)$$

d'où le résultat :

$$V_1 - V_2 = V_{BE1} \left(1 + \frac{R_C}{R_E} \right). \quad (3.73)$$

Ce montage est fréquemment utilisé dans les circuits intégrés. Le gain en petits signaux de ce montage vaut 1.

3.3.5 Conception d'un étage d'entrée

On se propose de concevoir un étage différentiel d'entrée complet avec les caractéristiques suivantes :

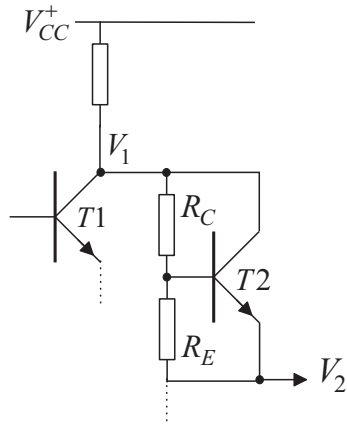


FIG. 3.18 – Translateur de tension avec transistor et pont de résistances.

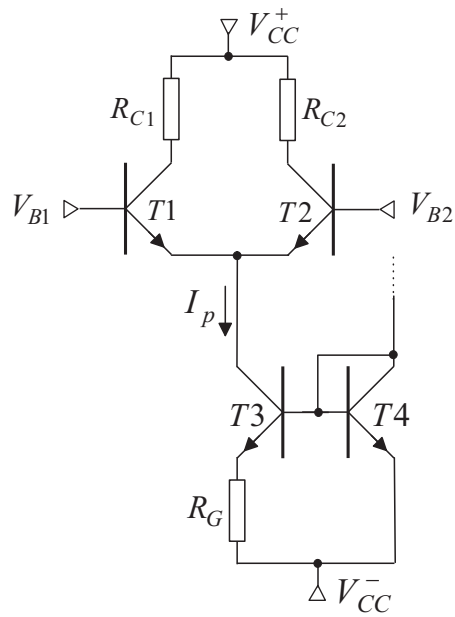


FIG. 3.19 – Amplificateur différentiel et sa polarisation.

- impédance d'entrée : $Z_E > 100k\Omega$,
- gain en tension : $|A_v| > 10$,
- courant de base : $I_B < 500nA$
- tension de mode commun : $V_{MC}^+ \geq 8V$ et $V_{MC}^- \leq -8V$.

Impédance d'entrée

Occupons nous d'abord de l'impédance d'entrée, Z_E . Comme nous l'avons vu, elle est égale à $Z_E = \beta r_E$ où r_E est la résistance dynamique de la diode BEde $T1$ ou de $T2$. Soit I_p le courant de polarisation de l'étage différentiel, à l'équilibre, $T1$ et $T2$ sont traversés par un courant $I_p/2$ et la résistance dynamique vaut :

$$r_E = \frac{V_T}{I_p/2} = \frac{2V_T}{I_p}. \quad (3.74)$$

Finalement, l'impédance vaut :

$$Z_E = \frac{2\beta V_T}{I_p}. \quad (3.75)$$

Dans cette expression, V_T est un paramètre physique et β est un paramètre technologique que seul le fabricant peut contrôler. Il ne reste au concepteur que le courant de polarisation I_p . Si on veut $Z_E \geq Z_{min}$, il faut :

$$\frac{2\beta V_T}{I_p} \geq Z_{min}, \quad (3.76)$$

soit

$$I_p \leq \frac{2\beta V_T}{Z_{min}}. \quad (3.77)$$

La valeur de β est inconnue, mais on peut supposer que $\beta > \beta_{min} = 100$. On a alors, en se plaçant dans les pires cas :

$$I_p \leq \frac{2\beta_{min} V_T}{Z_{min}} = \frac{2 \times 100 \times (25 \times 10^{-3})}{10^5} = 50\mu A. \quad (3.78)$$

Pour la suite, on prendra donc $I_p = 50\mu A$. On en déduit que les courants de base, nécessaires sur les entrées, vérifient :

$$I_B \approx \frac{I_C}{\beta} = \frac{I_p}{2\beta} < 0.25\mu A. \quad (3.79)$$

Gain en tension

D'après la formule montrée dans le cours, on sait que le gain s'écrit $A_v = -R_C/r_E$, où $R_C = R_{C1} = R_{C2}$ est la résistance de charge (entre les collecteurs et le tension positive d'alimentation) et r_E est la résistance dynamique de la jonction BE de $T1$ et $T2$. En exprimant r_E en fonction de I_p , on a :

$$A_v = -\frac{R_C I_p}{2V_T}. \quad (3.80)$$

Le signe traduit simplement le fait que la sortie est en opposition de phase sur l'entrée. Puisque l'on veut $|A_v| > A_{min} = 10$, il faut :

$$\frac{R_C I_p}{2V_T} > A_{min}, \quad (3.81)$$

c'est-à-dire :

$$R_C > \frac{2A_{min}V_T}{I_p} = \frac{2 \times 10 \times (25 \times 10^{-3})}{50 \times 10^{-6}} = 10k\Omega. \quad (3.82)$$

Avec des résistances de charge $R_{C1} = R_{C2} = 20k\Omega$, on assure un gain plus grand, de l'ordre de 20.

Tension de mode commun

Commençons par la tension de mode commun positive, V_{MC}^+ . Supposons que le potentiel continu moyen des deux entrées soit V_B . Comme nous l'avons vu, pour que les transistors $T1$ et $T2$ restent en régime linéaire, il faut en particulier que $\phi_C = V_B - V_C \leq 0$. On doit donc avoir :

$$V_B \leq V_C = V_{CC} - R_C I_C = V_{CC} - R_C I_p / 2. \quad (3.83)$$

La valeur maximale est donc :

$$V_{MC}^+ = V_{CC} - R_C I_p / 2. \quad (3.84)$$

Si on veut $V_{MC}^+ > 8V$, il faut une tension d'alimentation V_{CC} qui vérifie :

$$V_{CC} > 8 + R_C I_C = 8 + (2 \times 10^4) \times (50 \times 10^{-6}) = 9.0V. \quad (3.85)$$

Calculons maintenant la tension de mode commun négative, V_{MC}^- . Supposons que le potentiel continu des entrées, V_B , diminue. Ce potentiel doit

cependant rester suffisamment élevé pour que le générateur de courant fonctionne correctement. En particulier, le transistor $T3$ de sortie du générateur doit rester en régime linéaire, autrement dit $\phi_{C3} \leq 0$. Les transistors $T1$ et $T2$ étant en régime linéaire, on a en particulier $V_{BE1} = V_{BE2} = V_{BE} \approx 0.6V$. Ainsi, on doit avoir :

$$\phi_{C3} = V_{B3} - V_{C3} = (V_{CC}^- + V_{BE4}) - (V_B - V_{BE1}), \quad (3.86)$$

Le pire cas est obtenu pour $\phi_{C3} = 0$, c'est-à-dire pour, finalement :

$$V_B = V_{MC}^- = V_{CC}^- + V_{BE4} + V_{BE1} = V_{CC}^- + 2V_{BE}. \quad (3.87)$$

Si on veut $V_{MC}^- < -8V$, il faut donc que la tension négative d'alimentation satisfasse :

$$V_{CC}^- < -9.2V. \quad (3.88)$$

Calcul de R_G

Calculons R_G en supposant que le transistor $T4$ monté en diode est traversé par un courant (de commande, non représenté) $I_4 = 100\mu A$. En utilisant la relation (3.60), on a :

$$R_G = \frac{V_T}{I_p} \ln \frac{I_4}{I_p}. \quad (3.89)$$

Pour $I_p = 50\mu A$, on doit donc choisir :

$$R_G = \frac{25 \times 10^{-3}}{50 \times 10^{-6}} \ln \frac{100 \times 10^{-6}}{50 \times 10^{-6}} \approx 350\Omega. \quad (3.90)$$

Conclusion

Nous avons vu au travers de cet exemple que certaines caractéristiques sont contradictoires. Par exemple, si le courant de polarisation diminue, l'impédance d'entrée croît alors que le gain en tension décroît. Il faut donc réaliser des compromis. En ce qui concerne le premier étage, l'effort doit être porté sur l'impédance d'entrée. En effet, un gain moyen pourra être facilement compensé par la cascade avec d'autres étages amplificateur, alors que l'impédance d'entrée ne pourra pas être corrigée par les étages suivants.

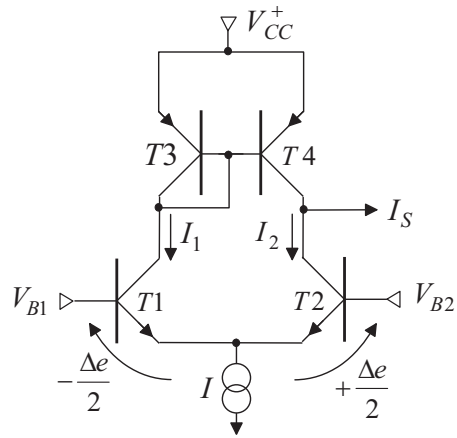


FIG. 3.20 – Amplificateur différentiel à charges actives.

3.3.6 Etage d'entrée à charges actives

Dans un circuit intégré, les charges passives (résistances) présentent plusieurs inconvénients :

- la réalisation d'un transistor est plus simple que la réalisation d'une résistance,
- un grand gain en tension nécessite de grandes valeurs de résistances, et entraîne un encombrement important,
- une grande résistance de charge entraîne une chute de potentiel importante, qui réduit la tension de mode commun en entrée,
- les résistances sont des composants difficiles à appairer.

Pour ces raisons, on a cherché d'autres solutions, mieux adaptées aux contraintes technologiques. C'est le cas des charges actives qui remplacent fort avantageusement les charges résistives (passives). Le montage d'un étage différentiel avec charges actives est proposé à la figure 3.20.

Le principe du montage est simple. En effet, les charges actives $T3$ et $T4$ forment un miroir de courant. Ainsi, le courant I_1 traversant le transistor $T1$ polarise le transistor monté en diode $T3$ puis est recopié dans $T4$. Le courant de sortie, I_S est donc égal à :

$$I_S = I_4 - I_2 = I_1 - I_2. \quad (3.91)$$

Calculons maintenant la relation entre la différence $I_1 - I_2$ et la tension différentielle d'entrée $V_{B2} - V_{B1} = \Delta e$. Nous ferons ici le calcul simplifié¹, en supposant que la tension différentielle d'entrée est petite. On peut alors écrire :

$$\begin{cases} I_2 &= \frac{I_p}{2} + \frac{\Delta e}{2r_{E2}} \\ &= \frac{I_p}{2} + \frac{\Delta e I}{4V_T} \\ &= \frac{I_p}{2} \left(1 + \frac{\Delta e}{2V_T}\right). \end{cases} \quad (3.92)$$

De même, on a :

$$I_1 = \frac{I_p}{2} \left(1 - \frac{\Delta e}{2V_T}\right). \quad (3.93)$$

Le courant de sortie s'écrit alors :

$$I_S = -\frac{I_p \Delta e}{2V_T} = -(V_{B2} - V_{B1}) \frac{I_p}{2V_T}. \quad (3.94)$$

Si cet étage est chargé avec une impédance Z_L , on a une tension de sortie :

$$V_S = Z_L I_S = -(V_{B2} - V_{B1}) \frac{Z_L I_p}{2V_T} = -\frac{Z_L}{r_E} (V_{B2} - V_{B1}). \quad (3.95)$$

L'impédance de charge Z_L est en fait égale à l'impédance de sortie de l'étage différentiel² en parallèle avec l'impédance d'entrée de l'étage suivant.

3.3.7 Limitation due à l'effet Miller

La relation (3.95) montre que le potentiel de collecteur du transistor $T2$, chargé par Z_L , reproduit les variations de la tension différentielle d'entrée, avec un très grand gain, Z_L/r_E . En raison de la capacité parasite de la jonction BC, C_{BC2} de $T2$, par effet Miller, la réponse du montage est coupée à une fréquence basse, que nous allons déterminer. Pour simplifier, la capacité C_{BC2} , qui est la seule intervenant ici, sera simplement notée C .

Le schéma équivalent en petits signaux de la sortie de l'amplificateur est donné à la figure 3.21. On cherche à établir la relation entre la tension de sortie v_S et le courant d'entrée i_E . On écrit les équations suivantes :

$$\begin{cases} i_B &= i_E + i = i_E + C \frac{d(v_S - v_{B2})}{dt} \\ v_S &= -Z_L(\beta i_B + i) = -Z_L \left(\beta i_B + C \frac{d(v_S - v_{B2})}{dt} \right). \end{cases} \quad (3.96)$$

¹le calcul exact sera fait en travaux dirigés

²L'impédance de sortie est très grande, de l'ordre de $1/h_{22}$.

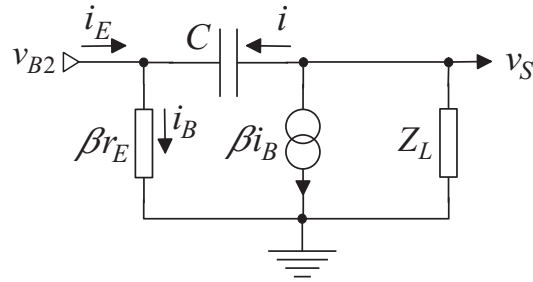


FIG. 3.21 – Schéma équivalent de la sortie de l'amplificateur.

Puis, en éliminant i_B puis en négligeant dv_{B2} devant dv_S , on arrive à l'expression :

$$v_S = -Z_L \left(\beta i_E + C(\beta + 1) \frac{d(v_S - v_{B2})}{dt} \right) \approx -Z_L \left(\beta i_E + C(\beta + 1) \frac{dv_S}{dt} \right). \quad (3.97)$$

En passant dans l'espace de Laplace (la variable symbolique est notée p), on a :

$$\mathcal{V}_S = -Z_L [\beta \mathcal{I}_E + C(\beta + 1) \mathcal{V}_S p], \quad (3.98)$$

c'est-à-dire :

$$\frac{\mathcal{V}_S}{\mathcal{I}_E} = - \frac{\beta Z_L}{1 + Z_L C(\beta + 1)p}. \quad (3.99)$$

Ce résultat montre que la sortie présente une coupure caractérisée par une fréquence $f_c = (2\pi\beta Z_L C)^{-1}$. En raison de la grande valeur de β , cette coupure est généralement très basse. Par exemple, avec $C = 10\text{pF}$ et $\beta = 200$ et $Z_L = 100\text{k}\Omega$, on a la fréquence de coupure :

$$f_c = \frac{1}{2 \times \pi \times 200 \times (100 \times 10^3) \times 10^{-11}} \approx 800\text{Hz}. \quad (3.100)$$

Ce comportement passe-bas limite les performances du circuit en hautes fréquences et une correction est souvent nécessaire pour conserver un grand gain sur une large bande de fréquences.

3.3.8 Correction de l'effet Miller : montage cascode

Pour corriger l'effet Miller, il faut empêcher les grandes variations sur le collecteur de $T2$. Ceci est possible en insérant un étage *cascode* entre la paire différentielle et les charges actives (Fig. 3.22).

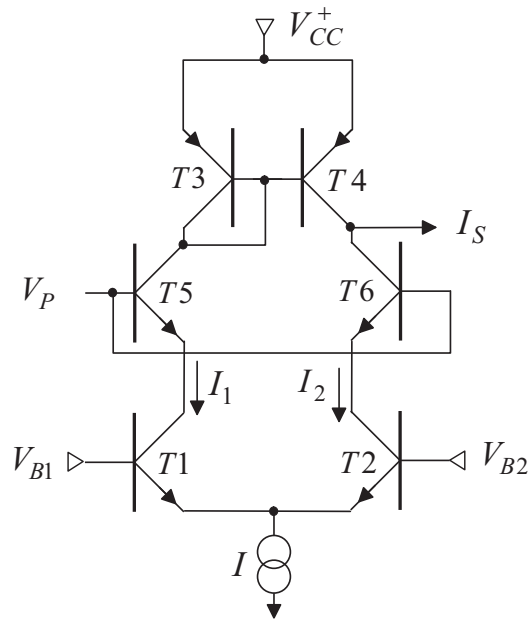


FIG. 3.22 – Correction de l'effet Miller par un bloc *cascode*.

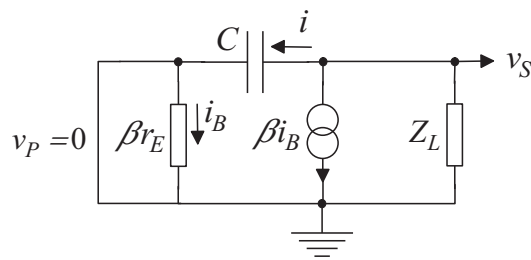


FIG. 3.23 – Schéma équivalent du montage cascode.

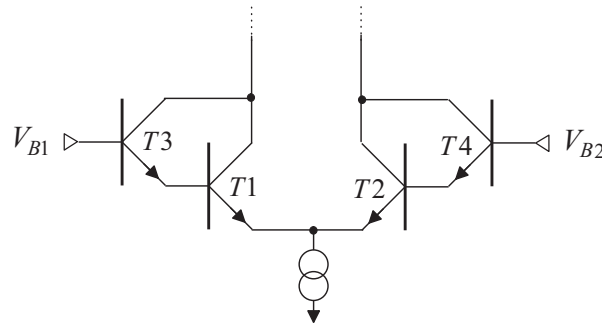


FIG. 3.24 – Paire différentielle à montage Darlington.

Cet étage est constitué de deux transistors $T5$ et $T6$ dont les bases sont polarisées à un potentiel constant V_P . La nouvelle sortie de l'étage est prise entre les collecteurs de $T4$ et de $T6$.

Le schéma équivalent de la sortie est cette fois différent (Fig. 3.23). En effet, la capacité parasite à considérer est maintenant C_{BC6} de $T6$, mais la base de $T6$ est reliée à une masse en dynamique, car le potentiel V_P est constant (donc $v_P = 0$). Il n'y a donc pas d'effet Miller et la coupure introduite est simplement :

$$f_c = \frac{1}{2\pi Z_L C_{BC6}}. \quad (3.101)$$

3.3.9 Etage d'entrée à super-gain

Nous avons vu qu'un grand gain β des transistors de la paire différentielle permet d'obtenir une très grande impédance d'entrée. Il est donc légitime de chercher à fabriquer des transistors avec des très grands β .

Montage à Darlington

La paire Darlington est une association très classique (Fig. 3.24), dont le transistor équivalent a un gain global $\beta_1\beta_2 \approx \beta^2$. Par rapport à une paire différentielle simple polarisée par un courant I_P , la paire Darlington polarisée par le même courant a les avantages suivants :

- les courants de base, pour une polarisation donnée, sont divisés par β ,
- l'impédance d'entrée est aussi multipliée par β .

L'inconvénient essentiel du montage est la tension BE du transistor Darlington équivalent. Elle est égale à $V_{BE1} + V_{BE3}$ d'un côté, et à $V_{BE2} + V_{BE4}$

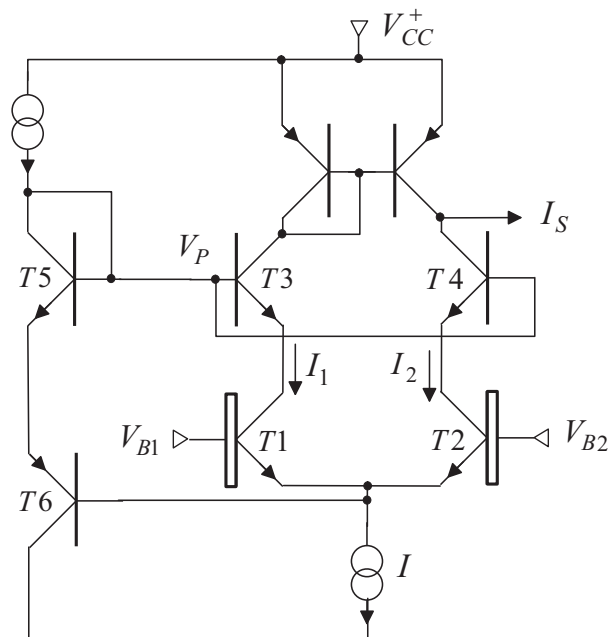


FIG. 3.25 – Paire différentielle à transistors à super-gain et le montage cascode qui assure une tension V_{CE} de faible valeur.

de l'autre. De plus, elle est difficile à appairer ce qui entraîne des tensions de déport importantes.

Transistors à super-gain

Le gain β peut être augmenté si le gain α s'approche de 1. Pour cela, il faut faciliter l'effet transistor, c'est-à-dire augmenter la proportion de charges émises sur l'émetteur qui atteindront le collecteur. D'un point de vue technologique, ceci est possible en réalisant une base de très faible épaisseur. L'inconvénient d'un tel dispositif est le risque de claquage si la tension V_{EC} dépasse quelques Volts. Pour cette raison, en anglais, ces transistors sont appelés *punch-through*.

Lorsque de tels transistors sont utilisés, on ajoute au montage un système qui contraint la tension V_{CE} de ces transistors à un potentiel faible. Un exemple d'un tel montage est représenté à la figure 3.25. Dans ce montage, la base des deux transistors à super-gain, $T1$ et $T2$, sont représentées par un rectangle. On remarque que le système de protection ($T3$ et $T4$ et sa polarisation) est en fait un bloc cascode dont la polarisation (par $T5$ et $T6$)

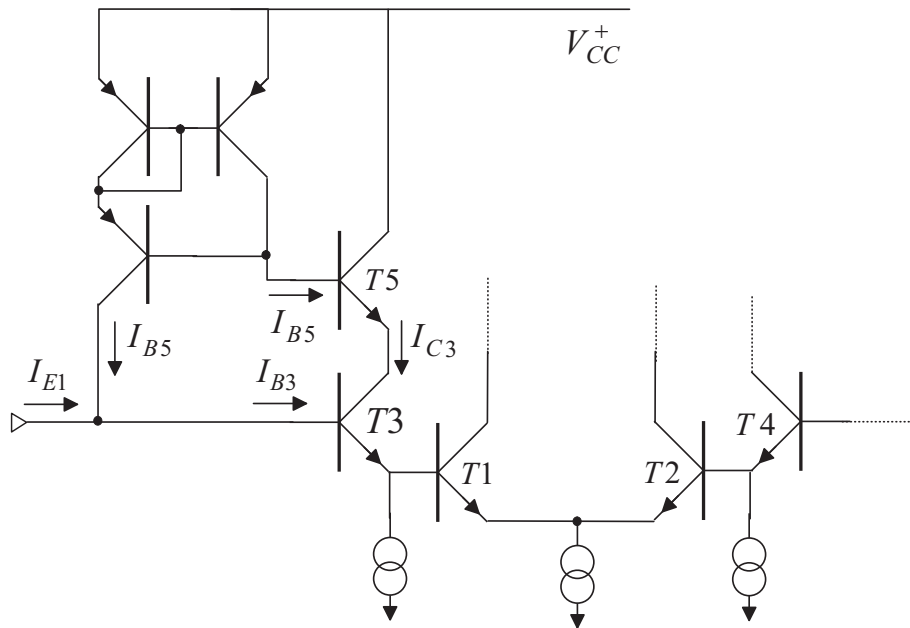


FIG. 3.26 – Exemple d'amélioration de l'étage d'entrée : diminution des courants d'entrées et augmentation de l'impédance d'entrée.

assure une tension $V_{CE} \approx 0.6V$ quelle que soit la tension sur les entrées.

Calculons la tension V_{CE1} du transistor $T1$. Si la polarisation rend conducteur les différents transistors $T1$, $T3$, $T5$ et $T6$, les tensions BE de ces transistors sont de l'ordre de $0.6V$. De façon plus précise, on peut donc écrire :

$$V_{CE1} = V_{BE5} + V_{BE6} - V_{BE3} \approx 0.6V. \quad (3.102)$$

3.3.10 Amélioration de l'étage d'entrée

Ce montage (Fig. 3.26) a été proposé dans plusieurs amplificateurs du constructeur Matra-Harris. La paire différentielle intérieure ($T1$ et $T2$) est attaquée par l'intermédiaire de transistors ($T3$ et $T4$) montés en suiveurs de tension et qui procurent une réduction de l'ordre de β des courants de base et une augmentation d'autant de l'impédance d'entrée. Le courant d'entrée est ensuite fortement réduit grâce à un miroir de courant de type Wilson.

On considère l'entrée 1, les calculs sont similaires sur l'autre entrée. Calculons la relation entre le courant d'entrée I_{E1} et le courant I_{B3} . Le courant

I_{B5} est recopié par le miroir de Wilson et on a :

$$I_{E1} = I_{B3} - I_{B5}. \quad (3.103)$$

En supposant les transistors $T3$ et $T5$ identiques, on a $\beta_3 = \beta_5 = \beta$ et $I_{C3} = I_{E5}$. On en déduit :

$$\beta I_{B3} = (\beta + 1)I_{B5}, \quad (3.104)$$

d'où

$$I_{B5} = I_{B3} \frac{\beta}{\beta + 1}. \quad (3.105)$$

Grâce au miroir de courant de type Wilson, le courant d'entrée est donc réduit à :

$$I_{E1} \approx \frac{I_{B3}}{\beta}. \quad (3.106)$$

En ce qui concerne l'impédance d'entrée, si on note r_E la résistance dynamique de la jonction BE de $T1$, on a sur la base de $T1$ une impédance $Z_1 = \beta r_E$. Sur la base de $T3$, l'impédance est β fois plus grande : $Z_3 = \beta^2 r_E$. Sur l'entrée du composant, l'impédance est encore multipliée par un facteur β , soit :

$$Z_{E1} \approx \beta^3 r_E. \quad (3.107)$$

3.3.11 Amplificateur à transistors à effet de champ

Une autre manière d'améliorer l'étage d'entrée d'un amplificateur différentiel est d'utiliser une paire différentielle à effet de champ (FET). Les entrées de l'amplificateur sont alors les grilles des FET. Par conséquent, les courants d'entrées sont négligeables et l'impédance d'entrée est très grande, de l'ordre de $10^{15}\Omega$.

L'inconvénient majeur de ce montage est que l'appariement des transistors FET est plus délicat que celui de transistors bipolaires. Cela implique une tension de décalage plus importante, de l'ordre de la dizaine de mV, et des dérives de 10 à 20 $\mu V/^\circ C$.

Les amplificateurs opérationnels de la série LF ($LF351$, $LF355$, etc.) sont des circuits dont l'étage d'entrée est une paire FET. Des détails sont accessibles dans la documentation technique de ce composant fournie en Annexe de ce cours.

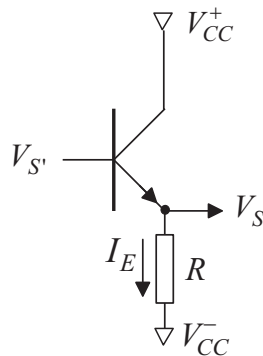


FIG. 3.27 – Etage de sortie à collecteur commun.

3.3.12 Etage de sortie

Cet étage doit fournir une tension susceptible de commander des charges importantes. Pour cela, on désire un montage avec une faible impédance de sortie.

Principe

Le montage typique qui fournit une faible impédance de sortie est le montage collecteur commun (Fig. 3.27). La sortie V_S suit³ la tension d'entrée $V_{S'}$:

$$V_S = V_{S'} - V_{BE}. \quad (3.108)$$

Cet étage est très simple mais très mauvais d'un point de vue énergétique. En effet, lorsque la sortie $V_S = 0$, c'est-à-dire en absence de signal, un courant $I_E = -V_{CC}^-/R$ circule dans la résistance R conduisant à une puissance P perdue par effet Joule :

$$P = \frac{(V_{CC}^-)^2}{R}. \quad (3.109)$$

Montage push-pull

Pour éviter cette perte, on utilise deux transistors, un PNP et un NPN (Fig. 3.28). De cette façon, le principe de fonctionnement est le suivant :

- Lorsque $V_{S'} > 0$, le transistor $T1$ est conducteur alors que $T2$ est bloqué : le courant passe donc de la tension haute d'alimentation vers la masse au travers de $T1$ et de la charge R_L .

³c'est pour cela que l'on appelle aussi ce montage *émetteur suiveur*

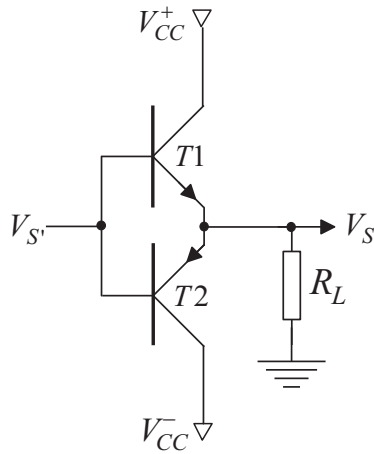


FIG. 3.28 – Etage de sortie push-pull.

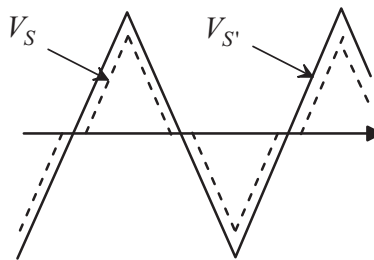


FIG. 3.29 – Distorsion de raccordement. La sortie V_S (en tirets) est décalée de $\pm 0.6V$ par rapport à la tension $V_{S'}$.

- Lorsque $V_{S'} < 0$, le transistor $T2$ est conducteur alors que $T1$ est bloqué : le courant passe donc de la masse vers tension basse d'alimentation au travers de la charge R_L et de $T2$.

En fait, il ne suffit pas que $V_{S'}$ soit positif (respectivement négatif) pour que $T1$ (respectivement $T2$) conduise. En effet, le transistor $T1$ (respectivement $T2$) sera conducteur si sa diode BE devient conductrice, c'est-à-dire si $V_{BE1} \approx 0.6V$ (respectivement $V_{BE2} \approx -0.6V$). Pour chaque alternance, il existe donc un décalage d'environ $0.6V$ entre $V_{S'}$ et V_S , illustré à la figure 3.29. Ce seuil entraîne une cassure de V_S au passage par zéro, que l'on appelle distorsion de raccordement (en anglais *cross-over distortion*).

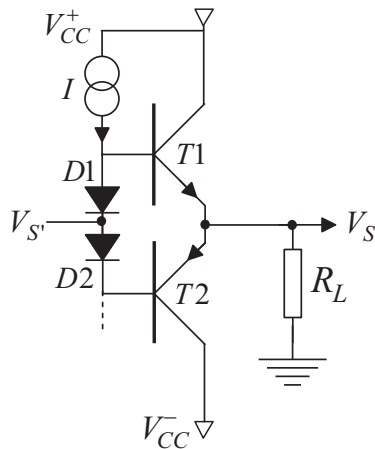


FIG. 3.30 – Compensation de la distorsion de raccordement à l'aide de deux diodes.

Compensation de la distorsion

La distorsion de raccordement entraîne une déformation du signal qui s'avère gênante pour l'amplification de précision. Il faut donc la corriger. Ceci est réalisé à l'aide de deux diodes (ou deux transistors montés en diode) qui réalisent une polarisation des deux transistors du push-pull pour les amener au seuil de conduction.

Le principe du montage est proposé à la figure 3.30. Les deux diodes $D1$ et $D2$, polarisées par le générateur de courant I , sont telles que $V_{D1} = V_{D2} \approx 0.6V$. Ainsi, le seuil de conduction des transistors est compensé par les tensions de diode, ce qui élimine la distorsion de raccordement.

Limitation du courant dans les transistors du push-pull

La compensation de la distorsion amène les transistors $T1$ et $T2$ au seuil de la conduction. Mais, si le courant de polarisation dans les diodes est trop grand, les deux transistors du push-pull peuvent être conducteurs simultanément, entraînant un court-circuit entre les tensions d'alimentation. Le courant traversant ces transistors devient très grand et peut les détruire.

Pour éviter la destruction de ces transistors, on peut placer des résistances

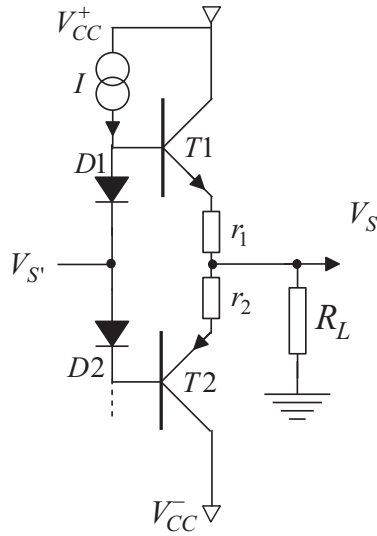


FIG. 3.31 – Protection des transistors du push-pull par des résistances de limitation.

de limitation entre leurs émetteurs (Fig. 3.31). On a alors :

$$(I_S)_{Max} = \frac{V_{CC}^+ - V_{CC}^-}{r_1 + r_2}. \quad (3.110)$$

Protection des transistors du push-pull

Une seconde solution consiste à associer pour chaque transistor du push-pull un circuit de protection constitué d'une résistance et d'un transistor (Fig. 3.32). Cette méthode permet un contrôle très précis du courant maximal traversant les transistors du push-pull. En effet, lorsque la tension aux bornes de la résistance r_1 (respectivement r_2) atteint $0.6V$ le transistor de limitation $T3$ (respectivement $T4$) devient conducteur et court-circuite le courant de base de $T1$ (respectivement $T2$), limitant ainsi le courant dans ce dernier. Pour le transistor $T1$, on a par exemple :

$$(I_S)_{max} = \frac{V_{BE}}{r_1}. \quad (3.111)$$

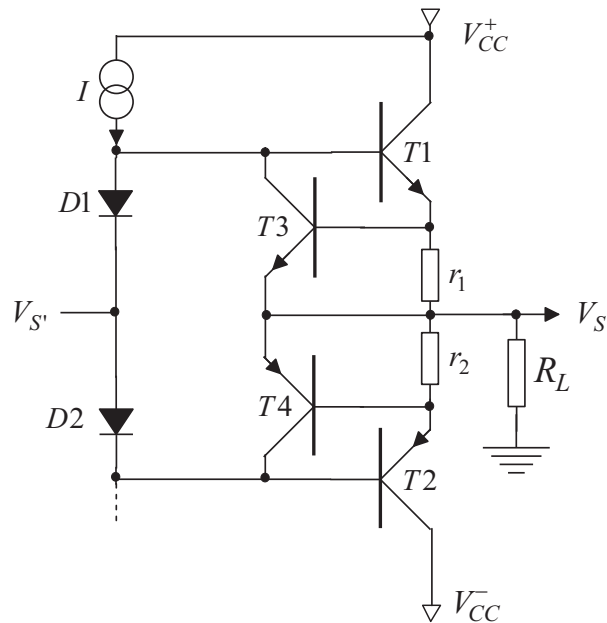


FIG. 3.32 – Protection des transistors du push-pull par circuit de limitation.

3.4 Conclusion

Dans ce chapitre, nous avons montré l'intérêt de l'étage différentiel pour l'amplification de signaux à large bande, incluant le continu, dont le principe repose sur l'idée de la compensation. Nous avons ensuite détaillé les blocs fonctionnels qui constituent un amplificateur opérationnel, ou de façon plus générale un circuit intégré linéaire. La connaissance de ces blocs de base est très importante pour analyser, de façon d'abord qualitative puis quantitative, un schéma électronique, même très complexe. C'est aussi un outil utile pour la conception d'autres montages. Enfin, s'il est vrai que la conception par ordinateur est aujourd'hui l'outil de base du concepteur, son utilisation pertinente et efficace repose sur une bonne connaissance des blocs de base.

Ce chapitre a été restreint à l'étude de circuits bipolaires. On retrouve des architectures voisines, toujours fondées sur le principe de la compensation, avec des transistors à effet de champ même si les équations de base des composants sont très différentes.

a

Chapitre 4

Amplificateurs opérationnels intégrés

4.1 Introduction

Nous avons construit au chapitre précédent un amplificateur à grand gain en tension, à grande impédance d'entrée et à faible impédance de sortie. Nous avons détaillé les blocs de base essentiels et étudié des montages permettant d'améliorer les caractéristiques de l'amplificateur. Malgré tout, nous sommes loin des paramètres idéaux qui seraient un gain infini, une impédance d'entrée infinie et une impédance de sortie nulle.

Une première étude montre que certaines erreurs (gain fini, impédance d'entrée finie et impédance de sortie non nulle) peuvent être considérées comme des erreurs de calculs et facilement corrigées par un terme correcteur multiplicatif.

Par ailleurs, de nombreux autres paramètres réels de l'amplificateur introduisent des erreurs sur son comportement idéal. Ce sont en particulier les tensions et courants de déport dont nous avons déjà parlé.

Enfin, les caractéristiques dynamiques des amplificateurs opérationnels seront abordées dans ce chapitre. La réponse en fréquence, les problèmes d'instabilité en boucle fermée, la vitesse de montée et le bruit seront étudiés de façon détaillée.

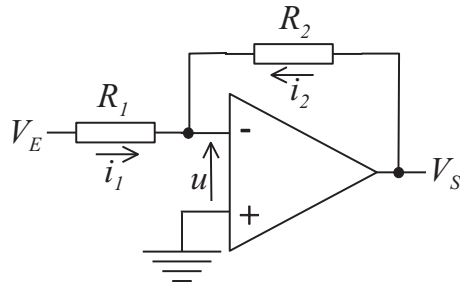


FIG. 4.1 – Montage amplificateur inverseur

4.2 Principe de calcul

4.2.1 Montage inverseur

Considérons le montage amplificateur inverseur (Fig. 4.1).

Cas idéal

Dans le cas idéal,

- l'impédance d'entrée infinie implique que le courant dans l'entrée – de l'amplificateur est nul,
- le gain en tension μ infini, implique que la tension $u = u^- - u^+ = 0$ puisque la sortie $V_S = -\mu u$ est finie.

On peut donc écrire :

$$\begin{aligned} i_1 + i_2 &= 0, \\ \frac{V_E}{R_1} + \frac{V_S}{R_2} &= 0, \end{aligned}$$

d'où le gain du montage :

$$\frac{V_S}{V_E} = -\frac{R_2}{R_1}. \quad (4.1)$$

Cas avec le gain μ fini

Si le gain μ est fini, alors u n'est pas nulle et on doit écrire :

$$\begin{aligned} i_1 + i_2 &= 0, \\ \frac{V_E - u}{R_1} + \frac{V_S - u}{R_2} &= 0, \\ \frac{V_E}{R_1} + \frac{V_S}{R_2} - u\left(\frac{1}{R_1} + \frac{1}{R_2}\right) &= 0. \end{aligned} \quad (4.2)$$

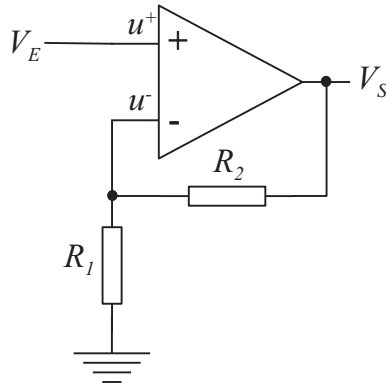


FIG. 4.2 – Montage amplificateur non inverseur

En éliminant u par l'équation $V_S = -\mu u$, puis en factorisant V_S , on obtient le gain du montage :

$$\frac{V_S}{V_E} = -\frac{R_2}{R_1} \frac{1}{1 + \frac{1}{\mu \left(\frac{R_1}{R_1 + R_2} \right)}}. \quad (4.3)$$

Si on note $\beta = \frac{R_1}{R_1 + R_2}$ la fraction de la tension de sortie V_S ramenée sur l'entrée $-$ de l'amplificateur, on remarque que le terme correctif est égal à :

$$\frac{1}{1 + \frac{1}{\mu\beta}} = \frac{\mu\beta}{1 + \mu\beta}. \quad (4.4)$$

4.2.2 Montage non inverseur

Considérons le montage amplificateur non inverseur (Fig. 4.2).

Cas idéal

Dans le cas idéal,

- l'impédance d'entrée infinie implique que le courant dans les deux entrées de l'amplificateur est nul,
- le gain en tension μ infini, implique que les tensions u^- et u^+ sont égales, puisque la sortie $V_S = \mu(u^+ - u^-)$ est finie.

On peut donc écrire les deux équations :

$$\begin{cases} u^+ &= V_E, \\ u^- &= V_S \frac{R_1}{R_1 + R_2}, \end{cases} \quad (4.5)$$

Puisque $u^+ = u^-$, le gain du montage vaut :

$$\frac{V_S}{V_E} = 1 + \frac{R_2}{R_1}. \quad (4.6)$$

Cas avec le gain μ fini

Si le gain μ est fini, alors $u^+ \neq u^-$. En effectuant la différence des deux équations (4.5), on peut écrire :

$$u^+ - u^- = V_E - V_S \frac{R_1}{R_1 + R_2}. \quad (4.7)$$

Puisque $V_S = \mu(u^+ - u^-)$, on a alors :

$$\begin{cases} \frac{V_S}{\mu} = V_E - V_S \frac{R_1}{R_1 + R_2}, \\ V_S \left(\frac{1}{\mu} + \frac{R_1}{R_1 + R_2} \right) = V_E, \\ V_S \left(\frac{R_1}{R_1 + R_2} \right) \left(1 + \frac{1}{\mu \left(\frac{R_1}{R_1 + R_2} \right)} \right) = V_E, \end{cases} \quad (4.8)$$

En posant $\beta = \frac{R_1}{R_1 + R_2}$ la fraction de la tension de sortie V_S ramenée sur l'entrée – de l'amplificateur, on trouve finalement :

$$\frac{V_S}{V_E} = \left(1 + \frac{R_2}{R_1} \right) \frac{1}{1 + \frac{1}{\mu\beta}}. \quad (4.9)$$

On remarque que le terme correctif est le même pour les deux montages de base, inverseur et non inverseur.

4.2.3 Erreur due au gain

Pour les deux montages de base, en notant $A_v(x)$ la gain en tension du montage pour un gain en boucle ouverte de l'amplificateur $\mu = x$, on peut donc définir l'erreur ϵ_μ due au gain μ fini :

$$\begin{aligned} \epsilon_\mu &= \frac{A_v(+\infty) - A_v(\mu)}{A_v(\mu)}, \\ &= \frac{1 - \frac{1}{1 + \frac{1}{\mu\beta}}}{\frac{1}{1 + \frac{1}{\mu\beta}}}, \\ &= \frac{1}{\mu\beta}. \end{aligned} \quad (4.10)$$

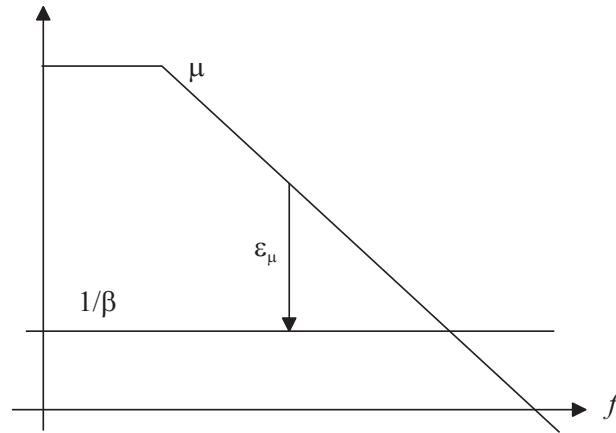


FIG. 4.3 – Représentation graphique de l'erreur ϵ_μ dans le plan de Bode.

Si on calcule l'erreur en dB, on a :

$$|\epsilon_\mu|_{dB} = \left| \frac{1}{\beta} \right|_{dB} - |\mu|_{dB} \quad (4.11)$$

L'interprétation graphique de cette erreur est simple dans le plan de Bode. En effet, en traçant sur le même graphe (en dB) $|\mu(p)|$ et $|1/\beta|$, on remarque que l'erreur en dB correspond à l'écart entre la courbe $|\mu(p)|$ et la droite $|1/\beta|$ (Fig. 4.3).

Pour les deux montages, on peut également interpréter cette erreur en fonction du gain en boucle ouverte $\mu(p)$ et du gain du montage (en boucle fermée).

Pour le montage non inverseur, on a $A_v = 1 + R_2/R_1 = 1/\beta$ et l'erreur peut s'écrire :

$$\epsilon_\mu = \frac{A_v}{\mu}. \quad (4.12)$$

Pour le montage inverseur, on a $1/\beta = 1 - A_v$ ($A_v = -R_2/R_1 < 0$). Si le gain est grand (en valeur absolue), on a donc $1/\beta \simeq -A_v$. L'erreur peut donc s'écrire :

$$\epsilon_\mu = \frac{1 - A_v}{\mu} \simeq -\frac{A_v}{\mu}. \quad (4.13)$$

4.2.4 Remarque

Les calculs ci-dessus supposent que les montages sont stables. On pourrait reproduire les montage en intervertissant les entrées + et - des amplifica-

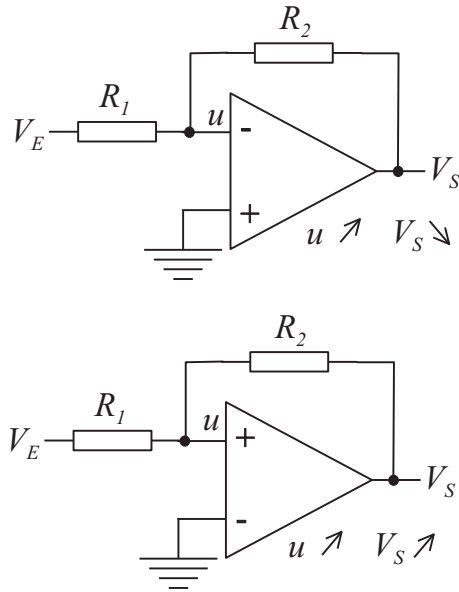


FIG. 4.4 – Le rebouclage sur l'entrée $-$ (contre-réaction) ou sur l'entrée $+$ (réaction) conditionne la stabilité du montage. Le montage du haut est stable : c'est un amplificateur inverseur, de gain $-R_2/R_1$; celui du bas est instable : c'est un trigger.

teurs, sans s'apercevoir que le montage devient alors instable. En effet, pour le montage de la Figure 4.4 (en haut), une perturbation $+\delta_S$ sur la sortie entraîne sur une perturbation $+\delta_S \frac{R_1}{R_1+R_2}$ sur l'entrée $-$ de l'amplificateur, qui tend à produire une variation $-\mu\delta_S \frac{R_1}{R_1+R_2}$ en sortie qui compense la perturbation $+\delta_S$. Le montage est stable.

Au contraire, pour le montage de la Figure 4.4 (en bas), une perturbation $+\delta_S$ sur la sortie entraîne sur une perturbation $+\delta_S \frac{R_1}{R_1+R_2}$ sur l'entrée $+$ de l'amplificateur, qui tend à produire une variation $+\mu\delta_S \frac{R_1}{R_1+R_2}$ en sortie qui augmente la perturbation $+\delta_S$. Le montage est donc instable. La sortie de l'amplificateur prendra une valeur proche de la tension haute ou basse d'alimentation. Typiquement, dans ce montage, l'amplificateur ne fonctionne plus en régime linéaire : la paire différentielle est saturée, et la relation $V_S = \mu(u^+ - u^-)$ n'est plus vraie.

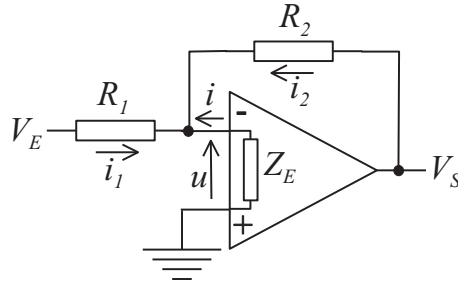


FIG. 4.5 – Montage amplificateur inverseur, avec impédance d'entrée Z_E finie.

4.3 Erreur de calculs

Le terme correctif $1/(1 + 1/\mu\beta)$ peut être étendu pour prévoir les erreurs dues aux valeurs finies des impédances d'entrée et de sortie. Dans la suite, compte tenu des résultats du paragraphe précédent, qui ont montré que le terme correctif a la même forme pour les deux montages, on n'effectuera les calculs que pour un montage inverseur.

4.3.1 Erreur due à l'impédance d'entrée Z_E finie

Calculs

On considère le montage amplificateur inverseur (Fig. 4.5), avec une impédance d'entrée finie (Z_E entre les deux entrées de l'amplificateur). Puisque l'impédance d'entrée est finie, le courant d'entrée i n'est pas nul. La loi des nœuds sur l'entrée $-$ de l'amplificateur s'écrit donc : $i_1 + i_2 + i = 0$, c'est-à-dire :

$$\frac{V_E - u}{R_1} + \frac{V_S - u}{R_2} - \frac{u}{Z_E} = 0$$

$$\frac{V_E}{R_1} + \frac{V_S}{R_2} - u \left(\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{Z_E} \right) = 0, \quad (4.14)$$

avec $V_S = -\mu u$.

Par analogie avec l'équation (4.2), on propose de ramener toute l'influence de Z_E dans un terme $\mu(Z_E)$ tel que :

$$\frac{V_E}{R_1} + \frac{V_S}{R_2} + \frac{V_S}{\mu} \left(\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{Z_E} \right) = \frac{V_E}{R_1} + \frac{V_S}{R_2} + \frac{V_S}{\mu(Z_E)} \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \quad (4.15)$$

soit, en simplifiant :

$$\frac{V_S}{\mu} \left(\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{Z_E} \right) = \frac{V_S}{\mu(Z_E)} \left(\frac{1}{R_1} + \frac{1}{R_2} \right). \quad (4.16)$$

En posant $1/R_1 + 1/R_2 = 1/(R_1 \parallel R_2)$, on a :

$$\mu(Z_E) = \frac{\mu}{1 + \frac{R_1 \parallel R_2}{Z_E}}. \quad (4.17)$$

L'intérêt de cette analogie est que le terme correctif s'écrit comme (4.4), en remplaçant simplement μ par $\mu(Z_E)$:

$$\frac{1}{1 + \frac{1}{\mu(Z_E)\beta}} = \frac{\mu(Z_E)\beta}{1 + \mu(Z_E)\beta}. \quad (4.18)$$

Quelques remarques

Remarque 1. Dans le cas où Z_E tend vers l'infini, on voit facilement que $\mu(Z_E) \rightarrow \mu$ et on retrouve bien le terme correctif (4.4).

Remarque 2. L'erreur de calcul introduite par Z_E s'écrit :

$$\epsilon_{\mu(Z_E)} = \frac{1}{\mu(Z_E)\beta} = \frac{1 + \frac{R_1 \parallel R_2}{Z_E}}{\mu\beta} = \frac{1 + \frac{\beta R_2}{Z_E}}{\mu\beta}. \quad (4.19)$$

On observe que l'erreur augmente avec $R_1 \parallel R_2$. De façon plus précise, puisque $R_1 \parallel R_2 = \beta R_2$, on en déduit donc, qu'à β constant, l'erreur augmente avec R_2 .

Remarque 3. Dans le cas d'un amplificateur dont l'étage d'entrée est constitué de transistors à effet de champ (FET ou MOS), l'impédance d'entrée est très grande (et les courants d'entrée sont très faibles : ce sont des courants de grille) et son influence peut être négligée.

4.3.2 Erreur due à l'impédance de sortie Z_S non nulle

La sortie de l'amplificateur est donc un générateur de tension idéal $V_S' = \mu(u^+ - u^-)$ avec une impédance (série) de sortie Z_S (Fig. 4.6).

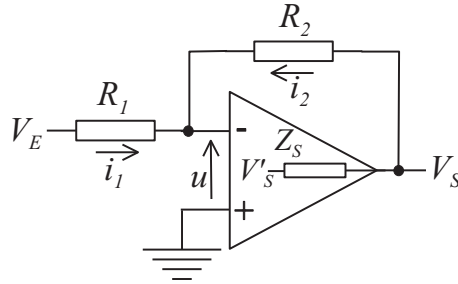


FIG. 4.6 – Montage amplificateur inverseur avec impédance de sortie Z_S non nulle.

Calculs sans charge

On suppose l'impédance d'entrée idéale et le gain μ fini. On peut alors écrire les équation suivante :

$$\begin{cases} V'_S = -\mu u \\ V_S = V'_S - Z_S i_S \\ i_s = \frac{V'_S - u}{R_2} \end{cases} \quad (4.20)$$

En éliminant le courant i_S et la tension V'_S , on arrive à la relation :

$$V_S = -\frac{\mu - Z_S/R_2}{1 + Z_S/R_2} u. \quad (4.21)$$

Cette relation est de la forme $V_S = -\mu(Z_S)u$. On en déduit :

$$\mu(Z_S) = \frac{\mu - Z_S/R_2}{1 + Z_S/R_2}. \quad (4.22)$$

Calculs avec une charge Z_L

Si on ajoute une charge Z_L entre la sortie V_S et la masse, on peut alors écrire les équations suivantes, dont les deux premières sont identiques aux équations (4.20) :

$$\begin{cases} V'_S = -\mu u \\ V_S = V'_S - Z_S i_S \\ i_s = \frac{V'_S - u}{R_2} + \frac{V_S}{Z_L} \end{cases} \quad (4.23)$$

En éliminant le courant i_S et la tension V'_S , on arrive à la relation :

$$V_S = -\frac{\mu - Z_S/R_2}{1 + Z_S/(R_2 \parallel Z_L)} u. \quad (4.24)$$

Cette relation est de la forme $V_S = -\mu(Z_S)u$. On en déduit :

$$\mu(Z_S, Z_L) = \frac{\mu - Z_S/R_2}{1 + Z_S/(R_2 \parallel Z_L)}. \quad (4.25)$$

Terme correctif et erreur

Pour tenir compte de Z_S (et de Z_L), il suffit donc d'appliquer le terme correctif :

$$\frac{1}{1 + \frac{1}{\mu(Z_S)\beta}}, \quad (4.26)$$

ou

$$\frac{1}{1 + \frac{1}{\mu(Z_S, Z_L)\beta}}. \quad (4.27)$$

L'erreur, dans les deux cas, prend la forme :

$$\epsilon_{\mu(Z_S)} = \frac{1}{\mu(Z_S)\beta} = \frac{1 + Z_S/R_2}{(\mu - Z_S/R_2)\beta}, \quad (4.28)$$

ou

$$\epsilon_{\mu(Z_S, Z_L)} = \frac{1}{\mu(Z_S, Z_L)\beta} = \frac{1 + Z_S/(R_2 \parallel Z_L)}{(\mu - Z_S/R_2)\beta}. \quad (4.29)$$

Quelques remarques

Remarque 1. On vérifie facilement que le terme correctif et l'erreur tendent vers les valeurs idéales lorsque $Z_S \rightarrow O$.

Remarque 2. L'erreur introduite par Z_S augmente si R_2 diminue.

Remarque 3. Dans le cas d'un montage où la résistance R_2 est remplacée par une capacité d'impédance $Z_2 = 1/C_2p$ (par exemple, un montage intégrateur), qui décroît lorsque la fréquence augmente, on comprend que l'influence de Z_S peut devenir très importante en haute fréquence.

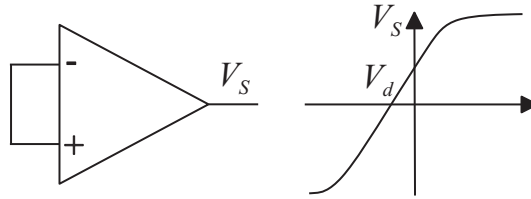


FIG. 4.7 – Lorsque la tension différentielle d’entrée est nulle, en raison de la tension de déport V_d , la tension de sortie est non nulle.

4.3.3 Cas général avec des impédances d’entrée et de sortie non idéales

En tenant compte du principe de superposition, on peut écrire :

$$\mu(Z_E, Z_S) = \frac{\mu - \frac{Z_S}{R_2}}{\left(1 + \frac{R_1 \parallel R_2}{Z_E}\right) \left(1 + \frac{Z_S}{R_2}\right)}, \quad (4.30)$$

ou en tenant compte de la charge Z_L :

$$\mu(Z_E, Z_S, Z_L) = \frac{\mu - \frac{Z_S}{R_2}}{\left(1 + \frac{R_1 \parallel R_2}{Z_E}\right) \left(1 + \frac{Z_S}{R_2 \parallel Z_L}\right)}, \quad (4.31)$$

4.3.4 Conclusion

Dans la suite, on effectuera toujours les calculs en supposant que les trois paramètres μ , Z_E et Z_S sont idéaux, puisque l’on sait très facilement corriger les erreurs de calcul introduites par cette hypothèse simplificatrice.

4.4 Erreurs statiques

Les erreurs statiques sont dues à des paramètres réels de l’amplificateur modélisés par des générateurs de tensions ou de courant continu. En particulier, la tension de décalage (ou déport, ou *offset*) et les courants de polarisation sont responsables de ce type d’erreur.

4.4.1 Erreur due à la tension de décalage

Modèle

Dans un amplificateur réel, si l’on court-circuite les deux entrées de l’amplificateur, la tension de sortie n’est généralement pas nulle. Pour l’annuler,

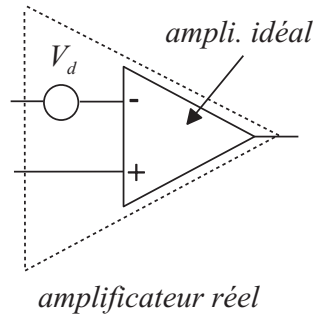


FIG. 4.8 – Modèle d'amplificateur tenant compte de la tension de décalage.

il faut appliquer une tension différentielle continue V_d (Fig. 4.7). Pour modéliser l'amplificateur réel, on peut donc associer un générateur de tension V_d à un amplificateur idéal (Fig. 4.8). La tension V_d résultant notamment des différences entre les deux branches de la paire différentielle d'entrée, le signe de V_d n'est pas connu et varie d'un composant à un autre. Les feuilles de spécifications des constructeurs donnent généralement une valeur typique et éventuellement une valeur minimale et une valeur maximale (parfois à plusieurs températures).

Equations

On considère donc le montage inverseur de la figure 4.9 dans lequel on a tenu compte de la tension de décalage V_d , et tous les autres paramètres sont supposés idéaux. En appliquant la loi des nœuds sur l'entrée $-$, on a :

$$\frac{V_E - V_d}{R_1} + \frac{V_S - V_d}{R_2} = 0, \quad (4.32)$$

d'où :

$$V_S = -\frac{R_2}{R_1}V_E + \left(1 + \frac{R_2}{R_1}\right)V_d. \quad (4.33)$$

On remarque que l'erreur due à V_d vaut :

$$\epsilon_{V_d} = \left(1 + \frac{R_2}{R_1}\right)V_d = \frac{V_d}{\beta}. \quad (4.34)$$

En tenant compte de la relation entre le gain en tension du montage et β , on peut écrire :

$$\epsilon_{V_d} = V_d(1 + |A_v|) \simeq V_d |A_v|, \quad (4.35)$$

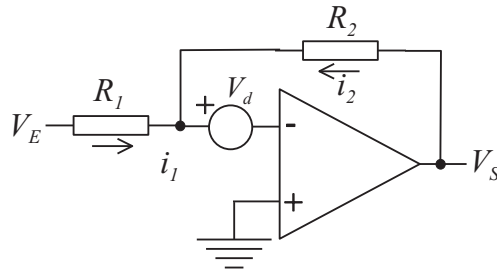


FIG. 4.9 – Montage amplificateur inverseur tenant compte de la tension de décalage.

si le gain $|A_v| \gg 1$. Cette relation montre que l'erreur augmente avec le gain (en valeur absolue) du montage.

Il est facile de vérifier que cette erreur est identique pour un montage non inverseur. On aurait alors une erreur qui vaudrait :

$$\epsilon_{V_d} = V_d A_v. \quad (4.36)$$

Remarques

Remarque 1. La tension de déport est en général de quelques millivolts. Avec un gain de l'ordre de la centaine, l'erreur ramenée en sortie est de l'ordre de quelques dixièmes de volts, ce qui est très important. Il faut donc fréquemment compenser cette tension de décalage, ce qui est possible si le circuit possède deux broches de compensation, permettant d'équilibrer la paire différentielle d'entrée (Fig. 4.10) : on règle le point milieu de la résistance ajustable de sorte que $V_S = 0$ pour une entrée $V_E = 0$. Cette compensation simple n'est cependant valable qu'à une température donnée, en raison de la dérive de la tension de décalage.

Remarque 2. Puisque le signe de V_d est inconnu, on peut placer le signe du générateur qui le modélise où on le désire.

Remarque 3. Dans le cas du montage non inverseur, on peut également placer ce générateur sur une quelconque des deux entrées. Son signe est encore laissé au choix du concepteur.

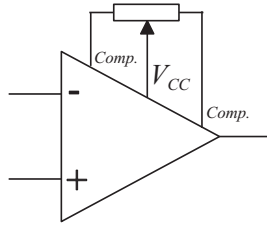


FIG. 4.10 – Principe de compensation de la tension de décalage.

4.4.2 Courant de polarisation d'entrée

Définition et modèle

Dans le cas d'étage différentiel d'entrée à transistors bipolaires, les courants d'entrée sont des courants de base, faibles mais non négligeables. En effet, pour un amplificateur opérationnel, le courant de polarisation I_p de l'étage différentiel est de l'ordre du microampère, les courants de base sont donc de l'ordre du nanoampère à la dizaine de nanoampères. Dans le cas d'étage différentiel d'entrée à transistors à effet de champ (FET ou MOS), les courants d'entrée sont des courants de grille que l'on peut supposer négligeables. Ce paragraphe ne concerne donc que les amplificateurs opérationnels à transistors bipolaires.

Nous noterons les courants d'entrée sur les entrées + et -, I_B^+ et I_B^- , respectivement (B pour le terme anglais *bias*). Pour modéliser ces courants, nous associons à l'amplificateur opérationnel idéal (symbolisé par le triangle à 2 entrées et une sortie) un générateur de courant sur chaque entrée (Fig. 4.11).

Calcul

On considère le montage amplificateur inverseur de la Fig. 4.12. La loi des nœuds aux entrées + et - s'écrit :

$$\begin{cases} i_1 + i_2 &= I_b^- \\ i_3 &= I_b^+ \end{cases} \quad (4.37)$$

En notant $u^+ = u^- = u$, cette relation devient :

$$\begin{cases} \frac{V_E - u}{R_1} + \frac{V_S - u}{R_2} &= I_b^- \\ -\frac{u}{R_3} &= I_b^+ \end{cases} \quad (4.38)$$

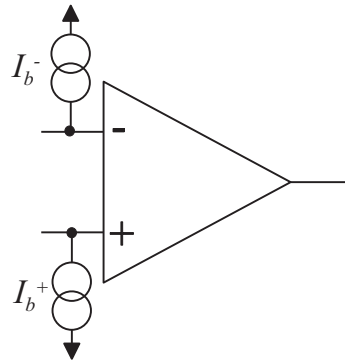


FIG. 4.11 – Modélisation des courants de polarisation d’entrée d’un amplificateur opérationnel.

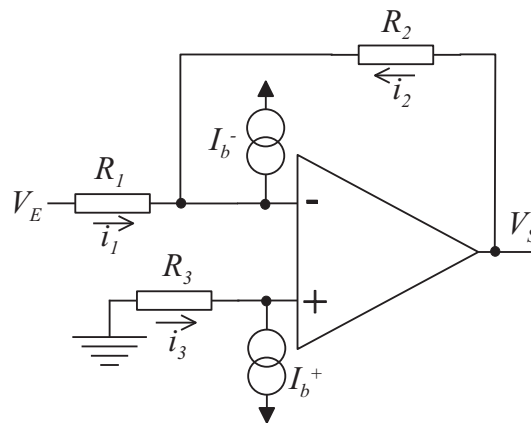


FIG. 4.12 – Montage inverseur avec courants de polarisation d’entrée.

En éliminant u entre les deux équations, on arrive à :

$$V_S = -\frac{R_2}{R_1}V_E + R_2 \left[I_b^- - I_b^+ R_3 \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \right]. \quad (4.39)$$

En comparant au gain idéal du montage inverseur, on remarque que le terme d'erreur introduit par les courants de polarisation est égal à :

$$\epsilon_{I_b} = R_2 \left[I_b^- - I_b^+ R_3 \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \right]. \quad (4.40)$$

Les courants des deux entrées ne sont pas identiques, mais ils sont très proches car les transistors de la paire différentielle sont appariés. C'est pourquoi, on compense ces courants en donnant à la résistance R_3 la valeur : $R_3 = R_1 \parallel R_2$. En reportant cette valeur dans l'équation (4.40), l'erreur se réduit à :

$$\epsilon_{I_b} = R_2 \left[I_b^- - I_b^+ \right] = R_2 I_d, \quad (4.41)$$

où I_d est le courant de déport, c'est-à-dire l'écart entre les courants de polarisation des deux entrées.

Remarques

Remarque 1. L'erreur due au courant de polarisation est proportionnelle à la résistance R_2 .

Remarque 2. La compensation simple proposée ci-dessus permet de réduire l'erreur car le courant de déport I_d est au moins d'un ordre de grandeur plus faible que les courants de polarisation. On peut affiner cette compensation en ajustant la résistance R_3 .

Remarque 3. Cette compensation simple n'est cependant valable qu'à une température donnée, en raison des dérivées des courants de polarisation et de déport.

4.4.3 Taux de réjection des tensions d'alimentation

Définition

On observe que la tension de sortie varie avec la tension d'alimentation V_{CC} : $\Delta V_S = \alpha \Delta V_{CC}$. On caractérise ce phénomène par le taux de réjection de tension d'alimentation, noté SVR pour *Supply Voltage Rejection*.

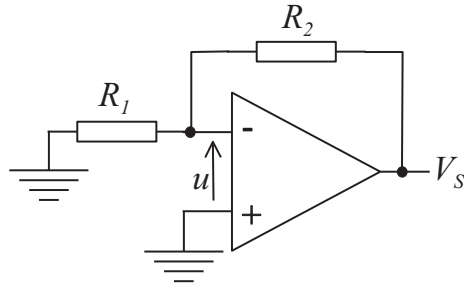


FIG. 4.13 – Montage pour la mesure du SVR .

Par définition, on a :

$$SVR = \frac{\Delta u}{\Delta V_{CC}}, \quad (4.42)$$

où Δu et ΔV_{CC} sont respectivement les variations de la tension différentielle d'entrée et de la tension d'alimentation qui conduisent à une même variation ΔV_S de la tension de sortie.

En pratique, on sait que l'impédance interne d'une alimentation est souvent selfique, et augmente avec la fréquence, alors que le réjection des tensions d'alimentation diminue avec la fréquence (en raison de $\mu(p)$). Ces variations peuvent entraîner des oscillations, notamment dans des amplificateurs de puissance, en raison du bouclage réalisé entre la sortie et l'entrée par l'alimentation. En effet, qualitativement, si l'alimentation fournit beaucoup de courant pour la sortie, la chute de tension dans l'impédance interne entraîne un $\Delta V_{CC} < 0$, qui entraîne en raison du SVR une variation du gain différentiel du montage et donc une variation de l'amplitude de sortie.

Mesure du SVR

On peut mesurer le SVR à partir d'un montage amplificateur inverseur, dont l'entrée V_E est reliée à la masse : $V_E = 0$ (Fig. 4.13).

D'après la définition, on a :

$$\Delta u = SVR \Delta V_{CC}, \quad (4.43)$$

Or :

$$u = V_S \frac{R_1}{R_1 + R_2} = V_S \beta, \quad (4.44)$$

donc en différentiant, on a la relation :

$$\Delta u = \beta \Delta V_S. \quad (4.45)$$

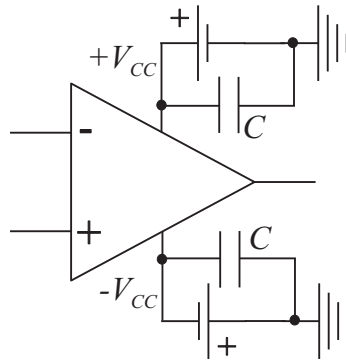


FIG. 4.14 – Compensation des fluctuations des tensions d'alimentation par découplage capacitif.

En éliminant Δu dans l'équation (4.43), on a enfin :

$$SVR = \beta \frac{\Delta V_S}{\Delta V_{CC}}. \quad (4.46)$$

Il suffit donc de mesurer la variation ΔV_S de la tension de sortie observée en réponse à une variation de la tension d'alimentation ΔV_{CC} .

Compensation

Pour éviter ces problèmes, il faut éviter les fluctuations des tensions d'alimentation. Pour cela, on découple soigneusement les broches d'alimentation des circuits à l'aide de capacités (Fig. 4.14), le plus près possible du circuit. Entre chaque broche d'alimentation et la masse, on place une capacité tantale ($0.1\mu F$) en parallèle avec une capacité céramique ou plastique de $10nF$. La capacité plastique ou céramique est nécessaire car les capacités chimiques (tantale par exemple) se comportent comme des selfs en hautes fréquences.

En pratique, dans le cas d'un circuit ou d'une carte comportant des parties analogiques et numériques, il faut prendre d'autres précautions. En effet, lorsque des circuits numériques commutent de façon synchrone, il s'ensuit des fluctuations de courte durée, mais importantes de courants d'alimentation qui entraînent des pics de grande amplitude sur les tensions d'alimentation. Les circuits logiques qui possèdent une bonne immunité au bruit ne sont pas trop sensibles à ces pics (qui demandent malgré tout un bon découplage capacitif au moins par rangée de circuits). En revanche, ces pics sont souvent catastrophiques pour des circuits analogiques. Pour éviter ce problème, on

sépare les lignes d'alimentation et de masse¹ des circuits analogiques et des circuits numériques.

4.5 Réponse en fréquence

On considère souvent la bande passante de l'amplificateur comme sa caractéristique dynamique essentielle. En réalité, les montages étant fondés sur des contre-réactions avec des éléments passifs, voire actifs, la stabilité du montage est un aspect dynamique à ne pas oublier. En fait, il s'agit souvent de réaliser un bon compromis entre largeur de bande et stabilité. Nous montrerons dans cette partie que de nombreux paramètres, en particulier les impédances de charges ou les capacités parasites associées aux broches d'entrée de l'amplificateur mettent en danger la stabilité des montages. Pour garantir la stabilité, nous étudierons quelques méthodes de compensation. De plus, la bande passante des grands signaux en sortie dépend d'un autre paramètre : la vitesse de montée (*slew rate*), que nous étudierons aussi en détails.

4.5.1 Origine de la réponse en fréquence

Un amplificateur opérationnel est constitué principalement de deux (voire trois) étages amplificateurs suivis d'un étage de puissance (Figure). A chaque étage amplificateur est associée une fréquence haute de coupure due à la présence de la capacité C_{BC} . L'effet Miller du premier étage étant fréquemment compensé (voir chapitre 3), la fréquence de coupure du premier étage, f_{C1} est limitée par les charges actives (généralement des PNP latéraux). Elle est élevée, de l'ordre de quelques mégahertz. Celle du second étage, f_{C2} , limitée par l'effet Miller, est au maximum de l'ordre de quelques dizaines ou centaines de kilohertz².

Ainsi, la gain en boucle ouverte d'un amplificateur est fréquemment modélisé par une réponse du second ordre :

$$\mu(p) = \frac{\mu_0}{(1 + \tau_1 p)(1 + \tau_2 p)}, \quad (4.47)$$

¹Si les tensions d'alimentation des circuits numériques et analogiques sont différentes, ce qui est souvent le cas, seules les lignes de masses seront différentes

²Elle peut être parfois fortement réduite à quelques dizaines de Hertz, par ajout d'une capacité en parallèle sur C_{BC} du second étage, afin d'améliorer la stabilité de l'amplificateur opérationnel

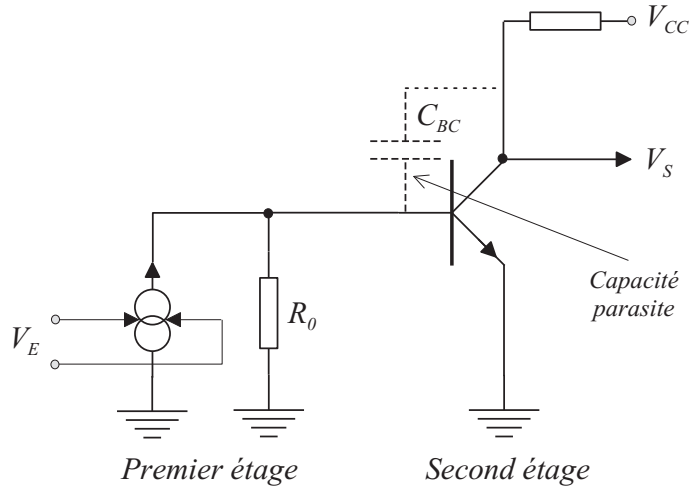


FIG. 4.15 – Modèle simplifié de l’amplificateur opérationnel. La réponse en fréquence du premier étage est due aux PNP latéraux, celle du second étage à la capacité parasite C_{BC} .

où τ_1 et τ_2 sont les constantes de temps des étages amplificateurs 1 et 2.

On rappelle que la pulsation ω_i et la fréquence f_{Ci} sont liées par la relation : $\omega_i = 2\pi f_{Ci}$. Les constantes de temps s’expriment donc en fonction des pulsations et des fréquences de coupure par la relation :

$$\tau_i = \frac{1}{\omega_i} = \frac{1}{2\pi f_{Ci}}. \quad (4.48)$$

En boucle ouverte, le gain $\mu(p)$ de l’amplificateur opérationnel est caractérisé par les réponses en fréquences et en phase (Figure 4.16), et peut se développer sous la forme :

$$\mu(p) = \frac{\mu_0}{1 + 2(\tau_1 + \tau_2)p + \tau_1\tau_2p^2}, \quad (4.49)$$

que l’on peut mettre sous la forme canonique d’un circuit du second ordre :

$$\mu(p) = \frac{\mu_0}{1 + 2\zeta\tau p + \tau^2p^2}, \quad (4.50)$$

avec :

$$\zeta = \frac{\tau_1 + \tau_2}{2\sqrt{\tau_1\tau_2}},$$

$$\tau = \sqrt{\tau_1\tau_2}$$

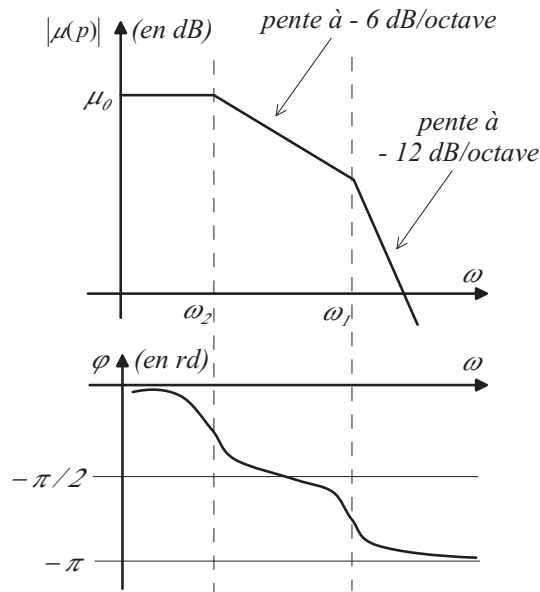


FIG. 4.16 – Réponses en fréquence et en phase d'un amplificateur opérationnel en boucle ouverte.

Ce circuit, qui est la cascade de deux circuits du premier ordre, est connu pour être sur-amorti, c'est-à-dire que son amortissement ζ est très supérieur à l'amortissement critique $\zeta_c = \sqrt{2}/2$.

4.5.2 Comportement en boucle fermée

On considère maintenant le montage amplificateur inverseur, dans lequel l'amplificateur opérationnel est modélisé par sa fonction de transfert $\mu(p)$.

En utilisant les résultats du début de ce chapitre, le gain réel, A_{Vr} , du montage peut s'exprimer en fonction du gain idéal, A_{Vi} , et de $\mu(p)$:

$$A_{Vr} = \frac{A_{Vi}}{1 + 1/(\mu(p)\beta)}, \quad (4.51)$$

où $\beta = R_1/(R_1 + R_2)$ est le gain de la boucle de retour.

En remplaçant $\mu(p)$ par l'expression (4.50), on arrive à :

$$A_{Vr} = \frac{A_{Vi}}{1 + \frac{1+2\zeta\tau p + \tau^2 p^2}{\mu_0\beta}}$$

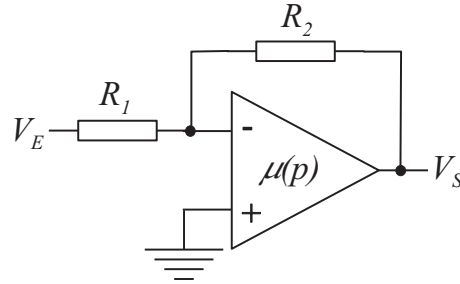


FIG. 4.17 – Montage amplificateur inverseur

$$= A_{Vi} \left(\frac{\mu_0 \beta}{1 + \mu_0 \beta} \right) \frac{1}{1 + 2 \frac{\zeta \tau}{1 + \mu_0 \beta} p + \frac{\tau^2}{1 + \mu_0 \beta} p^2}.$$

On reconnaît dans cette dernière relation la forme canonique d'un circuit du second ordre :

$$\mu(p) = \frac{\mu_0}{1 + 2\zeta' \tau' p + \tau'^2 p^2}, \quad (4.52)$$

avec :

$$\zeta' = \frac{\zeta}{\sqrt{1 + \mu_0 \beta}},$$

$$\tau' = \frac{\tau}{\sqrt{1 + \mu_0 \beta}}.$$

La quantité $1 + \mu_0 \beta$ est généralement très supérieure à 1. L'amortissement du montage, égal à l'amortissement en boucle ouverte divisé par la racine carrée de $1 + \mu_0 \beta$, est donc considérablement diminué et peut devenir très petit. S'il est inférieur à l'amortissement critique, le montage sera instable : au lieu d'un amplificateur, on obtiendra un oscillateur !

Dans le plan de Bode, si $\zeta' < \sqrt{2}/2$, à la fréquence $f = f_c \sqrt{1 - 2\zeta'^2}$ avec $f_c = 1/(2\pi\tau)$, le circuit est caractérisé par une surtension importante (le *peaking* P) égale à :

$$P = \frac{1}{2\zeta' \sqrt{1 - 2\zeta'^2}}. \quad (4.53)$$

4.5.3 Autre approche de la stabilité

A partir de l'expression (4.51), on peut étudier la stabilité de façon plus directe, comme en Automatique. En effet, on peut écrire :

$$A_{V_r} = \frac{A_{V_i}}{1 + 1/(\mu(p)\beta)} = A_{V_i} \frac{\mu(p)\beta}{1 + \mu(p)\beta}. \quad (4.54)$$

L'instabilité du montage est donc caractérisée mathématiquement par l'équation :

$$1 + \mu(p)\beta = 0, \quad (4.55)$$

que l'on peut mettre sous la forme :

$$\mu(p) = -1/\beta, \quad (4.56)$$

soit en considérant le module et la phase :

$$\begin{cases} |\mu(p)| &= 1/|\beta| = 1 + R_2/R_1, \\ \text{Arg}(\mu(p)) &= -\pi [2\pi]. \end{cases} \quad (4.57)$$

Mathématiquement, l'instabilité est associée à un déphasage de π modulo 2π . Physiquement (et en pratique), l'instabilité est associée à un déphasage retard de π . Sous cette condition, la contre-réaction de la sortie vers l'entrée, due aux résistances, n'est pas en phase avec l'entrée mais en opposition de phase : la contre-réaction devient une réaction. En pratique, même si la solution mathématique exacte n'existe pas, l'instabilité risque de se produire si, à la pulsation ω solution de $|\mu(p)| = 1/|\beta|$, la phase est trop proche de $-\pi$. On impose généralement une marge de phase de $-\pi/4$.

En pratique, l'équation $|\mu(p)| = 1/|\beta|$ est résolue graphiquement dans le plan de Bode : c'est l'intersection de la courbe $|\mu(p)|$ avec la droite horizontale $1 + R_2/R_1 = 1 + |A_{V_i}|$. La stabilité sera donc obtenue si l'intersection se situe à une pulsation inférieure ou égale à ω_1 . En effet, ω_1 est la pulsation de coupure associée à un déphasage (retard) de $-3\pi/4$ (voir Figure 4.18). D'une façon plus générale, cette intersection doit se produire dans une région où la pente de $|\mu(p)|$ est supérieure ou égale à -6 dB/octave, ce qui garantit effectivement une marge de phase supérieure à $\pi/4$.

4.5.4 Amplificateurs à réponse du premier ordre

Pour éviter les risques d'instabilité et simplifier l'utilisation des amplificateurs opérationnels, les constructeurs proposent des circuits à réponse apparente du premier ordre. L'idée consiste à implanter une capacité supplémentaire en parallèle sur la capacité parasite C_{BC} du second étage (Figure 4.19).

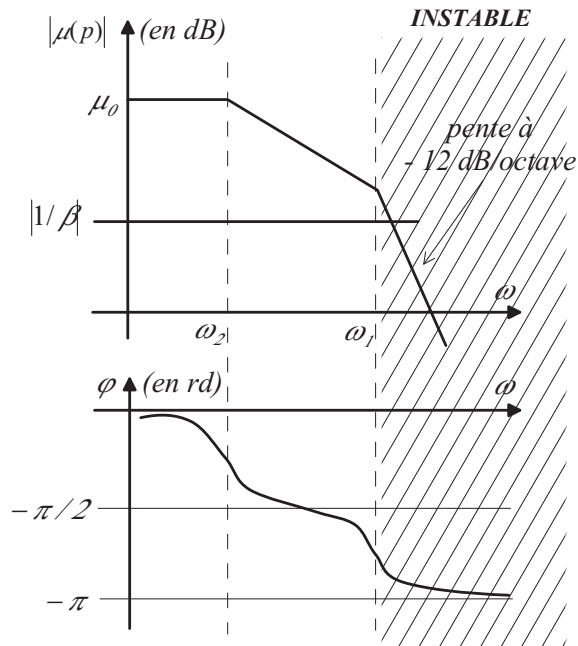


FIG. 4.18 – Instabilité dans le plan de Bode. Pour respecter la marge de phase de $\pi/4$, l'intersection entre les courbes $|\mu(p)|$ et $|1/\beta|$ doit se situer avant la seconde coupure ω_1 .

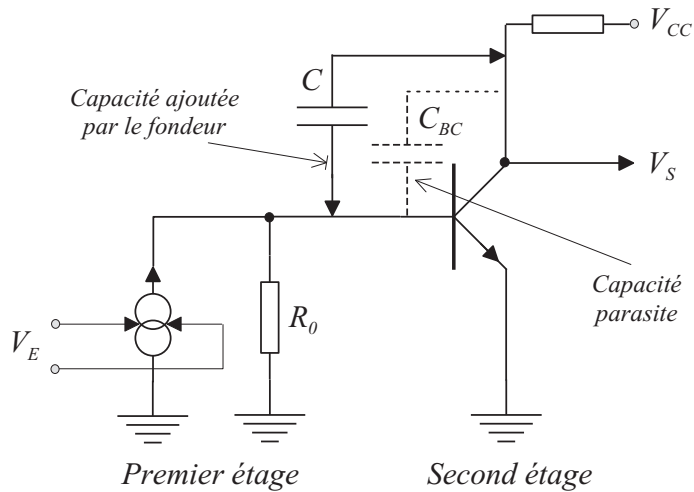


FIG. 4.19 – Modèle simplifié de l'amplificateur opérationnel. La réponse en fréquence du premier étage est due aux PNP latéraux, celle du second étage à la capacité parasite C_{BC} .

De cette façon, la coupure du second étage peut être considérablement diminuée : en raison de l'effet Miller, des valeurs de l'ordre de quelques dizaines de Hertz sont courantes. Bien entendu, l'ajout de cette capacité ne modifie en rien la coupure du premier étage. La courbe $|\mu(p)|$ est donc modifiée comme le montre la Figure 4.20.

Bien sûr, cette compensation n'est pas sans conséquence. Elle réduit la bande passante globale de l'amplificateur : on voit sur la figure 4.20 que la bande passante à 0 dB est fortement réduite. Nous verrons dans un paragraphe ultérieur que cette compensation a d'autres conséquences néfastes.

Il faut encore noter que ces amplificateurs sont dits improprement *inconditionnellement stables*. En effet, ils sont effectivement stables si les éléments de contre-réaction sont purement résistifs (autrement dit si β est réel pur). Dans le cas de montage avec des éléments réactifs, capacités ou selfs, les rotations de phase amenées par ces éléments peuvent entraîner l'instabilité du montage³.

Malgré ces inconvénients, ces circuits à compensation interne sont très simples à mettre en oeuvre. On ne peut que recommander leur emploi dans le cas d'utilisations standards.

4.5.5 Erreur due à la vitesse de balayage

La vitesse de montée, également appelée vitesse de balayage ou *slew rate* en anglais, caractérise la vitesse de variation de la tension de sortie : dV_S/dt . Cette quantité s'exprime usuellement en $V/\mu s$. Ce paramètre est dû à l'existence de la capacité C_{BC} du dernier étage amplificateur. En effet, on peut modéliser les derniers étages de l'amplificateur comme le montre la figure 4.21. Le dernier étage amplificateur (étage différentiel ou émetteur commun) avec sa capacité parasite C_{BC} est équivalent à un amplificateur de gain A_V contre-réactionné par la capacité C_{BC} . Cet étage fournit un courant de sortie I dont la valeur maximale I_{Max} dépend de sa polarisation. L'étage Push-Pull de sortie est équivalent à un amplificateur de gain en tension unité avec une impédance de sortie faible.

Ainsi, les variations de la tension de sortie V_S sont limitées par la capacité C_{BC} et le courant fourni I par le dernier étage amplificateur. On peut écrire :

³Ceci sera mis en évidence dans un problème de TD

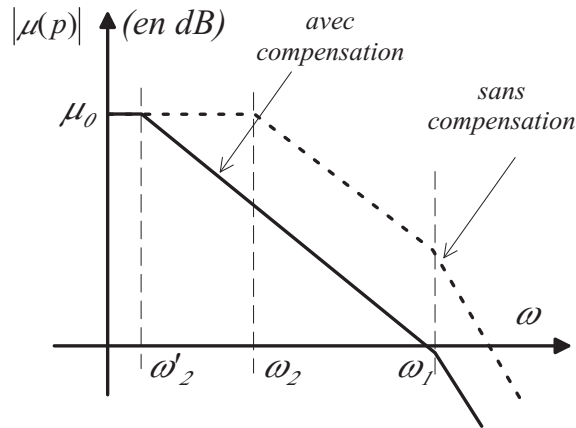


FIG. 4.20 – Compensation interne d'un amplificateur opérationnel. La fréquence de coupure du second étage est fortement diminuée par l'ajout de C , celle du premier étage n'est pas modifiée. La réponse en fréquence est apparemment celle d'un circuit du premier ordre, puisqu'une seule coupure se produit pour des gains supérieurs à 0 dB.

$$I = C_{BC} \frac{d(V_S - V_E)}{dt} \approx C_{BC} \frac{dV_S}{dt}, \quad (4.58)$$

ou encore :

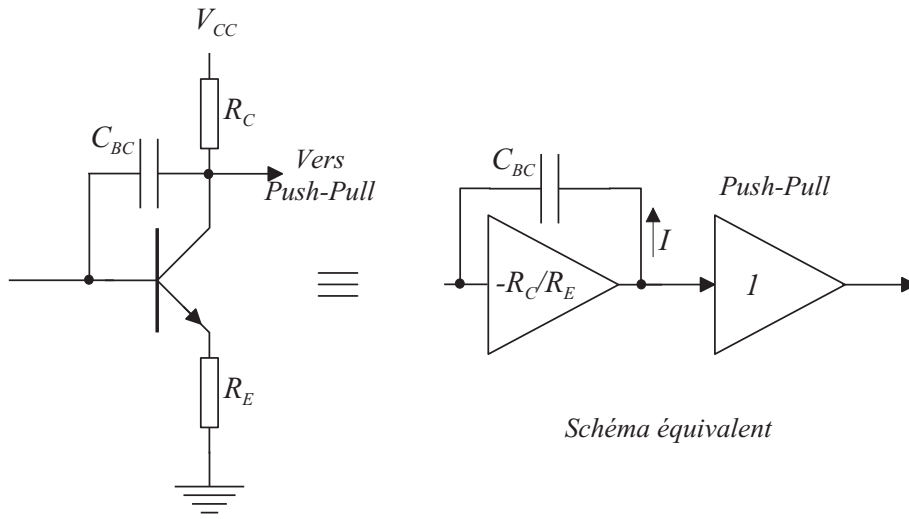
$$\frac{dV_S}{dt} = \frac{I}{C_{BC}}. \quad (4.59)$$

Or, par construction $I < I_{Max}$, et par conséquent la vitesse de variation de la tension de sortie est limitée :

$$\frac{dV_S}{dt} < \frac{I_{Max}}{C_{BC}} = SR. \quad (4.60)$$

Cette quantité I_{Max}/C_{BC} est appelée vitesse de balayage. On la note SR comme abréviation de l'anglais *slew rate*.

La conséquence immédiate de la vitesse de balayage limitée est la distorsion des signaux d'amplitude importante ou de fréquence trop élevée. Si le signal de sortie est un échelon, son front aura une pente limitée à SR ; si le signal de sortie est sinusoïdal, la vitesse de balayage aura tendance à le rendre triangulaire.



Dernier étage amplificateur

FIG. 4.21 – Derniers étages d’un amplificateur opérationnel. Le dernier étage amplificateur avec sa capacité parasite C_{BC} , peut être modélisé par une amplificateur de gain A_{V2} avec une capacité de contre-réaction C_{BC} .

Considérons que le signal de sortie du dernier étage est un signal sinusoïdal $V_S = V_0 \sin \omega t$. On en déduit :

$$\frac{dV_S}{dt} = \omega V_0 \cos \omega t. \quad (4.61)$$

De façon évidente, on peut majorer les variations de la tension de sortie qui sont maximales (en valeur absolue) pour $\omega t = 0$, modulo π :

$$\left| \frac{dV_S}{dt} \right| < \omega V_0. \quad (4.62)$$

Ainsi, ce signal ne sera pas distordu si la vitesse de balayage SR du circuit est plus grande que les plus grandes variations de tensions du signal, c’est-à-dire si :

$$SR > \omega V_0 \quad (4.63)$$

De façon plus précise,

- à pulsation ω_0 donnée, l’amplitude du signal de sortie devra vérifier $V_0 < SR/\omega_0$ pour être transmis sans distorsion,
- à amplitude V_0 donnée, la pulsation du signal de sortie devra vérifier $\omega < SR/V_0$ pour être transmis sans distorsion.

4.5.6 Compensation en fréquence

Les compensations en fréquence sont souvent nécessaires pour garantir la stabilité du montage. Sur certains circuits, les constructeurs ont prévu des broches qui permettent d'accéder à des noeuds internes pour effectuer cette compensation.

Compensation à un pôle

Cette compensation consiste à ajouter, en parallèle sur la capacité parasite C_{BC} du second étage amplificateur, une capacité extérieure C . Le principe est donc similaire à la compensation effectuée par le constructeur pour réaliser un amplificateur du premier ordre. Initialement, la fréquence de coupure du second étage, f_{C2} est inversement proportionnelle à C_{BC} . Avec la correction, la capacité globale vaut $C + C_{BC}$, et par conséquent, on a :

$$f'_{C2} = f_{C2} \frac{C_{BC}}{C + C_{BC}}. \quad (4.64)$$

L'avantage de cette méthode est bien entendu la simplicité et le faible coût, puisqu'un seul composant suffit. Les inconvénients sont la réduction de la bande passante (voir Figure 4.19) et celle du SR , qui est diminué dans la même proportion. En effet, on a vu que le SR était inversement proportionnel à C_{BC} ; après correction, on obtient donc SR' :

$$SR' = SR \frac{C_{BC}}{C + C_{BC}}. \quad (4.65)$$

Enfin, cette méthode n'est possible que si l'amplificateur dispose de broches externes de compensation en fréquence.

Notons pour finir, que la correction peut être raffinée (correction à un zéro et un pôle) en plaçant une résistance en série avec la capacité.

Compensation par retard de phase en entrée

Cette méthode de compensation est présentée à la figure 4.22. On utilise alors l'amplificateur avec V_I comme nouvelle entrée différentielle au lieu de V_{DI} . En négligeant les courants d'entrée dans l'amplificateur, on peut calculer le rapport V_{DI}/V_D :

$$\frac{V_{DI}}{V_D} = \frac{R_3 + 1/C_3p}{2R + R_3 + 1/C_3p}$$

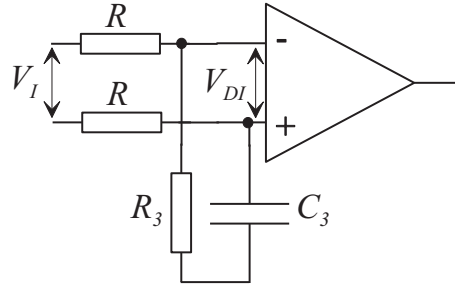


FIG. 4.22 – Correction par retard de phase entrée. Cette compensation est réalisée en plaçant un réseau R - C à l'entrée de l'amplificateur.

$$\begin{aligned}
 &= \frac{1 + R_3 C_3 p}{1 + (2R + R_3) C_3 p} \\
 &= \frac{(1 + \tau_3 p)}{(1 + \tau_4 p)},
 \end{aligned}$$

en notant $\tau_3 = R_3 C_3$ et $\tau_4 = (2R + R_3) C_3$. On remarque que $\tau_4 > \tau_3$.

Globalement, si l'amplificateur sans correction est un amplificateur du second ordre de fonction de transfert $\mu_0 / [(1 + \tau_1 p)(1 + \tau_2 p)]$, avec la correction, on a un amplificateur équivalent de fonction de transfert :

$$\mu_q(p) = \frac{\mu_0 (1 + \tau_3 p)}{(1 + \tau_1 p)(1 + \tau_2 p)(1 + \tau_4 p)}. \quad (4.66)$$

Le correcteur (Figure 4.23), puisque $\tau_4 > \tau_3$, amène un pôle en $\omega_4 = 1/\tau_4$ suivi d'un zéro en $\omega_3 = 1/\tau_3$. En choisissant R , R_3 et C_3 , on peut ajuster les pulsations de coupure ω_3 et ω_4 et placer le correcteur comme on le désire. Si on choisit d'imposer $\tau_3 = \tau_2$, la fonction de transfert équivalente est alors :

$$\mu_q(p) = \frac{\mu_0}{(1 + \tau_1 p)(1 + \tau_4 p)}, \quad (4.67)$$

La courbe, dans le plan de Bode, est représentée à la figure 4.23. On voit que cette correction agit apparemment comme la correction interne (capacité en parallèle sur C_{BC}). Avec la condition $\tau_3 = \tau_2$, la nouvelle fonction de transfert a effectivement la même allure, mais cette allure n'est pas obtenue en augmentant la capacité C_{BC} . Ainsi, par rapport à la correction à une pôle, cette méthode réduit la bande passante mais pas le SR . Elle est en outre possible pour tout amplificateur, même sans broches externes de compensation. Son principal inconvénient est son coût puisqu'elle nécessite plusieurs composants. De plus, les résistances R et R_3 placées sur les entrées

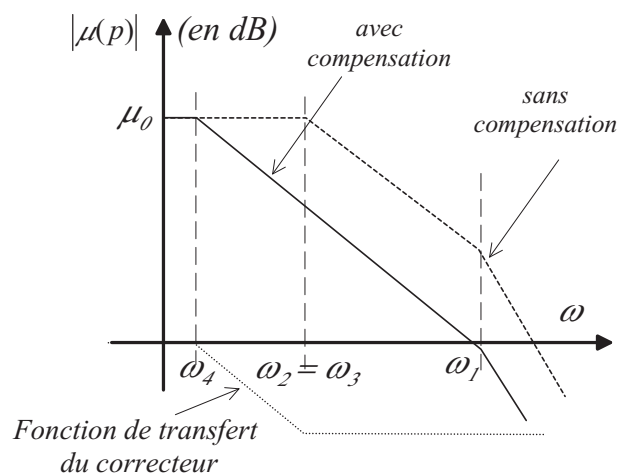


FIG. 4.23 – Fonctions de transfert initiale (tirets) et corrigée (trait plein) et du correcteur (pointillés) pour la valeur particulière $\omega_2 = \omega_3$.

différentielles amènent du bruit sur ces points très sensibles (points chauds) : cette compensation sera à éviter pour des montages à faible bruit.

4.6 Bruit

La précision des signaux est naturellement limitée par les signaux aléatoires générés par les composants (résistances) et l'amplificateur lui-même, en raison de l'agitation thermique et de différentes imperfections. Les principes de calcul du bruit dans un montage amplificateur, qui sont importants pour la conception de montages de précision, seront présentés en détails dans ce paragraphe.

4.6.1 Généralités

Les composants actifs et passifs d'un amplificateur sont sources de bruit. Ceci entraîne, en absence d'un signal d'entrée, des mouvements de charges électriques et par conséquent des signaux (tension et courant) de bruit. Considérons la représentation schématique d'un amplificateur (figure 4.24), où chaque étage est résumé par ses tensions d'entrée et de sortie, son gain

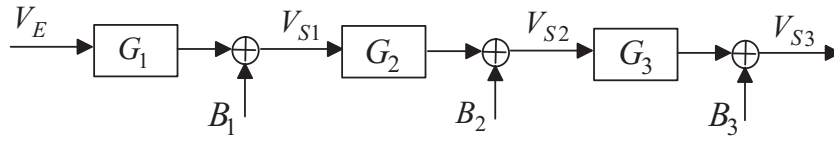


FIG. 4.24 – Bruits sur un circuit à plusieurs étages.

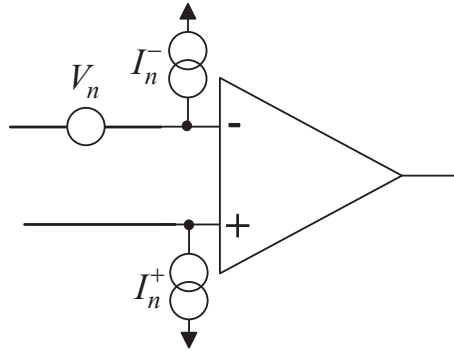


FIG. 4.25 – Modélisation des courants et tension de bruit d’un amplificateur opérationnel.

en tension et un bruit additif. On peut écrire :

$$\begin{cases} V_{S1} = G_1 V_E + B_1 \\ V_{S2} = G_2 V_{S1} + B_2 = G_2 G_1 V_E + G_2 B_1 + B_2 \\ V_{S3} = G_3 V_{S2} + B_3 = G_3 G_2 G_1 V_E + G_3 G_2 B_1 + G_2 B_2 + B_3 \\ etc. \end{cases} \quad (4.68)$$

Ce calcul simple montre que le bruit de l’étage i , B_i , est multiplié par le gain de tous les étages suivants. La contribution la plus importante provient donc du bruit de premier étage. Si l’on veut concevoir un circuit à faible bruit, c’est donc sur cet étage que les efforts du concepteur doivent se porter.

D’une façon générale, on modélise les courants et tensions de bruit par des générateurs (Fig. 4.25) : un générateur de courant sur chaque entrée, et un générateur de tension placé sur une des entrées. A ces générateurs qui correspondent aux bruits propres de l’amplificateur, il faudra ajouter les sources de bruits liées aux composants extérieurs, notamment les sources thermiques dues aux résistances.

4.6.2 Origine du bruit

Les causes de bruit sont multiples, internes ou externes. Les bruits d'origine interne ont des causes physiques, qui sont principalement :

- bruit de scintillement dû aux imperfections de l'état de surface. Ce bruit est appelé bruit $1/f$ car sa densité spectrale varie en $1/f$,
- bruit blanc (en anglais, *white noise*), dont l'origine est thermique : mouvement désordonné des charges, ou liée à la nature quantique des charges (bruit Shottkey ou *shot noise*) caractérisé par une densité spectrale de puissance constante.

4.6.3 Définitions

Le bruit est lié à des phénomènes modélisés par des processus aléatoires. Il sera donc décrit pas des grandeurs utilisées pour caractériser des quantités aléatoires.

Puissance moyenne

Soit $v_n(t)$ une réalisation d'un signal aléatoire V_n , on définit la puissance moyenne du bruit :

$$E(V_n^2) = \lim_{T \rightarrow +\infty} \frac{1}{T} \int_0^T v_n^2(t) dt. \quad (4.69)$$

Les racines carrées des puissances moyennes sont souvent nommées tensions ou courants efficaces de bruit.

Fonction d'auto-corrélation

La fonction d'auto-corrélation d'un signal aléatoire V_n est définie par :

$$\Gamma_{V_n V_n}(\theta) = \lim_{T \rightarrow +\infty} \frac{1}{T} \int_0^T v_n(t) v_n(t - \theta) dt. \quad (4.70)$$

La fonction d'auto-corrélation a les propriétés suivantes :

- elle est maximum pour $\theta = 0$, et on a $\Gamma_{V_n V_n}(\theta) = E(V_n^2)$,
- c'est une fonction paire : $\Gamma_{V_n V_n}(\theta) = \Gamma_{V_n V_n}(-\theta)$.

Densité spectrale de puissance

Par définition, c'est la transformée de Fourier de la fonction d'auto-corrélation. Pour le signal aléatoire V_n , on a donc :

$$v_n^2(f) = \int_{-\infty}^{+\infty} \Gamma_{V_n V_n}(\theta) \exp(-j2\pi f\theta) d\theta. \quad (4.71)$$

Théorème de Parseval

Le théorème de Parseval exprime que la puissance moyenne dans le domaine temporel est égale à la puissance sur toutes les fréquences. Autrement dit :

$$E(V_n^2) = \int_{-\infty}^{+\infty} v_n^2(f) df. \quad (4.72)$$

Hypothèses et méthode de calcul

Les différentes sources de bruit (courants et tensions) qui interviennent dans un montage donnent une contribution globale aléatoire dont les caractéristiques sont *a priori* complexes à calculer, sans hypothèses supplémentaires. On supposera donc que les différentes sources de bruit sont des réalisations de processus aléatoires non-corrélés, centrés et de distributions gaussiennes. Ces hypothèses permettent de calculer simplement :

- les caractéristiques de la somme des différentes contributions de bruits,
- la valeur crête-à-crête d'un signal aléatoire.

Soient deux signaux aléatoires, V_{n1} et V_{n2} , non-corrélés, centrés et gaussiens. En utilisant les résultats de statistiques sur la somme de variables aléatoires gaussiennes, on peut affirmer que le signal aléatoire $V_n = V_{n1} + V_{n2}$ est aussi un signal centré et gaussien, dont la variance $E(V_n^2)$ est la somme des variances :

$$E(V_n^2) = E(V_{n1}^2) + E(V_{n2}^2). \quad (4.73)$$

De plus, pour un signal aléatoire, V_n , centré et gaussien, on sait que :

$$Pr(|V_n| < 3\sqrt{E(V_n^2)}) \approx 0.997. \quad (4.74)$$

On en déduit, qu'avec une erreur de l'ordre de 0.3%, les valeurs prises par toutes les réalisations de ce signal sont bornées dans l'intervalle :

$$[-3\sqrt{E(V_n^2)}, +3\sqrt{E(V_n^2)}]. \quad (4.75)$$

Autrement dit, l'amplitude crête-à-crête $(V_n)_{cc}$ du signal V_n satisfait :

$$(V_n)_{cc} = 6\sqrt{E(V_n^2)}. \quad (4.76)$$

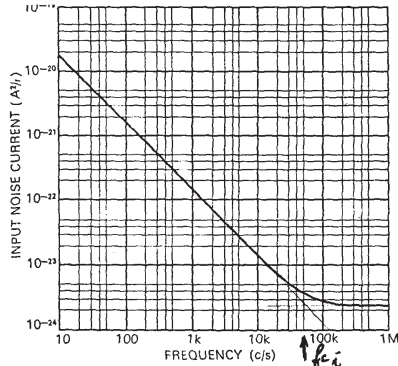


Fig 2 Typical Input Referred Noise Current of the $\mu A702A$ for one cycle Bandwidth as a function of Frequency

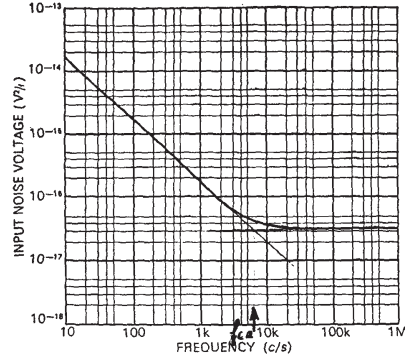


Fig 1 Typical Input Referred Noise Voltage of the $\mu A702A$ for one cycle Bandwidth as a function of Frequency

FIG. 4.26 – Densités spectrales de puissance de la tension et du courant de bruit d’un amplificateur opérationnel.

4.6.4 Spécifications concernant le bruit

Les feuilles de spécifications fournissent parfois des courbes donnant les densités spectrales de puissance (DSP) des courants de bruit et de la tension de bruit (Fig. 4.26). Sur ces courbes, on remarque que la DSP est constituée de deux parties : une partie, prépondérante en basses fréquences, correspondant à un bruit en $1/f$, et une partie, prépondérante en hautes fréquences, correspondant à un bruit blanc, de DSP constante.

Usuellement, ces courbes ne sont pas données dans les feuilles de spécification. En effet, une courbe particulière ne correspond qu’à une mesure (coûteuse) d’un composant particulier et ne traduit pas la variabilité d’un composant à un autre. De plus, on peut éviter ces courbes en donnant simplement la DSP du bruit blanc, et la fréquence de coude (en anglais, *corner frequency*), c’est-à-dire la fréquence où les asymptotes des deux courbes de DSP en $1/f$ et constante se coupent.

Attention aux unités : le constructeur fournit soit les DSP en V^2/Hz ou A^2/Hz , soit les \sqrt{DSP} en V/\sqrt{Hz} ou A/\sqrt{Hz} .

4.6.5 Calcul des tensions et courants efficaces de bruit

On considère un amplificateur utilisé dans une bande de fréquences $[f_L, f_H]$, où f_L et f_H sont respectivement les fréquences basse et haute de la bande

passante utile du circuit.

Tension de bruit en $1/f$

Calculons la puissance, sur cette bande, de la tension de bruit en $1/f$, $V_{1/f}$. Par définition du bruit en $1/f$, on peut écrire la DSP :

$$v_{1/f}^2(f) = \frac{K_v}{f}. \quad (4.77)$$

Par application de Parseval, la puissance moyenne de la tension de bruit sur la bande $[f_L, f_H]$ vaut :

$$V_{1/f}^2 = \int_{f_L}^{f_H} \frac{K_v}{f} df = K_v \ln \frac{f_H}{f_L}. \quad (4.78)$$

Tension du bruit blanc

Considérons maintenant la tension de bruit blanc, V_{bb} . Par définition du bruit blanc, la DSP est constante :

$$v_{bb}^2(f) = v_0^2. \quad (4.79)$$

Par application de Parseval, la puissance moyenne de la tension efficace du bruit blanc sur la bande $[f_L, f_H]$ vaut :

$$V_{bb}^2 = \int_{f_L}^{f_H} v_0^2 df = v_0^2(f_H - f_L). \quad (4.80)$$

Calcul de K_v

Supposons que les spécifications donnent la fréquence de coude f_v et v_0^2 . A la fréquence f_v , on peut écrire que les DSP du bruit en $1/f$ et du bruit blanc sont égales :

$$\frac{K_v}{f_v} = v_0^2, \quad (4.81)$$

soit :

$$K_v = v_0^2 f_v. \quad (4.82)$$

Tension du bruit total

En utilisant (4.82) dans (4.78), on trouve :

$$V_{1/f}^2 = v_0^2 f_v \ln \frac{f_H}{f_L}. \quad (4.83)$$

On peut maintenant calculer la puissance moyenne de la tension efficace de bruit résultant de la somme du bruit en $1/f$ et du bruit blanc. Sous les hypothèses que ces bruits sont non corrélés, centrés et gaussiens, on sait que les variances (c'est-à-dire les puissances moyennes) s'ajoutent. On a donc :

$$V_n^2 = V_{1/f}^2 + V_{bb}^2 = v_0^2 \left(f_v \ln \frac{f_H}{f_L} + (f_H - f_L) \right), \quad (4.84)$$

et l'amplitude crête-à-crête de la tension de bruit résultante est égale à :

$$(V_n)_{cc} = 6\sqrt{V_n^2}. \quad (4.85)$$

Courants de bruit

Un calcul similaire s'applique pour les courants de bruit, qui sont aussi constitués d'un bruit en $1/f$ et d'un bruit blanc.

4.6.6 Bruit thermique dans une résistance

Les composants passifs sont aussi sources de bruit. On montre que l'agitation thermique dans un conducteur ou une résistance génère une tension de bruit. Ainsi, une self pure (pour laquelle la résistance série est négligeable) ou une capacité pure (pour laquelle la résistance parallèle est infinie) ne sont pas sources de bruit. Fréquemment, on supposera que les selfs et capacités réelles ne sont pas non plus sources de bruit. En revanche, une résistance sera source de bruit thermique. Selon le modèle de Nyquist, on montre, que dans une bande de fréquences $[f_L, f_H]$, la puissance moyenne de la tension de bruit thermique (ou Johnson) dans une résistance R est égale à :

$$V_{th}^2 = I_{th}^2 R^2 = \frac{4kT(f_H - f_L)}{R}, \quad (4.86)$$

où $k = 1.38 \cdot 10^{-23} J/^\circ K$ est la constante de Boltzmann et T est la température absolue.

Ce modèle prévoit que le bruit dépend de la valeur de la résistance R et de constantes physiques. En réalité, le bruit dépend aussi de la technologie de fabrication de la résistance. On sait par exemple que les résistances à couches métalliques sont moins bruyantes que les résistances à couches de carbone.

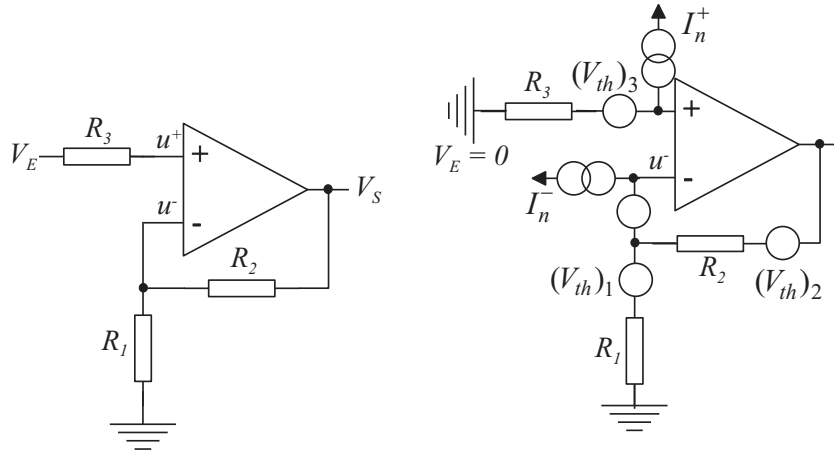


FIG. 4.27 – Bruits sur un montage non inverseur.

4.6.7 Calcul du bruit d'un montage amplificateur non inverseur

On considère le montage amplificateur non inverseur (Fig. 4.27). Nous nous proposons de calculer le bruit ramené en entrée, puis en sortie de ce montage. Les diverses sources de bruits (que nous supposons centrées, gaussiennes et non corrélées) sont la tension de bruit propre de l'amplificateur opérationnel, les tensions de bruit des résistances traversées par les courants de bruit de l'amplificateur opérationnel, et les bruits thermiques des résistances. Le calcul sera effectué en supposant que l'entrée est court-circuitée : il n'y a donc pas de signaux, hormis les différentes sources de bruit. On suppose que le circuit est utilisé dans la gamme de fréquences $[0.1Hz, 20kHz]$. Pour les applications numériques, on utilise les spécifications du circuit *LF351* (voir la documentation en Annexe) :

- $v_0 = 25nV/\sqrt{Hz}$
- $i_0 = 0.01pA/\sqrt{Hz}$
- fréquences de coude, $f_v = f_i = 50Hz$.

Calcul des tensions et courants de bruit propres de l'amplificateur

En utilisant les résultats du paragraphe (4.6.5), on a les relations :

$$V_n^2 = V_{1/f}^2 + V_{bb}^2 = v_0^2 \left(f_v \ln \frac{f_H}{f_L} + (f_H - f_L) \right), \quad (4.87)$$

et :

$$I_n^2 = I_{1/f}^2 + I_{bb}^2 = i_0^2 \left(f_i \ln \frac{f_H}{f_L} + (f_H - f_L) \right). \quad (4.88)$$

Après calcul, on obtient :

$$V_n = 3.9\mu V_{eff} \text{ et } I_n = 25pA_{eff}. \quad (4.89)$$

Bruit thermique dans les résistances

Sur l'entrée +, on a la résistance $R_+ = R_3 = 1k\Omega$. Sur l'entrée -, on considère l'impédance équivalente qui est traversée par le courant de bruit I_n^- . Cette impédance vaut $R_- = R_1 \parallel R_2 \approx 900\Omega$. En effet, l'entrée étant court-circuitée vers la masse, on a $V_E = 0$ et donc $V_S = 0$. On supposera que la température du circuit est $T = 300^\circ K$.

En appliquant la formule de Nyquist, on a pour une résistance R :

$$(V_{th}^2) = \frac{4kT(f_H - f_L)}{R}. \quad (4.90)$$

Après calcul, on obtient :

$$V_{th}^+ = 0.58\mu V_{eff} \text{ et } V_{th}^- = 0.55\mu V_{eff}. \quad (4.91)$$

Tension de bruit due au courant de bruit traversant les résistances

Pour chacune des résistances, le courant de bruit I_n^+ ou I_n^- induit une tension de bruit, qui s'écrit :

$$V_{R_+} = I_n^+ R_+ = 25nV_{eff} \text{ et } V_{R_-} = I_n^- R_- = 22.5nV_{eff}. \quad (4.92)$$

Tension de bruit totale ramenée en entrée de l'amplificateur

En supposant que les différentes sources de bruit sont centrées, gaussiennes et décorréelées, on obtient le carré de la tension totale efficace, V_T^2 , en ajoutant les carrés des différentes contributions (bruit propre de l'amplificateur, bruit thermique des résistances, bruits dûs aux courants de bruit traversant les résistances), c'est-à-dire :

$$V_T^2 = V_n^2 + (V_{th}^+)^2 + (V_{th}^-)^2 + V_{R_+}^2 + V_{R_-}^2. \quad (4.93)$$

Après calcul, on obtient :

$$\begin{aligned} V_T^2 &= (3.9 \cdot 10^{-6})^2 + (0.58 \cdot 10^{-6})^2 + (0.55 \cdot 10^{-6})^2 + (22.5 \cdot 10^{-9})^2 + (25 \cdot 10^{-9})^2 \\ &\approx 16 \cdot 10^{-12} V^2, \end{aligned} \quad (4.94)$$

c'est-à-dire une tension efficace de bruit :

$$V_T \approx 4 \cdot 10^{-6} = 4\mu V_{eff}, \quad (4.95)$$

et une amplitude crête-à-crête :

$$(V_T)_{cc} \approx 6 \times 4 \cdot 10^{-6} = 24\mu V. \quad (4.96)$$

Tension de bruit totale ramenée sur la sortie de l'amplificateur

Le gain en tension du montage est égal à $1 + R_2/R_1 = 10$. En sortie, le bruit a donc les caractéristiques suivantes :

$$[V_T]_{sortie} \approx 40\mu V_{eff} \text{ et } [(V_T)_{cc}]_{sortie} \approx 240\mu V. \quad (4.97)$$

4.7 Conclusion

Dans ce chapitre, nous avons approfondi la conception de montages à base d'amplificateurs opérationnels, en proposant des méthodes générales pour prendre en compte, dès la conception, les paramètres réels des circuits et prévoir leur influence sur le fonctionnement du montage. Les termes d'erreur qui affectent le fonctionnement idéal, ont été déclinés sous forme d'erreurs de calcul, d'erreurs statiques et d'erreurs dynamiques. Le paragraphe sur la stabilité et sur le calcul du bruit dans un montage à amplificateurs opérationnels sont des notions qu'il est nécessaire de bien maîtriser pour la conception de montages complexes et de précision.

a

Chapitre 5

Applications des amplificateurs opérationnels

5.1 Introduction

Les applications des amplificateurs opérationnels intégrés sont extrêmement nombreuses et variées. Initialement conçus et utilisés pour les calculateurs analogiques, les amplificateurs opérationnels permettent de réaliser des opérateurs de calcul de base des systèmes linéaires : additionneur et soustracteur, multiplication par un gain variable, intégration et dérivation.

Grace à leurs propriétés fondamentales : grand gain, grand impédance d'entrée et faible impédance de sortie, ce sont aussi des composants discrets, relativement faciles à utiliser.

Bien sûr, avec la grande flexibilité et la puissance des composants numériques, leur place est cantonnée au niveau des capteurs et des actionneurs et à leurs circuits de conditionnement et d'interface. En effet, les signaux analogiques sont convertis en signaux numériques dès que possible, traités ensuite par des composants et calculateurs numériques jusqu'à la conversion numérique/analogique, placée juste avant l'actionneur.

Les applications couvrent l'instrumentation, le filtrage, le redressement, la constitution de signaux de base (oscillateurs et générateurs de fonctions), les télécommunications (modulateur et démodulateur), pour ne citer que quelques exemples. Il est vrai que, pour ces dernières applications, les développements en radio-logicielle rendent obsolètes les circuits analogiques.

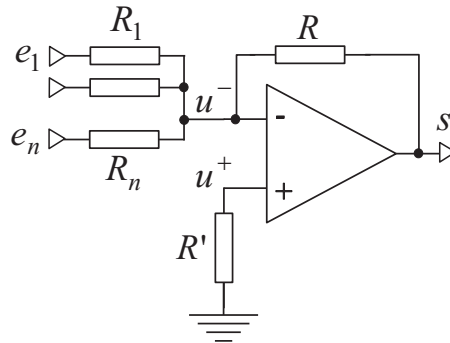


FIG. 5.1 – Montage sommateur inverseur

5.2 Circuits de base de calcul analogique

Nous présentons dans cette partie les circuits de base du calcul opérationnels : en particulier l'additionneur et l'additionneur-soustracteur.

5.2.1 Sommateur inverseur

Ce circuit repose sur la généralisation du circuit amplificateur inverseur.

Amplificateur idéal

Le montage (Figure 5.1) est caractérisé par plusieurs entrées, e_1, \dots, e_n reliées à l'entrée $-$ de l'amplificateur par des résistances R_1, \dots, R_n , respectivement. Si l'amplificateur est idéal (gain différentiel μ et impédance d'entrée Z_e infinis), on a $u^+ = u^- = 0$ et le courant dans l'entrée $-$ vaut $i^- = 0$. En notant i le courant dans la résistance R , on peut donc écrire :

$$\sum_k i_k = i$$

$$\sum_k \frac{e_k - u^-}{R_k} = \frac{u^- - s}{R}. \quad (5.1)$$

Ensuite, puisque $u^- = 0$, on a simplement :

$$s = -R \sum_k \frac{e_k}{R_k}. \quad (5.2)$$

La tension de sortie est donc la somme des tensions d'entrée e_k pondérées par les admittances $1/R_k$.

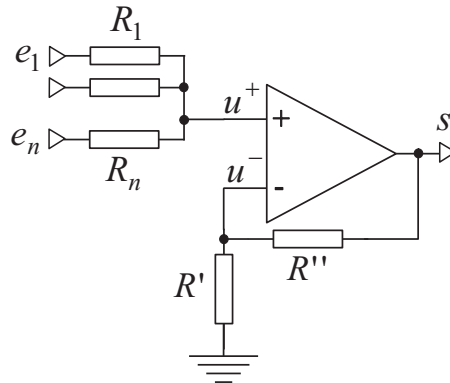


FIG. 5.2 – Montage sommateur non inverseur

Amplificateur réel

Si l'amplificateur n'est pas idéal, on peut corriger le gain avec le terme correctif

$$\frac{1}{1 + \frac{1}{\mu\beta}}, \quad (5.3)$$

où β est le gain de boucle, c'est-à-dire la portion de tension ramenée de la sortie vers l'entrée – en court-circuit d'entrée. Par simple division potentiométrique, on a :

$$\beta = \frac{\|R_k\|}{\|R_k\| + R}, \quad (5.4)$$

en notant $\|R_k\|$ la mise en parallèle des n résistances R_k . On a donc :

$$s = -\frac{R \sum_k \frac{e_k}{R_k}}{\left(1 + \frac{1}{\mu \frac{\|R_k\|}{\|R_k\| + R}}\right)}. \quad (5.5)$$

Pour équilibrer les courants d'entrée de l'amplificateur (dans le cas où les courants de polarisation ne sont pas négligeables), il faut que les impédances vues dans les deux entrées soient identiques, c'est-à-dire :

$$R' = (\|R_k\|)R. \quad (5.6)$$

5.2.2 Sommateur non inverseur

Le montage (Figure 5.2) est la généralisation d'un amplificateur non inverseur, qui reçoit n entrées e_k pondérées par des résistances R_k .

Amplificateur idéal

Dans ce cas (gain différentiel μ et impédance d'entrée Z_e infinis), on écrit simplement les deux équations :

$$\begin{aligned} u^+ &= u^- = s \frac{R'}{R' + R''}, \\ \sum_k \frac{e_k - u^+}{R_k} &= 0. \end{aligned}$$

En substituant u^+ dans la seconde équation, on arrive à :

$$\sum_k \frac{e_k}{R_k} - s \frac{R'}{R' + R''} \sum_k \frac{1}{R_k} = 0. \quad (5.7)$$

En isolant les termes en s , on obtient finalement :

$$s = \left(1 + \frac{R''}{R'}\right) (\|R_k) \sum_k \frac{e_k}{R_k}. \quad (5.8)$$

Amplificateur réel

On suppose maintenant que le gain et l'impédance d'entrée sont finis et que l'impédance de sortie est non nulle. On peut simplement corriger l'expression idéale avec le coefficient multiplicatif :

$$\frac{1}{1 + \frac{1}{\mu\beta}}, \quad (5.9)$$

où β vaut simplement :

$$\beta = \frac{R'}{R' + R''}, \quad (5.10)$$

et la sortie :

$$s = \frac{\mu}{1 + \mu\beta} (\|R_k) \sum_k \frac{e_k}{R_k}. \quad (5.11)$$

Pour compenser les courants de polarisation, on peut imposer que les résistances vues sur les entrées + et - soient identiques, c'est-à-dire :

$$R' \| R'' = \| R_k. \quad (5.12)$$

L'expression (5.11) se simplifie alors :

$$s = \frac{R''}{\left(1 + \frac{1}{\mu\beta}\right)} \sum_k \frac{e_k}{R_k}. \quad (5.13)$$

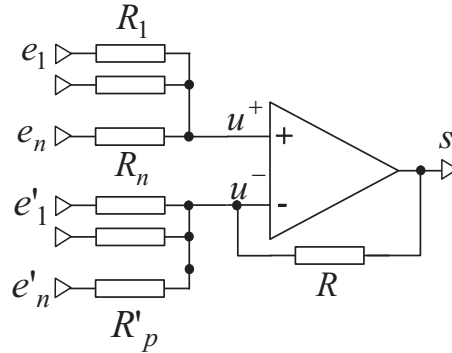


FIG. 5.3 – Montage additionneur-soustracteur

5.2.3 Remarque sur les entrées non utilisées

Les deux montages se comportent différemment pour des entrées non utilisées, laissées en l'air.

Dans le montage inverseur, puisque l'entrée $u^- \approx 0$, une entrée k inutilisée peut être laissée en l'air. En effet, le courant $i_k = 0$. Or $i_k = (e_k - u^-)/R_k$, donc $i_k = 0 \Leftrightarrow e_k = 0$.

Au contraire, pour le montage non inverseur, l'entrée $u^+ = sR'/(R' + R'') \neq 0$. Une entrée e_k laissée en l'air, associée à un courant $i_k = 0$, est donc équivalente à $e_k = u^+ = sR'/(R' + R'')$!

5.2.4 Additionneur-soustracteur

Ce montage est obtenu en combinant les montages inverseur et non inverseur (Figure 5.3). On a alors $u^+ = u^- = u$. En écrivant que les courants dans les deux entrées sont nuls :

$$\begin{cases} \sum_k \frac{e_k - u}{R_k} = 0 \\ \sum_k \frac{e'_k - u}{R'_k} + \frac{s - u}{R} = 0. \end{cases} \quad (5.14)$$

En isolant les termes en u , on obtient :

$$\begin{cases} \sum_k \frac{e_k}{R_k} = u \sum_k \frac{1}{R_k} \\ \sum_j \frac{e'_j}{R'_j} - u \left(\sum_j \frac{1}{R'_j} + \frac{1}{R} \right) + \frac{s}{R} = 0. \end{cases} \quad (5.15)$$

En remplaçant u par sa valeur tirée de la première équation de (5.15), la

seconde équation de (5.15) devient :

$$\sum_j \frac{e'_j}{R'_j} - \frac{\sum_k \frac{e_k}{R_k}}{\sum_k \frac{1}{R_k}} \left(\sum_j \frac{1}{R'_j} + \frac{1}{R} \right) + \frac{s}{R} = 0, \quad (5.16)$$

d'où :

$$s = \frac{R}{\sum_k \frac{1}{R_k}} \left(\sum_j \frac{1}{R'_j} + \frac{1}{R} \right) \sum_k \frac{e_k}{R_k} - R \sum_j \frac{e'_j}{R'_j}. \quad (5.17)$$

Si on réalise l'égalité des résistances vues sur chaque entrée de l'amplificateur, c'est-à-dire si :

$$\frac{1}{R} + \sum_j \frac{1}{R'_j} = \sum_k \frac{1}{R_k}, \quad (5.18)$$

on arrive à l'expression :

$$s = R \left(\sum_k \frac{e_k}{R_k} - \sum_j \frac{e'_j}{R'_j} \right). \quad (5.19)$$

Cette expression de l'additionneur-soustracteur n'est vrai que si la relation (5.18) est satisfaite. Dans le cas contraire, posons :

$$\frac{1}{R} + \sum_j \frac{1}{R'_j} = K \sum_k \frac{1}{R_k}, \quad (5.20)$$

où K est une constante différente de 1, la sortie est égale à :

$$s = R \left(K \sum_k \frac{e_k}{R_k} - \sum_j \frac{e'_j}{R'_j} \right). \quad (5.21)$$

Cette erreur introduit donc une différence de gain entre les entrées positives et négatives.

5.2.5 Amplificateur à gain variable

Ce montage permet de réaliser un amplificateur à gain variable pour les montages précédents. Il suffit de modifier la contre-réaction sortie/entrée selon l'idée de la figure 5.4.

L'idée est de contrôler la portion de la tension de sortie s ré-injectée sur l'entrée, à l'aide d'une résistance variable ρ . Notons $\alpha\rho$ la portion de

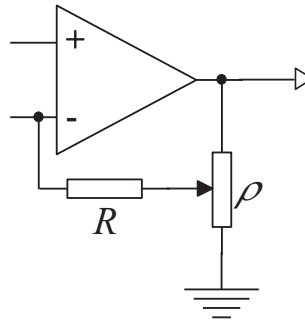


FIG. 5.4 – Montage amplificateur à gain variable

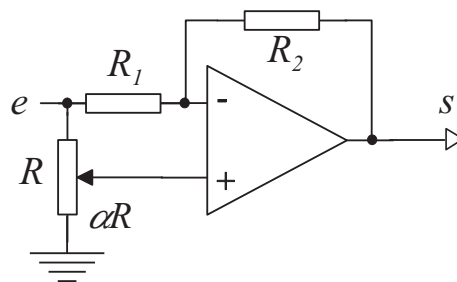


FIG. 5.5 – Montage amplificateur à gain variable entre +1 et -1

résistance ρ vue entre le point d'ajustement et la masse, en utilisant le schéma équivalent de Thévenin, le courant vers l'entrée - est :

$$i = \frac{\alpha s}{R + \alpha(1 - \alpha)\rho}, \quad (5.22)$$

qui se simplifie en :

$$i = \frac{\alpha s}{R}, \quad (5.23)$$

si $\rho \ll R$. Dans les expressions précédentes, en remplaçant s par αs , on fait apparaître un gain $g = 1/\alpha$ supplémentaire. Par exemple, (5.21) devient :

$$s = \frac{R}{\alpha} \left(K \sum_k \frac{e_k}{R_k} - \sum_j \frac{e'_j}{R'_j} \right). \quad (5.24)$$

Puisque $0 \leq \alpha \leq 1$, ce gain varie dans le large gamme $1 \leq g \leq +\infty$.

5.2.6 Montage à gain variable de +1 à -1

Le principe du montage est donné à la figure 5.5. Si l'amplificateur est idéal, en notant αR la portion de résistance R entre le point de réglage et la

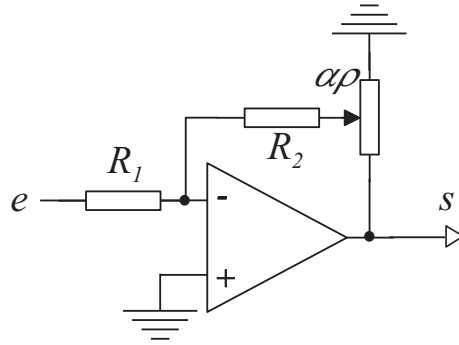


FIG. 5.6 – Augmentation de l'impédance d'entrée d'un montage inverseur

masse, on a simplement :

$$u^+ = u^- = u = \alpha e. \quad (5.25)$$

En écrivant que les courants dans les résistances R_1 et R_2 sont identiques, on a alors :

$$\begin{aligned} \frac{e - u}{R_1} + \frac{s - u}{R_2} &= 0 \\ \frac{e - \alpha e}{R_1} + \frac{s - \alpha e}{R_2} &= 0 \\ e \left(\frac{1 - \alpha}{R_1} - \frac{\alpha}{R_2} \right) &= -\frac{s}{R_2}, \end{aligned}$$

d'où finalement :

$$s = -e \left((1 - \alpha) \frac{R_2}{R_1} - \alpha \right). \quad (5.26)$$

En étudiant la fonction $f(\alpha) = (1 - \alpha)G - \alpha$, on montre facilement que $-1 \leq f(\alpha) \leq G$. Pour $G = R_2/R_1 = 1$, on a simplement $-1 \leq f(\alpha) \leq 1$.

5.2.7 Augmentation de l'impédance d'entrée d'un montage inverseur

L'impédance d'entrée d'un montage inverseur dépend de la résistance R_1 , entre l'entrée e du montage et u^- de l'amplificateur. Si on veut un grand gain, il faut $R_2 \gg R_1$, ce qui s'accompagne soit d'une augmentation de R_2 soit d'une diminution de R_1 , soit des deux. Pour éviter de trop réduire R_1 et par conséquent l'impédance d'entrée du montage, on propose le montage de la figure 5.6.

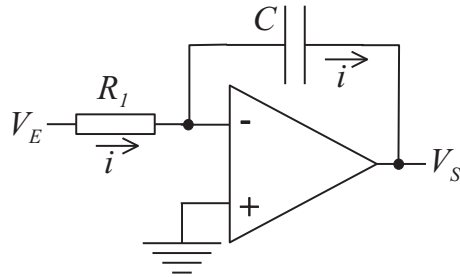


FIG. 5.7 – Montage intégrateur de base

Comme dans le montage à gain variable, on ne ré-injecte qu'une portion αs de la sortie à l'aide de la résistance ajustable ρ (ou d'un pont résistif). Avec un amplificateur idéal, en utilisant la représentation équivalente de Thévenin, on a :

$$\frac{e}{R_1} + \frac{s\alpha}{R_2 + \alpha(1 - \alpha)\rho} = 0. \quad (5.27)$$

Si $\rho \ll R_2$, on peut écrire :

$$\frac{e}{R_1} + \frac{s\alpha}{R_2} = 0, \quad (5.28)$$

d'où finalement :

$$s = -\frac{R_2}{\alpha R_1} e. \quad (5.29)$$

Ce montage permet donc, à gain fixé, d'augmenter la valeur de la résistance R_1 d'un facteur $1/\alpha$.

5.3 Montage intégrateur

Ce montage est un circuit de base, qui permet de calculer l'intégrale d'une fonction ou d'un signal. Il est également utilisé comme bloc élémentaire dans de nombreux systèmes plus complexes.

5.3.1 Montage de base

Le montage intégrateur de base est représenté à la figure 5.7. Si l'amplificateur est idéal, on obtient l'équation différentielle :

$$i = -C \frac{dV_s(t)}{dt} = \frac{V_e(t)}{R_1}. \quad (5.30)$$

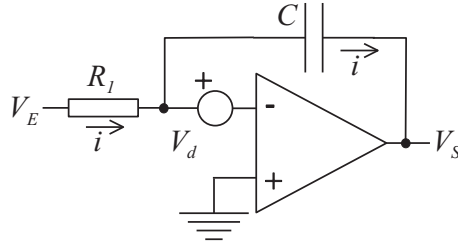


FIG. 5.8 – Intégrateur : influence de la tension de déport

En intégrant l'équation, on arrive à :

$$V_s(t) = V_s(0) - \frac{1}{R_1 C} \int_0^t V_e(\tau) d\tau. \quad (5.31)$$

Remarque. En notant ${}_s(p)$ et $\mathcal{V}_e(p)$ les transformées de Laplace de V_s et de V_e , où p est la variable symbolique, on peut aussi écrire dans la représentation de Laplace :

$${}_s(p) = -\frac{e(p)}{R_1 C p}. \quad (5.32)$$

On retrouve un terme en $1/p$ dans la fonction de transfert, terme qui correspond à un intégrateur pur. Rappelons cependant que la notation pratique de fonction de transfert suppose des conditions initiales nulles, si bien qu'en repassant dans le domaine temporel, on oublie souvent de tenir compte des conditions initiales. Pour cette raison, on préférera l'écriture sous forme d'équation différentielle.

5.3.2 Influence de la tension de déport de l'amplificateur

La tension de déport de l'amplificateur est modélisée par un générateur de tension continue, V_d , placé devant l'une des entrées, u^+ ou u^- (figure 5.8). En supposant idéaux les autres paramètres de l'amplificateur, on écrit :

$$i = -C \frac{d(V_s(t) - V_d)}{dt} = \frac{V_e(t) - V_d}{R_1}. \quad (5.33)$$

Puisque V_d est une tension continue, c'est-à-dire constante (aux dérivées de température près), sa dérivée par rapport à t est nulle et (5.33) devient :

$$\frac{dV_s(t)}{dt} = -\frac{V_e(t)}{R_1 C} + \frac{V_d}{R_1 C}, \quad (5.34)$$

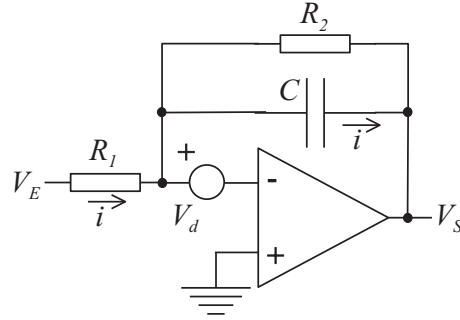


FIG. 5.9 – Correction de l'influence de la tension de déport

soit, après intégration :

$$V_s(t) = V_s(0) - \frac{1}{R_1 C} \int_0^t V_e(\tau) d\tau + \frac{V_d}{R_1 C} t. \quad (5.35)$$

Si l'on tient compte de la tension de déport V_d , la tension de sortie V_s est modifiée par un terme d'erreur qui augmente (ou diminue selon le signe de V_d) linéairement avec le temps, et conduit à la saturation de l'intégrateur.

5.3.3 Correction de la tension de déport

Pour éviter la saturation de l'intégrateur, on limite l'erreur due à la tension de déport en plaçant une résistance R_2 en parallèle sur la capacité C (Figure 5.9). En supposant que tous les paramètres, hormis la tension de déport, sont idéaux, on peut alors écrire :

$$\frac{V_e(t) - V_d}{R_1} = -C \frac{d(V_s(t) - V_d)}{dt} - \frac{V_s(t) - V_d}{R_2}, \quad (5.36)$$

d'où l'équation différentielle :

$$\frac{dV_s(t)}{dt} + \frac{V_s(t)}{R_2 C} = -\frac{V_e(t)}{R_1 C} + \frac{V_d}{C} \frac{R_1 + R_2}{R_1 R_2}. \quad (5.37)$$

En absence d'entrée ($V_e(t) = 0$), la sortie, qui correspond seulement au terme d'erreur, se réduit à :

$$\frac{d\tilde{V}_s(t)}{dt} + \frac{\tilde{V}_s(t)}{R_2 C} = \frac{V_d}{C} \frac{R_1 + R_2}{R_1 R_2}. \quad (5.38)$$

En intégrant l'équation différentielle homogène, on obtient la solution générale de l'équation (5.38) sans second membre :

$$\tilde{V}_{s_{g0}}(t) = K \exp\left(-\frac{t}{R_2 C}\right). \quad (5.39)$$

On trouve facilement une solution particulière de l'équation complète (5.38) :

$$\tilde{V}_{s_0}(t) = V_d \left(1 + \frac{R_2}{R_1}\right). \quad (5.40)$$

La solution générale de l'équation complète est obtenue en additionnant la solution générale de l'équation homogène et la solution particulière :

$$\tilde{V}_{s_g}(t) = K \exp\left(-\frac{t}{R_2 C}\right) + V_d \left(1 + \frac{R_2}{R_1}\right). \quad (5.41)$$

On détermine la constante K à partir de la condition initiale. A l'instant $t = 0$, si la capacité C est déchargée, $V_s(0) = V_d$, on peut écrire :

$$\tilde{V}_{s_g}(0) = V_d = K \exp(0) + V_d \left(1 + \frac{R_2}{R_1}\right), \quad (5.42)$$

d'où :

$$K = -V_d \frac{R_2}{R_1}. \quad (5.43)$$

En reportant (5.43) dans la solution générale (5.41), on a finalement :

$$\tilde{V}_{s_g}(t) = V_d \left[1 + \frac{R_2}{R_1} \left(1 - \exp\left(-\frac{t}{R_2 C}\right)\right)\right]. \quad (5.44)$$

La correction due à la résistance R_2 permet de limiter asymptotiquement l'erreur en sortie par la valeur $V_d(1 + R_2/R_1)$. On peut donc facilement régler l'erreur maximale en choisissant judicieusement la résistance R_2 .

5.3.4 Influence de l'impédance d'entrée de l'amplificateur

On suppose que le gain μ ainsi que l'impédance d'entrée Z_e sont finis. En utilisant les résultats du chapitre 4, l'influence de ces deux paramètres est rassemblée dans le seul terme $\mu(Z_e)$. Tous les autres paramètres sont supposés idéaux, en particulier la tension de déport. On peut donc corriger la fonction de transfert idéale avec le terme correctif :

$$\frac{1}{1 + \frac{1}{\mu(Z_e)\beta}}, \quad (5.45)$$

où

$$\beta = \frac{R_1 Cp}{1 + R_1 Cp}, \quad (5.46)$$

et :

$$\mu(Z_e) = \frac{\mu_0}{1 + \frac{R_1 \|(1/Cp)}{Z_e}} = \frac{\mu_0}{1 + \frac{R_1}{Z_e(1+R_1 Cp)}}. \quad (5.47)$$

Le terme correctif (5.45) s'écrit alors :

$$\frac{1}{1 + \frac{1}{\mu(Z_e)\beta}} = \frac{\mu_0 Z_e R_1 Cp}{(Z_e + R_1)(1 + (R_1 \| Z_e)(1 + \mu_0)Cp)}. \quad (5.48)$$

En appliquant ce terme correctif au gain idéal (5.32), on obtient :

$$\frac{\mathcal{V}_s(p)}{\mathcal{V}_e(p)} = - \frac{1}{R_1 Cp} \frac{\mu_0 Z_e R_1 Cp}{(Z_e + R_1)[1 + (1 + \mu_0)(R_1 \| Z_e)Cp]}. \quad (5.49)$$

Enfin, après mise en forme, on arrive à la fonction de transfert :

$$\frac{\mathcal{V}_s(p)}{\mathcal{V}_e(p)} = - \frac{\mu_0 Z_e}{(Z_e + R_1)} \frac{1}{[1 + (1 + \mu_0)(R_1 \| Z_e)Cp]}. \quad (5.50)$$

Cette expression montre que, pour des fréquences très basses ($p \rightarrow 0$), le module $|\mathcal{V}_s(p)/\mathcal{V}_e(p)|$ devient :

$$\left| \frac{\mathcal{V}_s(p)}{\mathcal{V}_e(p)} \right| = \frac{\mu_0 Z_e}{(Z_e + R_1)}. \quad (5.51)$$

La fonction de transfert est un filtre passe-bas du premier ordre avec une coupure à la pulsation :

$$\omega_c = \frac{1}{(\mu_0 + 1)(R_1 \| Z_e)C}. \quad (5.52)$$

Les courbes de l'intégrateur idéal et réel (avec Z_e et μ_0 finis) coupent l'axe 0 dB aux pulsations idéale, ω_i , et réelle, ω_r , très voisines :

$$\omega_i = 1/(R_1 C)$$

$$\omega_r = \frac{\mu_0}{\mu_0 + 1} \frac{1}{R_1 C}.$$

5.3.5 Réponse à un échelon

Les différences entre l'intégrateur idéal et l'intégrateur réel seront sensibles sur la réponse impulsionnelle. En effet, dans le cas idéal, la tension varie linéairement avec le temps t ; dans le second cas, la tension varie exponentiellement avec le temps t .

Pour une entrée $e(t) = E_0\epsilon(t)$ où $\epsilon(t)$ est la fonction échelon de Heaviside, on a $E = E_0/p$ d'où, en reportant dans la relation (5.50), la transformée de Laplace de la sortie vaut :

$$S = -\frac{E_0}{p} \frac{\mu_0 Z_e}{(Z_e + R_1)} \frac{1}{(1 + (1 + \mu_0)(R_1 \| Z_e)Cp)}. \quad (5.53)$$

Pour trouver $V_s(t)$, on pose $\tau_c = (1 + \mu_0)(R_1 \| Z_e)C$, et on décompose la fraction rationnelle en p en éléments simples :

$$\begin{aligned} S &= -\frac{E_0\mu_0 Z_e}{(Z_e + R_1)} \left(\frac{1}{p(1 + \tau_c p)} \right), \\ &= -\frac{E_0\mu_0 Z_e}{(Z_e + R_1)} \left(\frac{A}{p} + \frac{B}{(1 + \tau_c p)} \right). \end{aligned}$$

On trouve facilement $A = 1$ et $B = -\tau_c$, d'où l'expression :

$$S = -\frac{E_0\mu_0 Z_e}{(Z_e + R_1)} \left(\frac{1}{p} - \frac{1}{(p + 1/\tau_c)} \right). \quad (5.54)$$

En prenant la transformée de Laplace inverse, on en déduit :

$$\begin{aligned} V_s(t) &= -\frac{E_0\mu_0 Z_e}{(Z_e + R_1)} (\epsilon(t) - \exp(-t/\tau_c)\epsilon(t)), \\ &= -\frac{E_0\mu_0 Z_e}{(Z_e + R_1)} \epsilon(t)(1 - \exp(-t/\tau_c)). \end{aligned} \quad (5.55)$$

Ainsi, lorsque $t \rightarrow +\infty$, $V_s(t)$ croît exponentiellement vers la tension $-\frac{E_0\mu_0 Z_e}{(Z_e + R_1)}$ avec la constante de temps τ_c .

On peut calculer l'erreur entre l'intégrateur idéal et réel, en effectuant un développement au second ordre du terme exponentiel de $V_s(t)$. En factorisant avec la tension idéale (qui croît linéairement avec t), on obtient :

$$V_s(t) \simeq -\frac{E_0\mu_0 Z_e}{(Z_e + R_1)} t\epsilon(t) \left(1 - \frac{t}{2\tau_c} \right). \quad (5.56)$$

On observe que l'erreur d'intégration est une erreur par défaut (signe $-$) qui croît avec le temps. Sa valeur relative est :

$$-\frac{t}{2\tau_c}. \quad (5.57)$$

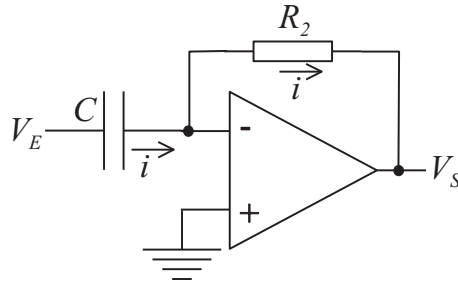


FIG. 5.10 – Montage dérivateur de base

5.4 Montage dérivateur

Ce montage (Figure 5.10) est un circuit de base, qui permet de calculer la dérivée d'une fonction ou d'un signal. Il est également utilisé comme bloc élémentaire dans de nombreux systèmes plus complexes.

5.4.1 Cas idéal

On écrit que le courant dans la capacité C est égal au courant dans la résistance R_2 :

$$C \frac{dV_e(t)}{dt} = -\frac{V_s(t)}{R_2}. \quad (5.58)$$

En notant $\tau_2 = R_2 C$, on en déduit la relation :

$$V_s(t) = -R_2 C \frac{dV_e(t)}{dt} = -\tau_2 \frac{dV_e(t)}{dt}. \quad (5.59)$$

On peut aussi écrire en utilisant les transformées de Laplace :

$$\mathcal{V}_s(p) = -R_2 C p \mathcal{V}_e(p) = -\tau_2 p \mathcal{V}_e(p). \quad (5.60)$$

Ces relations sont valables si l'amplificateur est idéal. Il en est autrement avec un circuit réel, mais, contrairement au circuit intégrateur, ce sont d'autres paramètres réels qui affectent le fonctionnement de ce montage.

Influence de la tension de déport

Si l'on tient compte de la tension de déport, on peut écrire les équations :

$$C \frac{d(V_e(t) - V_d)}{dt} = -\frac{V_s(t) - V_d}{R_2}. \quad (5.61)$$

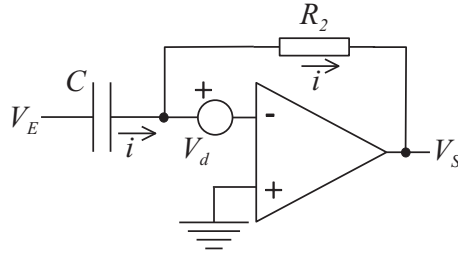


FIG. 5.11 – Montage dérivateur avec tension de déport

Or, V_d est une tension continue donc sa dérivée par rapport à t est nulle, d'où :

$$C \frac{dV_e}{dt}(t) = -\frac{V_s(t) - V_d}{R_2}, \quad (5.62)$$

et finalement :

$$V_s(t) = -R_2 C \frac{dV_e}{dt}(t) + V_d. \quad (5.63)$$

La tension de déport a donc peu d'influence sur la sortie du montage dérivateur : elle n'introduit qu'un décalage égal à V_d .

Influence de la réponse en fréquence de l'amplificateur

On suppose maintenant que l'amplificateur a une réponse en fréquence $\mu(p)$ du premier ordre, c'est-à-dire :

$$\mu(p) = \frac{\mu_0}{1 + \tau p}. \quad (5.64)$$

Tous les autres paramètres étant supposés idéaux, on prend en compte cette erreur en corrigeant la réponse idéale avec le terme correctif :

$$\frac{1}{1 + \frac{1}{\mu(p)\beta}}, \quad (5.65)$$

où $\mu(p)$ est donné par (5.64) et :

$$\beta = \frac{1/Cp}{1/Cp + R_2} = \frac{1}{1 + R_2 Cp} = \frac{1}{1 + \tau_2 p}. \quad (5.66)$$

On obtient donc :

$$\frac{\mathcal{V}_s(p)}{\mathcal{V}_e(p)} = -\tau_2 p \frac{1}{1 + \frac{1}{\mu(p)\beta}},$$

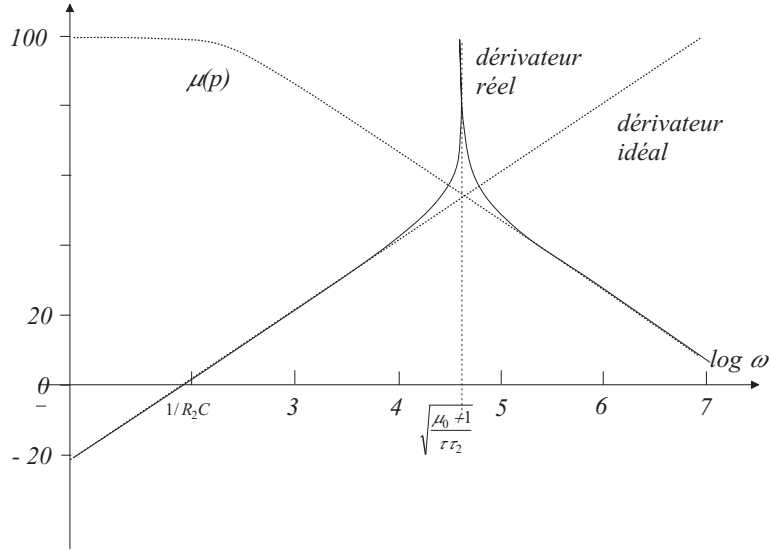


FIG. 5.12 – Réponse en fréquence du dérivateur réel. En abscisses : ω en échelle logarithmique ; en ordonnées, le module du rapport $\mathcal{V}_s(p)/\mathcal{V}_e(p)$ en dB.

$$\begin{aligned}
 &= -\tau_2 p \frac{1}{1 + \frac{(1+\tau p)(1+\tau_2 p)}{\mu_0}}, \\
 &= -\tau_2 p \frac{\mu_0}{\mu_0 + 1 + (\tau + \tau_2)p + \tau\tau_2 p^2}, \\
 &= -\frac{\tau_2 p}{\tau\tau_2} \frac{\mu_0}{\left(p^2 + \frac{\tau+\tau_2}{\tau\tau_2} p + \frac{\mu_0+1}{\tau\tau_2}\right)}, \\
 &= -\frac{\mu_0\tau_2}{\tau + \tau_2} \frac{\frac{\tau+\tau_2}{\tau\tau_2} p}{\left(p^2 + \frac{\tau+\tau_2}{\tau\tau_2} p + \frac{\mu_0+1}{\tau\tau_2}\right)}. \tag{5.67}
 \end{aligned}$$

Cette dernière équation est l'expression d'un filtre passe-bande du second ordre de pulsation centrale $\omega_0 = \sqrt{(\mu_0 + 1)/(\tau\tau_2)}$ et de largeur de bande $\Delta\omega = (\tau_2 + \tau)/(\tau\tau_2)$. Le gain à l'accord est égal à $\mu_0\tau_2/(\tau + \tau_2)$. On remarque sur la courbe 5.12 que la réponse du dérivateur réel est très différente de celle du dérivateur idéal pour des pulsations supérieures au dixième de la pulsation de résonance ω_0 , environ. Au delà de ω_0 , le comportement du dérivateur réel est dominé par la réponse en fréquence du filtre, et, asymptotiquement, chute à -6 dB/octave (ou -20 dB/décade).

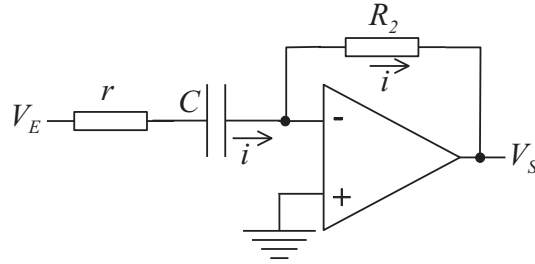


FIG. 5.13 – Compensation du dérivateur.

Correction du dérivateur

Le comportement asymptotique, inhérent à la réponse $\mu(p)$, ne peut pas être corrigé. En revanche, il est possible d'éviter l'effet résonnant en ajoutant une petite résistance r en série avec la capacité C (Figure 5.13).

Dans le cas idéal, on écrit que les courants sont identiques (dans le domaine de Laplace) :

$$\frac{\mathcal{V}_e(p)}{r + 1/Cp} = -\frac{\mathcal{V}_s(p)}{R_2}, \quad (5.68)$$

d'où :

$$\frac{\mathcal{V}_s(p)}{\mathcal{V}_e(p)} = -\frac{R_2 Cp}{1 + rCp}. \quad (5.69)$$

La réponse fait apparaître le terme dérivateur (terme $\tau_2 p$ au numérateur) mais aussi un pôle à la pulsation $1/rC$ que l'on peut contrôler avec la résistance r afin de casser la résonance (Figure 5.14). Pour éviter la résonance, il suffit de choisir la constante de temps $rC \gg \sqrt{(\tau R_2 C)/\mu_0}$, c'est-à-dire $r \gg \sqrt{(\tau R_2)/C\mu_0}$. Si l'on tient compte de la réponse en fréquence $\mu(p)$ de l'amplificateur, on obtient l'équation :

$$\frac{\mathcal{V}_s(p)}{\mathcal{V}_e(p)} = -\frac{R_2 Cp}{1 + rCp + \frac{\tau(r+R_2)C}{\mu_0+1} p^2}. \quad (5.70)$$

Dans cette dernière équation, le coefficient d'amortissement du polynôme du second degré en p vaut :

$$\zeta \simeq \frac{rC\sqrt{\mu_0}}{2\sqrt{\tau\tau_2}}. \quad (5.71)$$

On remarque que $\zeta \gg 1$, ce qui garantit un suramortissement. Autrement dit, la réponse du dérivateur corrigé fait apparaître 3 zones : pour $p < 1/rC$, le circuit se comporte comme un bon dérivateur ; pour $1/rC < p <$

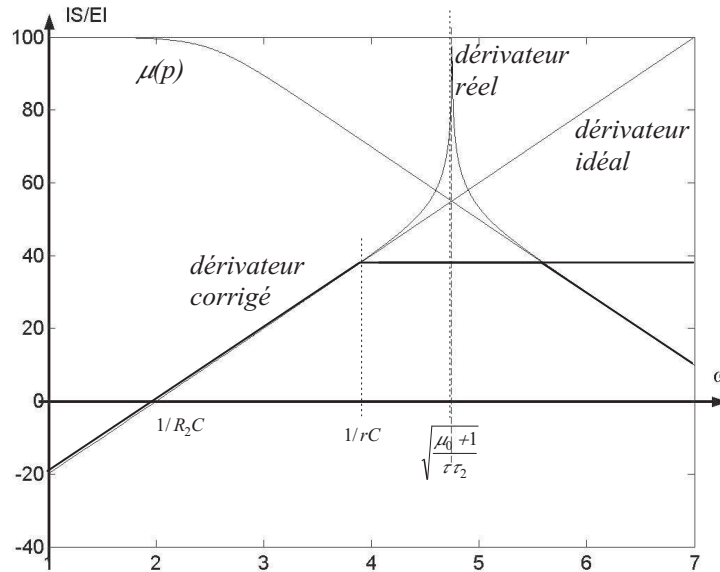


FIG. 5.14 – Réponse du dérivateur compensé.

$(\mu_0 r)/(\tau R_2)$, le circuit se comporte comme un amplificateur ; pour $p > (\mu_0 r)/(\tau R_2)$, il se comporte comme un intégrateur !

5.5 Amplificateur différentiel d'instrumentation

Ce montage est le premier étage pour le conditionnement de signaux très faibles (courants ou tensions) issus de capteurs divers. Il doit généralement être caractérisé par une grande impédance d'entrée, un gain ajustable et une réjection de mode commun importante.

5.5.1 Position du problème

Considérons le montage différentiel de la figure 5.15, qui est un additionneur-soustracteur à seulement 2 entrées. En supposant l'amplificateur idéal, on a en particulier $u^+ = u^- = u$, et on écrit les relations :

$$\begin{cases} u &= e_2 \frac{R_2'}{R_1' + R_2'} \\ \frac{e_1 - u}{R_1} &= \frac{u - V_s}{R_2} \end{cases} \quad (5.72)$$

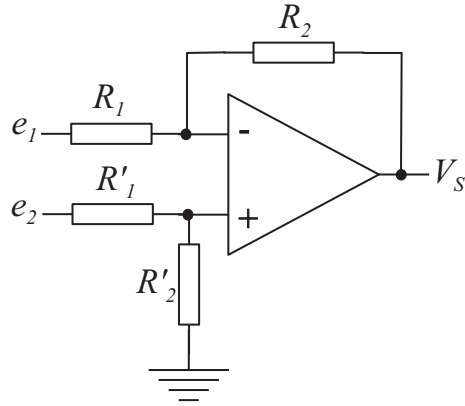


FIG. 5.15 – Amplificateur différentiel.

En remplaçant u par sa valeur, on a :

$$\begin{cases} \frac{e_1}{R_1} - e_2 \frac{R'_2}{R'_1 + R'_2} \left(\frac{R_1 + R_2}{R_1 R_2} \right) = -\frac{V_s}{R_2}, \\ \frac{R_2}{R_1} \left(e_1 - \frac{e_2 R'_2 (R_1 + R_2)}{R_2 (R'_1 + R'_2)} \right) = -V_s. \end{cases} \quad (5.73)$$

Soit finalement :

$$V_s = -\frac{R_2}{R_1} \left(e_1 - e_2 \frac{R'_2 (R_1 + R_2)}{R_2 (R'_1 + R'_2)} \right), \quad (5.74)$$

qui se simplifie, si $R_1 = R'_1$ et $R_2 = R'_2$:

$$V_s = -\frac{R_2}{R_1} (e_1 - e_2). \quad (5.75)$$

Ce montage simple présente trois inconvénients majeurs :

- les impédances d'entrées sur les deux entrées ne sont pas identiques, ce qui peut déséquilibrer le montage,
- les impédances d'entrée sont limitées : en effet, on ne peut pas augmenter les valeurs des résistances R_1 et R_2 sans risque de créer des erreurs importantes (courants de déport),
- la précision limitée des résistances entraîne une erreur de mode commun.

Erreur due à la précision limitée des résistances

Reprenons l'équation (5.74), et posons :

$$k = \frac{R'_2 (R_1 + R_2)}{R_2 (R'_1 + R'_2)}. \quad (5.76)$$

Dans le cas idéal, $k = 1$. Calculons la différentielle logarithmique dk/k :

$$\left\{ \begin{aligned} \frac{dk}{k} &= \frac{dR'_2}{R'_2} + \frac{d(R_1+R_2)}{(R_1+R_2)} - \frac{dR_2}{R_2} - \frac{d(R'_1+R'_2)}{(R'_1+R'_2)}, \\ &= \frac{dR'_2}{R'_2} + \frac{dR_1}{(R_1+R_2)} + \frac{dR_2}{(R_1+R_2)} - \frac{dR_2}{R_2} - \frac{dR'_1}{(R'_1+R'_2)} - \frac{dR'_2}{(R'_1+R'_2)}, \\ &= \frac{dR'_2}{R'_2} \left(1 - \frac{R'_2}{(R'_1+R'_2)}\right) + \frac{dR_1}{R_1} \frac{R_1}{(R_1+R_2)} + \frac{dR_2}{R_2} \left(\frac{R_2}{(R_1+R_2)-1}\right) - \frac{dR'_1}{R'_1} \frac{R'_1}{(R'_1+R'_2)}, \\ &= \frac{dR'_2}{R'_2} \frac{R'_1}{(R'_1+R'_2)} + \frac{dR_1}{R_1} \frac{R_1}{(R_1+R_2)} - \frac{dR_2}{R_2} \frac{R_1}{(R_1+R_2)} - \frac{dR'_1}{R'_1} \frac{R'_1}{(R'_1+R'_2)}. \end{aligned} \right. \quad (5.77)$$

Pour passer aux erreurs $\Delta k/k$, on prend les valeurs absolues des coefficients et on remplace les termes différentiels dR_i/R_i par les termes d'erreur $\Delta R_i/R_i$. En supposant que les erreurs relatives sur les résistances sont toutes identiques et égales à $\Delta R/R$, on a :

$$\begin{aligned} \frac{\Delta k}{k} &= \frac{\Delta R}{R} \left(\frac{R'_1}{(R'_1+R'_2)} + \frac{R_1}{(R_1+R_2)} \frac{R_1}{(R_1+R_2)} + \frac{R'_1}{(R'_1+R'_2)} \right), \\ &= 2 \frac{\Delta R}{R} \left(\frac{R'_1}{(R'_1+R'_2)} + \frac{R_1}{(R_1+R_2)} \right). \end{aligned} \quad (5.78)$$

Les résistances R_i étant voisines des résistances R'_i , on peut écrire :

$$\frac{\Delta k}{k} = 4 \frac{\Delta R}{R} \frac{R_1}{(R_1+R_2)}. \quad (5.79)$$

Avec des résistances de précision ($\Delta R/R = 1\%$), une erreur $\Delta k < 10^{-3}$ exige un gain différentiel $G = R_2/R_1 > 39$. On peut alors écrire :

$$V_s = -\frac{R_2}{R_1}(e_1 - e_2) - \frac{R_2}{(R_1)} \Delta k e_2, \quad (5.80)$$

$$\simeq -\frac{R_2}{R_1}(e_1 - e_2) - \frac{R_2}{(R_1)} \Delta k V_{MC}, \quad (5.81)$$

où $V_{MC} = (e_1 + e_2)/2 \simeq e_2$. On a alors un gain de mode commun $G_{MC} = -\Delta k R_2/R_1$, soit une réjection de mode commun $RMC = 1/\Delta k$.

5.5.2 Première amélioration de l'additionneur-soustracteur

En ce qui concerne les impédances d'entrée, une première amélioration consiste à attaquer le montage au travers de deux amplificateurs montés en suiveurs de tension (Figure 5.16). Grace aux suiveurs, l'impédance d'entrée est très élevée sur chacune des entrées. Mais l'additionneur-soustracteur est le seul à disposer de gain. Cela veut dire, qu'à ses défauts propres, il faut

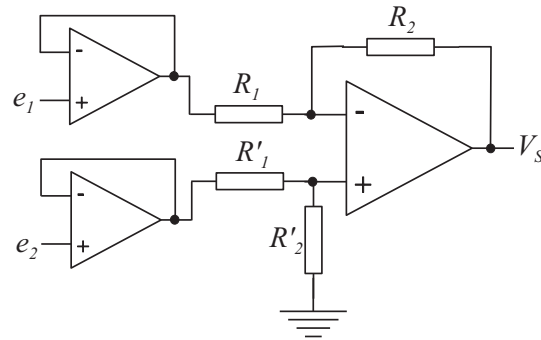


FIG. 5.16 – Amplificateur différentiel avec entrées sur deux suiveurs.

ajouter ceux des suiveurs. En particulier les tensions de déport introduisent une erreur sur les sorties des suiveurs qui valent $e_i - V_{d_i}$, où V_{d_i} est la tension de déport de l'amplificateur. Si les tensions d'entrée sont très faibles, ces décalages sont loin d'être négligeables : il faudrait alors choisir des amplificateurs de très haute qualité, donc très coûteux.

5.5.3 Seconde amélioration

On conserve l'idée de circuits d'entrée à grande impédance, mais on remplace les suiveurs par des montages de type inverseur à gain supérieur à 1. Cette idée supposerait d'avoir deux amplificateurs de haute qualité, mais le différentiel pourra être plus standard, puisqu'il travaillerait sur des signaux déjà amplifiés pour lesquels les erreurs propres à l'amplificateur seraient faibles.

Cependant, avec cette idée, les signaux e_1 et e_2 seraient amplifiés indépendamment et donc différemment. En particulier, s'il existe une forte tension de mode commun, le second étage (différentiel) risque fort de voir ses entrées saturées.

5.5.4 Solution optimale

On propose de réaliser un montage à deux étages. Le premier est à fort gain différentiel et à gain de mode commun unitaire. Le second est inspiré du montage différentiel de base (Fig. 5.15), de façon à contrôler le gain. Ce montage, illustré à la figure 5.17 est le montage communément appelé amplificateur d'instrumentation.

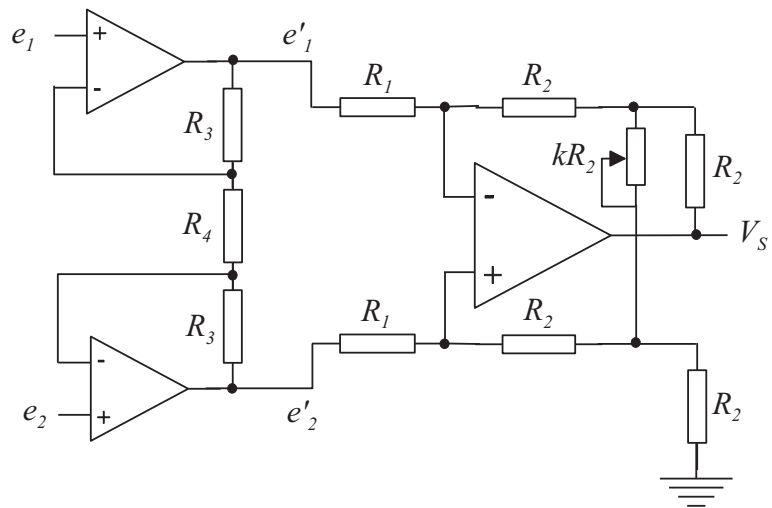


FIG. 5.17 – Amplificateur d'instrumentation.

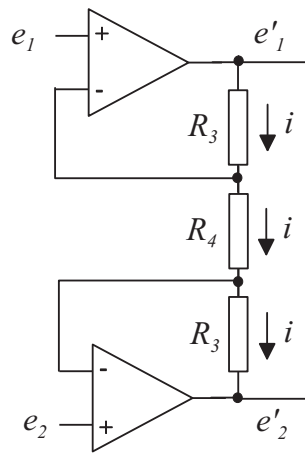


FIG. 5.18 – Premier étage de l'amplificateur d'instrumentation.

Calcul du premier étage

Si les amplificateurs sont idéaux, les courants d'entrée sont négligeables, par rapport aux courants traversant les résistances R_3 et R_4 . On peut donc considérer que ces deux résistances sont traversées par le même courant, que nous noterons i . On peut alors écrire :

$$\begin{cases} e'_1 = e_1 + R_3 i \\ e'_2 = e_2 - R_3 i \end{cases} \quad (5.82)$$

En sommant les deux équations, on obtient $e'_1 + e'_2 = e_1 + e_2$, soit un gain de mode commun $G_{mc} = 1$.

Calculons maintenant le gain différentiel, G_d . En effectuant la différence des deux dernière équations, on a :

$$e'_1 - e'_2 = (e_1 - e_2) + 2R_3 i. \quad (5.83)$$

On peut aussi exprimer le courant i , traversant la résistance R_4 :

$$i = \frac{e_1 - e_2}{R_4}. \quad (5.84)$$

En remplaçant dans (5.83), on a finalement :

$$e'_1 - e'_2 = (e_1 - e_2) \left(1 + 2 \frac{R_3}{R_4} \right), \quad (5.85)$$

soit un gain différentiel $G_d = 1 + 2R_3/R_4$.

Ce montage est universellement adopté dans les amplificateurs d'instrumentation. Cependant, il présente l'inconvénient d'avoir un gain difficilement réglable. En effet,

- régler R_3 , implique de modifier simultanément et de la même façon deux résistances,
- régler R_4 est délicat car cette résistance est reliée à deux points *chauds* (les entrées $-$) des amplificateurs. On pourrait à la rigueur remplacer R_4 par une résistance ajustable, mais pas par un potentiomètre, qui supposerait des fils de liaison longs.

On peut aussi s'interroger sur l'influence de la précision $\Delta R/R$ des deux résistances R_3 du montage. Pour étudier cette influence, notons R'_3 la résistance proche de la sortie e'_2 . On montre facilement que la précision joue sur

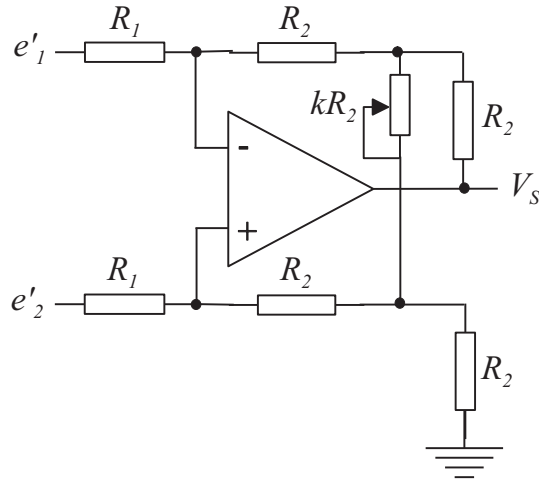


FIG. 5.19 – Second étage de l'amplificateur d'instrumentation.

le gain de mode commun. En effet, en ré-écrivant la somme des tensions, on a maintenant :

$$e'_1 + e'_2 = (e_1 + e_2) + 2 \frac{\Delta R}{R} \frac{R_3}{R_4} (e_1 - e_2), \quad (5.86)$$

d'où le gain de mode commun :

$$G_{mc} = 1 + 2 \frac{\Delta R}{R} \frac{R_3}{R_4} \frac{e_1 - e_2}{e_1 + e_2}. \quad (5.87)$$

En ce qui concerne le gain différentiel, on trouve :

$$e'_1 - e'_2 = (e_1 - e_2) + \frac{R_3 + R'_3}{R_4} (e_1 - e_2), \quad (5.88)$$

d'où le gain différentiel :

$$G_d = 1 + \frac{R_3 + R'_3}{R_4} \simeq 1 + 2 \frac{R_3}{R_4}. \quad (5.89)$$

On remarque que la précision des résistance n'a aucune importance sur le gain différentiel (cela change juste la valeur). Elle a seulement une influence faible sur le gain de mode commun, d'autant plus faible que $\Delta R/R$ et le rapport $(e_1 - e_2)/(e_1 + e_2)$ sont petits.

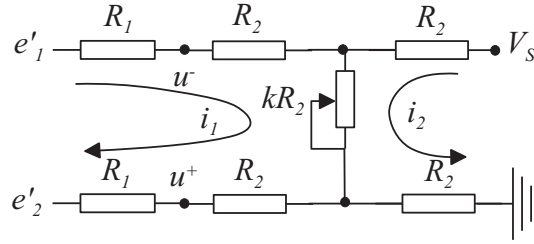


FIG. 5.20 – Schéma équivalent du second étage de l'amplificateur d'instrumentation.

Calcul du second étage

Le second étage (figure 5.19) peut être modélisé par le schéma électrique équivalent suivant de la figure 5.20 : les courants d'entrée de l'amplificateur opérationnel étant négligeables, on a séparé les deux entrées quoiqu'elles soient égales $u^+ = u^-$. En appliquant le principe de superposition dans les deux mailles du circuit, on peut considérer le courant i_1 circulant dans la maille 1 lorsque la sortie est en l'air ($i_2 = 0$), et le courant i_2 circulant dans la maille 2 lorsque les entrées e'_1 et e'_2 sont en l'air.

Dans la maille 1, on a donc :

$$e'_1 - e'_2 = [2(R_1 + R_2) + kR_2]i_1 + kR_2i_2. \quad (5.90)$$

De plus, en écrivant que $u^+ = u^-$, on a :

$$e'_1 - R_1i_1 = e'_2 + R_1i_1, \quad (5.91)$$

d'où l'on tire la relation :

$$e'_1 - e'_2 = 2R_1i_1. \quad (5.92)$$

En égalant les expressions (5.90) et (5.92), on tire :

$$\begin{aligned} [2(R_1 + R_2) + kR_2]i_1 + kR_2i_2 &= 2R_1i_1, \\ (2R_2 + kR_2)i_1 + kR_2i_2 &= 0, \\ (2 + k)i_1 + ki_2 &= 0, \end{aligned}$$

d'où finalement :

$$i_2 = -\frac{2+k}{k}i_1. \quad (5.93)$$

Dans la maille 2, on peut écrire :

$$V_s = (k+2)R_2i_2 + kR_2i_1. \quad (5.94)$$

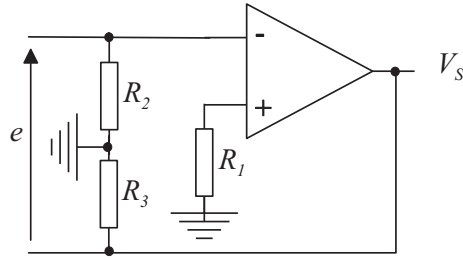


FIG. 5.21 – Amplificateur à très grande impédance d'entrée

En éliminant i_2 avec (5.93), on a :

$$V_s = \left(-\frac{(k+2)^2}{k} R_2 + k R_2 \right) i_1. \quad (5.95)$$

Puis en éliminant i_1 au profit de $e'_1 - e'_2$ avec (5.92), on arrive à :

$$V_s = 2 \frac{1+k}{k} \frac{R_2}{R_1} (e'_2 - e'_1). \quad (5.96)$$

Si les résistances ne sont égales qu'à la précision $\Delta R/R$ près, on peut montrer (avec un calcul d'erreur similaire à celui effectué précédemment) que l'erreur n'affecte que la valeur du gain différentiel.

Au total, en combinant les expressions (5.85) et (5.96), on a la relation :

$$V_s = 2 \left(\frac{1+k}{k} \right) \frac{R_2}{R_1} \left(1 + 2 \frac{R_3}{R_4} \right) (e_2 - e_1). \quad (5.97)$$

5.6 Amplificateur de tension à très grande impédance d'entrée

Ce montage (Figure 5.21) est issu d'un recueil de notes d'applications d'un fabricant de circuits, et le but de ce paragraphe est d'en effectuer une analyse critique.

5.6.1 Fonctionnement idéal

On a alors $u^+ = u^- = 0$, d'où $V_s = -e$, et aucun courant n'est fourni par la source de tension e . Ce qui correspond effectivement à une impédance

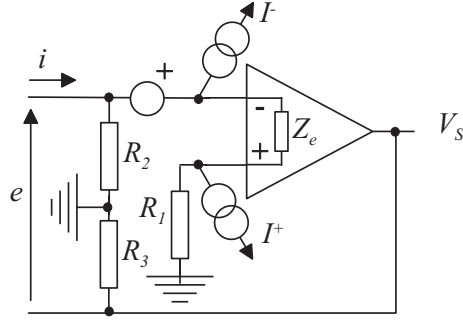


FIG. 5.22 – Amplificateur à très grande impédance d'entrée avec les paramètres réels, Z_e , V_d , I^+ et I^-

d'entrée apparemment infinie !

On peut cependant objecter que :

- la tension e doit être isolée de la masse, ce qui est une limitation qui peut s'avérer gênante,
- le courant i n'est probablement pas nul si l'on tient compte des paramètres réels de l'amplificateur, par exemple de l'impédance d'entrée Z_e , de la tension de décalage V_d et des courants de polarisation I^+ et I^- .

5.6.2 Cas d'un amplificateur réel

On suppose que l'amplificateur possède une tension de décalage, V_d , des courants de polarisation, I^+ et I^- , ainsi qu'une impédance d'entrée non nulle, Z_e (Figure 5.22).

Exprimons d'abord les tensions sur les deux entrées :

$$\begin{cases} u^+ &= -R_1 \left(I^+ + \frac{u^+ - u^-}{Z_e} \right) \\ u^- &= V_s + e + V_d \end{cases} \quad (5.98)$$

Calculons la différence $u^+ - u^-$:

$$\begin{aligned} u^+ - u^- &= -R_1 \left(I^+ + \frac{u^+ - u^-}{Z_e} \right) - V_s - e - V_d, \\ u^+ - u^- &= -\frac{R_1 I^+ + V_s + e + V_d}{1 + R_1/Z_e}. \end{aligned}$$

Or, $u^+ - u^- = V_s/\mu$, d'où, en factorisant les termes en V_s , on tire :

$$V_s = -\frac{\mu}{\mu + 1 + R_1/Z_e} (e + R_1 I^+ + V_d). \quad (5.99)$$

Si le gain en boucle ouverte vérifie $\mu \gg 1$ et $\mu \gg R_1/Z_e$, alors on a l'approximation¹ :

$$V_s \simeq -(e + R_1 I^+ + V_d). \quad (5.100)$$

La mesure de V_s est donc caractérisée par une erreur due à la tension de déport et au courant I^+ .

Afin d'évaluer l'impédance d'entrée du montage, calculons maintenant le courant d'entrée du montage, i :

$$\begin{aligned} i &= I^- + \frac{u^+ - u^-}{Z_e} + \frac{u^- - V_d}{R_2}, \\ i &= I^- + \frac{u^+ - u^-}{Z_e} + \frac{V_s + e}{R_2}, \\ i &= I^- - \frac{V_s}{\mu Z_e} + \frac{V_s + e}{R_2}, \\ i &= I^- + V_s \left(\frac{1}{R_2} - \frac{1}{\mu Z_e} \right) + \frac{e}{R_2}. \end{aligned} \quad (5.101)$$

En remplaçant V_s par l'expression (5.100) dans la dernière équation, on trouve :

$$i = \left(I^- - \frac{V_d}{R_2} - \frac{R_1 I^+}{R_2} + \frac{V_d}{\mu Z_e} + \frac{R_1 I^+}{\mu Z_e} \right) + \frac{e}{\mu Z_e}. \quad (5.102)$$

Cette expression montre que le courant d'entrée, i , est constitué de deux termes : le premier est une source de courant constant et le second correspond à une impédance μZ_e .

Application numérique et discussion

A titre d'exemple, calculons la tension V_s et le courant i pour un amplificateur opérationnel *SN52770* avec les caractéristiques suivantes : $\mu = 50000$, $Z_e = 10^8 \Omega$, $V_d = 2mV$, $I^+ = I^- = 15nA$. On prendra pour toutes les résistances $R_i = 10k\Omega$.

On trouve :

$$\begin{aligned} V_s &= e \pm 2,15mV, \\ i &= 200nA + \frac{e}{5000M\Omega}. \end{aligned}$$

¹équivalente à supposer $u^+ = u^-$

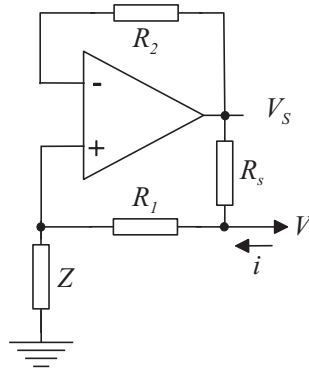


FIG. 5.23 – Multiplieur de capacité

Cet exemple montre que le comportement idéal et le comportement réel peuvent être sensiblement différents. Dans ce cas particulier, ce montage reste malgré tout très intéressant, car il présente une très grande impédance d'entrée et la source de courant parasite est faible si on choisit un bon amplificateur avec des paramètres I^+ , I^- et V_d faibles.

5.7 Convertisseur d'impédances

Les amplificateurs opérationnels peuvent être utilisés dans toute une gamme de montages pour simuler des composants passifs, capacité ou self.

5.7.1 Multiplieur de capacités

Ce montage est illustré à la figure 5.23. Nous allons montrer que ce montage, vu entre la masse et la sortie V , se comporte comme une capacité que l'on peut régler avec les autres composants passifs du montage.

Principe

Si l'amplificateur est idéal, on a :

$$\begin{cases} u^+ = u^- = V_s, \\ V_s = V \frac{Z}{Z+R_1}, \\ i = (V - V_s) \left(\frac{1}{R_1} + \frac{1}{R_s} \right). \end{cases} \quad (5.103)$$

On en déduit l'impédance $Z_s = V/i$ vue sur la sortie V :

$$Z_s = \frac{R_s}{R_s + R_1} (Z + R_1). \quad (5.104)$$

Si l'impédance Z est une capacité : $Z = 1/Cp$, l'impédance Z_s est alors égale à :

$$Z_s = \frac{R_s}{R_s + R_1} \left(\frac{1}{Cp} + R_1 \right), \quad (5.105)$$

c'est-à-dire à une capacité $C_s = C(1 + R_1/R_s)$ en série avec une résistance $R_1 \parallel R_s$.

Si $R_1 \gg R_s$, les expressions se simplifient :

$$Z_s \simeq \frac{1}{Cp} \left(\frac{R_s}{R_1} \right) + R_s. \quad (5.106)$$

Analyse critique

Une première limitation est structurelle : la capacité équivalente est vue entre le point V et la masse.

On peut ensuite s'interroger sur la qualité de la capacité, et vérifier si le comportement reste capacitif à toutes les fréquences.

Calcul avec un gain μ fini. On peut ré-écrire les différentes équations, en particulier :

$$\begin{cases} V_s = \mu(u^+ - u^-), \\ V_s(1 + 1/\mu) = V \frac{Z}{Z + R_1}, \\ i = \frac{V - V_s(1 + 1/\mu)}{R_1} + \frac{(V - V_s)}{R_s}. \end{cases} \quad (5.107)$$

Après élimination de V_s , on trouve la relation entre i et V :

$$i = V \left(1 + \frac{R_1}{R_s} \right) \left(\frac{1}{Z + R_1} \right) \left(1 + \frac{Z}{(1 + \mu)(R_s + R_1)} \right). \quad (5.108)$$

Si le gain en boucle ouverte, $\mu(p) = \mu_0/(1 + \tau p)$, dépend de la fréquence, on vérifie que pour des fréquences très basses ($p \rightarrow 0$), on a :

– si $Cp(\mu_0 + 1)(R_s + R_1) \ll 1$, alors

$$Z_s \simeq (Z + R_1) \frac{1}{1 + \frac{R_1}{R_s}}, \quad (5.109)$$

ce qui correspond toujours à un comportement capacitif,

– si $Cp(\mu_0 + 1)(R_s + R_1) \gg 1$ (avec p toujours petit), alors

$$Z_s \simeq (Z + R_1) \mu_0 R_s Cp, \quad (5.110)$$

et ne correspond pas au comportement d'une capacité.

Pour de très hautes fréquences, $p \rightarrow +\infty$, le terme correctif tend vers 1 et on a :

$$Z_s \simeq (Z + R_1) \frac{1}{1 + \frac{R_1}{R_s}}, \quad (5.111)$$

ce qui correspond à un comportement capacitif pour des pulsations $\omega \ll 1/(R_1 C)$, ce qui peut être en contradiction avec la condition que p est grand. *Coefficient de qualité.* Si la capacité n'est pas idéale et comporte une résistance parallèle ρ , elle est caractérisée par un coefficient de qualité $Q = C\omega\rho$. On montre facilement que le coefficient de qualité est conservé par le produit par le terme $1 + R_s/R_1$.

Gamme de fonctionnement. Pour avoir un bon comportement capacitif, il faut que $Z \gg R_1$, c'est-à-dire :

$$\omega \ll \frac{1}{R_1 C}. \quad (5.112)$$

De plus, si la capacité n'est pas idéale, il faut assurer un coefficient de qualité très supérieur à 1, c'est-à-dire :

$$\omega \gg \frac{1}{\rho C}. \quad (5.113)$$

D'où l'on déduit la gamme de fonctionnement :

$$\frac{1}{\rho C} \ll \omega \ll \frac{1}{R_1 C}. \quad (5.114)$$

Il faut aussi tenir compte des approximations du paragraphe précédent, mais il est difficile de conclure sans avoir les valeurs numériques exactes des composants et des fréquences utiles du montage. Par exemple, si on veut une capacité équivalente à $1\mu F$ à $f = 10kHz$, on trouve $\omega = 2\pi f \ll \frac{1}{R_1 C}$, soit :

$$R_1 \ll 160\Omega. \quad (5.115)$$

En conclusion, le comportement du montage est bien celui attendu, mais seulement dans une gamme réduite de fréquences. Les valeurs des composants doivent être soigneusement choisies. Ce montage demande donc à être utilisé avec précaution.

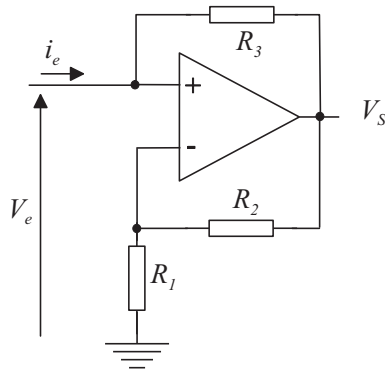


FIG. 5.24 – Convertisseur d'impédance négative

5.7.2 Convertisseur d'impédance négative

Ce montage très simple (Figure 5.24) est à la base de nombreux montages instables : triggers, oscillateurs, etc. Notez bien que l'entrée V_e est appliquée sur l'entrée + de l'amplificateur opérationnel. Le principe consiste à effectuer une rétro-action positive (entrée +) avec R_3 sur un amplificateur de gain fini (déterminé par R_1 et R_2).

Principe

Si l'on suppose l'amplificateur idéal, on peut écrire les équations :

$$\begin{cases} V_s &= V_e \frac{R_1 + R_2}{R_1}, \\ i_e &= \frac{V_e - V_s}{R_3}. \end{cases} \quad (5.116)$$

En éliminant V_s entre les deux équations, on tire :

$$i_e = \frac{V_e}{R_3} \left[1 - \left(1 + \frac{R_2}{R_1} \right) \right] = -\frac{R_2}{R_1 R_3} V_e, \quad (5.117)$$

d'où l'impédance Z_e vue sur l'entrée :

$$Z_e = \frac{V_e}{i_e} = -\frac{R_1 R_3}{R_2}. \quad (5.118)$$

L'impédance Z_e est simplement l'impédance de rétroaction, R_3 , multipliée par le gain $-R_2/R_1$.

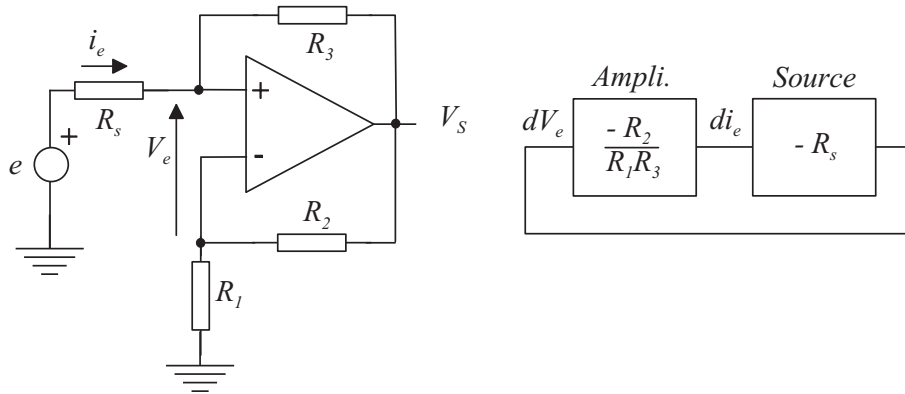


FIG. 5.25 – Trigger et son schéma équivalent en petits signaux

Application : trigger

Le montage précédent est attaqué par une source de tension variable d'impédance interne R_s (Figure 5.25). Compte tenue de l'impédance d'entrée négative du convertisseur étudié précédemment, le montage peut être instable. Calculons les conditions de stabilité du montage complet. On se place en petits signaux, et on note dV_e la variation de tension sur l'entrée $+$. Cette variation est associée à une variation di_e du courant d'entrée, qui s'exprime de deux façons. Pour l'amplificateur :

$$dV_e = -\frac{R_1 R_3}{R_2} di_e. \quad (5.119)$$

Pour la source, on a $V_e = e - R_s i_e$ d'où :

$$dV_e = -R_s di_e. \quad (5.120)$$

Le montage est stable si le gain de boucle G est inférieur à 1 :

$$G = \frac{R_2 R_s}{R_1 R_3} < 1, \quad (5.121)$$

c'est-à-dire si :

$$R_s < \frac{R_1 R_3}{R_2}. \quad (5.122)$$

Dans ce montage, la situation intéressante est celle pour laquelle le montage est instable. Ce circuit est appelé trigger. Si le système est instable, la sortie de l'amplificateur sature soit vers une tension positive, $(V_s)_{Max}$, soit vers une tension négative, $(V_s)_{Min}$, selon le signe de $u^+ - u^-$. Ces tensions sont

proches des tensions positive et négative d'alimentation de l'amplificateur, l'écart étant dû aux tensions de déchet des transistors du push-pull de sortie. Attention, en régime de saturation, l'amplificateur fonctionne en régime non linéaire, et contrairement au régime linéaire, on a en général :

$$\begin{cases} u^+ \neq u^-, \\ V_s \neq \mu(u^+ - u^-). \end{cases} \quad (5.123)$$

Calculons les tensions de basculement du trigger. Puisque le fonctionnement du circuit est non linéaire, on doit écrire les équations pour chaque région de fonctionnement, c'est-à-dire pour les deux valeurs possibles en sortie du montage.

Si la sortie vaut $V_s = (V_s)_{Max}$, le changement d'état s'effectuera lorsque l'entrée u^+ devient plus petite que u^- , c'est-à-dire si :

$$V_e = u^+ < \frac{R_1}{R_1 + R_2} (V_s)_{Max}. \quad (5.124)$$

Nous pouvons alors calculer la tension de basculement correspondante, notée e_{Min} , sur l'entrée e . En supposant le courant d'entrée dans l'amplificateur négligeable, R_3 et R_s forment un simple pont diviseur, d'où, au basculement, en appliquant le théorème de Milman :

$$V_e = \frac{R_1}{R_1 + R_2} (V_s)_{Max} = \frac{e_{Min} R_3 + (V_s)_{Max} R_s}{R_3 + R_s}. \quad (5.125)$$

On en déduit :

$$e_{Min} = \frac{(V_s)_{Max}}{R_3} \left[R_1 \frac{R_3 + R_s}{R_1 + R_2} - R_s \right]. \quad (5.126)$$

Si la sortie vaut $V_s = (V_s)_{Min}$, le changement d'état s'effectuera lorsque l'entrée u^+ deviendra plus grande que u^- , c'est-à-dire si :

$$V_e = u^+ > \frac{R_1}{R_1 + R_2} (V_s)_{Min}. \quad (5.127)$$

Nous pouvons alors calculer la tension de basculement correspondante, notée e_{Max} , sur l'entrée e . Comme précédemment, au basculement :

$$V_e = \frac{R_1}{R_1 + R_2} (V_s)_{Min} = \frac{e_{Max} R_3 + (V_s)_{Min} R_s}{R_3 + R_s}. \quad (5.128)$$

On en déduit :

$$e_{Max} = \frac{(V_s)_{Min}}{R_3} \left[R_1 \frac{R_3 + R_s}{R_1 + R_2} - R_s \right]. \quad (5.129)$$

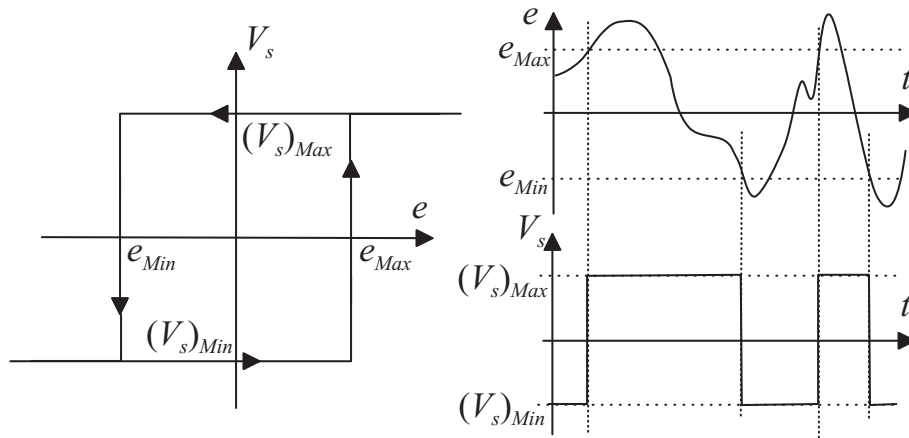


FIG. 5.26 – Caractéristique du trigger et exemple de signaux

On remarque que les expressions des tensions de basculement e_{Min} et e_{Max} dépendent du même terme entre crochets, noté T , dont le signe est négatif. En effet,

$$\begin{aligned}
 T &= R_1 \frac{R_3 + R_s}{R_1 + R_2} - R_s, \\
 T(R_1 + R_2) &= R_1 R_3 - R_s R_2, \\
 T \frac{R_1 + R_2}{R_1 R_3} &= 1 - \frac{R_2 R_s}{R_1 R_3} < 0,
 \end{aligned} \tag{5.130}$$

en utilisant la condition d'instabilité $(R_s R_2)/(R_1 R_3) > 1$. La caractéristique du trigger est donnée à la figure 5.26, avec un exemple de signaux d'entrée $e(t)$ et de la sortie V_s après la remise en forme effectuée par le trigger.

5.8 Oscillateur

On peut réaliser un oscillateur simple avec le montage suivant (Figure 5.27).

5.8.1 Analyse du fonctionnement

La tension u^+ est fixée par le pont diviseur R_1 et R_2 à $u^+ = V_s R_1 / (R_1 + R_2) = \alpha V_s$. La tension sur u^- dépend de la charge de la capacité C vers la tension V_s au travers de la résistance R_3 . Si $V_s > 0$, la capacité se charge vers ce potentiel, et lorsque u^- devient plus grand que u^+ , la tension de sortie

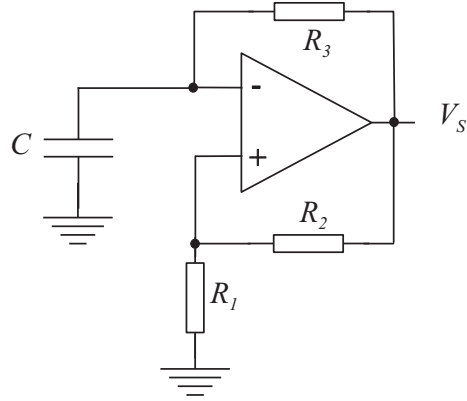


FIG. 5.27 – Oscillateur simple

bascule et devient négative. La capacité se charge alors vers cette tension négative, si bien que $V_c = u^-$ décroît, jusqu'à atteindre u^+ où la tension de sortie bascule de nouveau. En régime établi, on observe donc les signaux de la figure 5.28) en u^+ et V_s .

5.8.2 Calcul détaillé

Si la sortie vaut $V_s = (V_s)_{Max}$, on a donc $u^+ = (V_s)_{Max}R_1/(R_1 + R_2) = \alpha(V_s)_{Max}$, et le basculement se fera lorsque $V_c = u^-$ atteint (en croissant) u^+ . En régime établi, la charge commence à compter du basculement $(V_s)_{Min} \rightarrow (V_s)_{Max}$, c'est-à-dire pour $u^- = \alpha(V_s)_{Min}$. Soit $t = 0$, l'instant du basculement, on peut donc écrire l'équation de charge :

$$V_c(t) = u^-(t) = \alpha(V_s)_{Min} + [(V_s)_{Max} - \alpha(V_s)_{Min}](1 - \exp(-t/R_3C)). \quad (5.131)$$

Au temps $t = T_1$, la tension $V_c(T_1) = \alpha(V_s)_{Max}$ et il y a basculement. L'instant T_1 vérifie donc :

$$V_c(T_1) = \alpha(V_s)_{Min} + [(V_s)_{Max} - \alpha(V_s)_{Min}](1 - \exp(-T_1/R_3C)) = \alpha(V_s)_{Max}. \quad (5.132)$$

On en déduit alors :

$$\begin{aligned} ((V_s)_{Max} - \alpha(V_s)_{Min})(1 - \exp(-T_1/R_3C)) &= \alpha(V_s)_{Max} - \alpha(V_s)_{Min}, \\ (1 - \exp(-T_1/R_3C)) &= \alpha \frac{(V_s)_{Max} - (V_s)_{Min}}{(V_s)_{Max} - \alpha(V_s)_{Min}}, \\ \exp(-T_1/R_3C) &= 1 - \alpha \frac{(V_s)_{Max} - (V_s)_{Min}}{(V_s)_{Max} - \alpha(V_s)_{Min}}, \end{aligned} \quad (5.133)$$

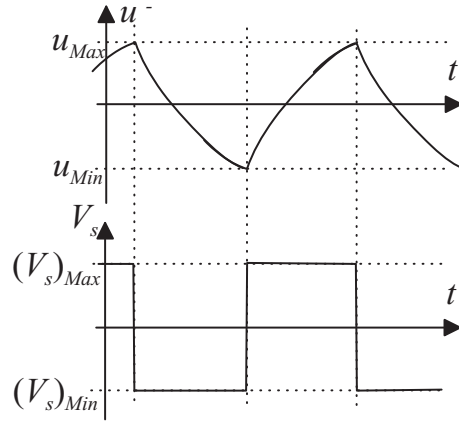


FIG. 5.28 – Signaux observés sur l'oscillateur simple

d'où finalement :

$$T_1 = R_3 C \ln \left(\frac{(V_s)_{Max} - \alpha(V_s)_{Min}}{(1 - \alpha)(V_s)_{Max}} \right). \quad (5.134)$$

Si la sortie vaut $V_s = (V_s)_{Min}$, on a donc $u^+ = \alpha(V_s)_{Min}$, et le basculement se fera lorsque la tension aux bornes de la capacité $V_c = u^-$ atteindra (en décroissant) u^+ . En régime établi, la charge commence à compter du basculement $(V_s)_{Max} \rightarrow (V_s)_{Min}$, c'est-à-dire pour $u^- = \alpha(V_s)_{Max}$. En notant de nouveau $t = 0$ l'instant du basculement, on peut donc écrire une équation de charge similaire à l'équation (5.131) :

$$V_c(t) = u^-(t) = \alpha(V_s)_{Max} + [(V_s)_{Min} - \alpha(V_s)_{Min}](1 - \exp(-t/R_3C)). \quad (5.135)$$

Avec des calculs similaires, on peut calculer le temps T_2 nécessaire pour que V_c atteigne la tension de basculement $\alpha(V_s)_{Min}$:

$$T_2 = R_3 C \ln \left(\frac{(V_s)_{Min} - \alpha(V_s)_{Max}}{(1 - \alpha)(V_s)_{Min}} \right). \quad (5.136)$$

Si les tensions de sortie sont opposées : $(V_s)_{Min} = -(V_s)_{Max}$, on a alors :

$$T_1 = T_2 = R_3 C \ln \left(\frac{1 + \alpha}{1 - \alpha} \right), \quad (5.137)$$

soit une période totale $T = T_1 + T_2$:

$$T = 2R_3 C \ln \left(\frac{1 + \alpha}{1 - \alpha} \right). \quad (5.138)$$

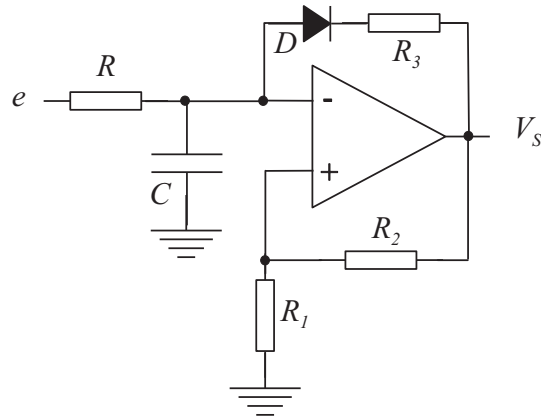


FIG. 5.29 – Oscillateur contrôlé en tension

5.8.3 Oscillateur contrôlé en tension

Ce montage, illustré à la figure 5.29 est inspiré de l'oscillateur précédent. Le contrôle de la fréquence est réalisé à l'aide d'une tension $e > 0$ qui charge la capacité C au travers d'une résistance R . La décharge de la capacité ne peut se faire qu'au travers de la résistance R_3 lorsque la diode D est conductrice, c'est-à-dire lorsque $V_s = (V_s)_{Min}$.

Charge de C

La charge de C s'effectue vers la tension e au travers de R . A l'instant de basculement $(V_s)_{Min} \rightarrow \alpha(V_s)_{Max}$, noté $t = 0$, la tension V_c aux bornes de la capacité vaut $\alpha(V_s)_{Min}$ et la diode D devient bloquée. On a donc l'équation de charge :

$$V_c(t) = u^-(t) = \alpha(V_s)_{Min} + [e - \alpha(V_s)_{Min}](1 - \exp(-tRC)). \quad (5.139)$$

La charge s'effectue jusqu'au basculement, c'est-à-dire à une date T_1 telle que $V_c(T_1) = \alpha(V_s)_{Max}$. Après calculs, on trouve :

$$T_1 = RC \ln \left(\frac{e - \alpha(V_s)_{Min}}{e - \alpha(V_s)_{Max}} \right). \quad (5.140)$$

Décharge de C

La décharge de C s'effectue vers la tension $(V_s)_{Min}$ au travers de R_3 (en négligeant l'action de e au travers de R si $R \gg R_3$). A l'instant de

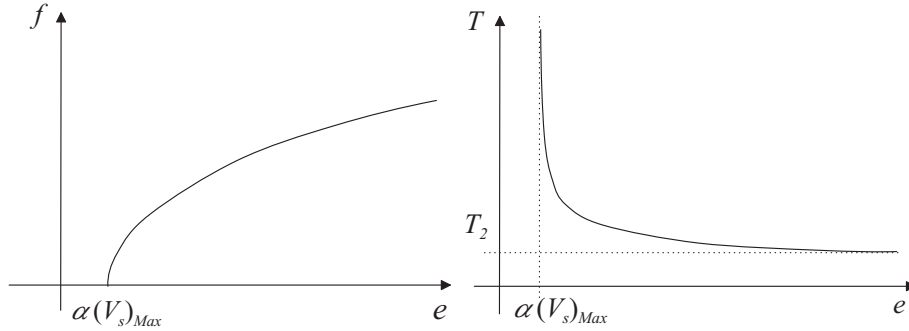


FIG. 5.30 – Fréquence et période en fonction de la tension e avec les paramètres suivants : $R_3 = 50k\Omega$, $R = 100k\Omega$, $C = 10\mu F$ et $\alpha = 0,5$.

basculement $(V_s)_{Max} \rightarrow \alpha(V_s)_{Min}$, noté $t = 0$, la tension V_C aux bornes de la capacité vaut $\alpha(V_s)_{Max}$ et la diode D devient conductrice. On a donc l'équation de décharge :

$$V_C(t) = u^-(t) = \alpha(V_s)_{Max} + [(V_s)_{Min} - \alpha(V_s)_{Max}](1 - \exp(-tR_3C)). \quad (5.141)$$

La décharge se poursuit jusqu'à la date T_2 où la sortie bascule à nouveau, c'est-à-dire lorsque V_C atteint $\alpha(V_s)_{Min}$:

$$T_1 = R_3C \ln \left(\frac{(V_s)_{Min} - \alpha(V_s)_{Min}}{(V_s)_{Min} - \alpha(V_s)_{Max}} \right). \quad (5.142)$$

Relation $f(e)$

On remarque que T_2 ne dépend pas de e . La période totale vaut $T = T_1 + T_2$:

$$T = RC \ln \left(\frac{e - \alpha(V_s)_{Min}}{e - \alpha(V_s)_{Max}} \right) + T_2. \quad (5.143)$$

L'allure de la relation $f(e)$ est donnée à la figure 5.30. On observe que la fréquence est majorée par $f(e) < f_{Max} = 1/T_2$. Pour une tension $e < \alpha(V_s)_{Max}$ l'oscillateur ne peut pas fonctionner : $f(e) = 0$. Au delà, la courbe $f(e)$ suit une allure approximativement logarithmique.

Ce type de conversion tension/fréquence est réalisée par la membrane des cellules nerveuses. Cette conversion explique que la sensibilité des phénomènes de perception varie selon une échelle logarithmique (loi de Fechner).

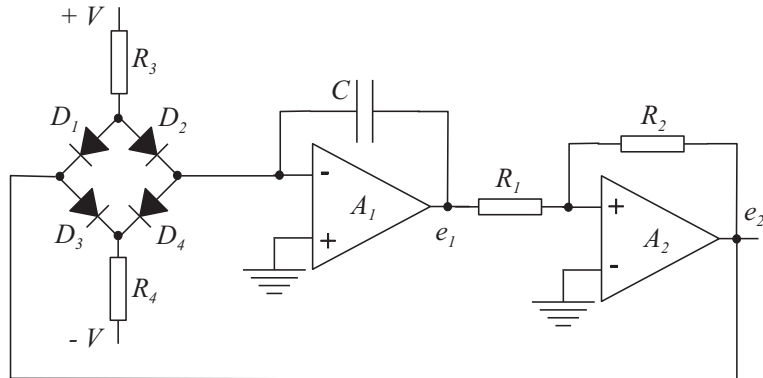


FIG. 5.31 – Générateur de signaux triangle et carré

5.9 Générateur de signaux triangle et carré

Le montage de principe est constitué de trois blocs (Figure 5.31) : un pont de diodes attaqué par deux résistances reliées aux tensions d'alimentation $+V$ et $-V$, un intégrateur (amplificateur A_1) et un trigger (amplificateur A_2).

5.9.1 Etude du trigger

Ses tensions d'entrée et de sortie sont e_1 et e_2 , respectivement. Le montage étant instable (rétroaction sur l'entrée $+$), la sortie e_2 ne prend que deux valeurs : $V_{Max} > 0$ si $u^+ > 0$ et $V_{Min} < 0$ si $u^+ < 0$. Le calcul des tensions de basculement s'effectue comme au paragraphe 5.7.2, en considérant les deux états possibles de e_2 .

Pour $e_2 = V_{Max}$, il y aura basculement si $u^+ < 0$. En négligeant le courant d'entrée dans l'amplificateur, on peut écrire :

$$\frac{e_1 - u^+}{R_1} = -\frac{V_{Max} - u^+}{R_2},$$

$$\frac{e_1}{R_1} + \frac{e_2}{R_2} = -u^+ \left(\frac{1}{R_1} + \frac{1}{R_2} \right) < 0,$$

d'où finalement :

$$e_1 < -\frac{R_1}{R_2} V_{Max}. \quad (5.144)$$

Pour l'autre état, $e_2 = V_{Min}$, on trouve le basculement se produit pour

$u^+ > 0$, c'est-à-dire pour :

$$e_1 > -\frac{R_1}{R_2}V_{Min}. \quad (5.145)$$

5.9.2 Etude de la charge de la capacité

Le pont de diodes permet de commuter la charge de C soit vers $+V$ au travers de R_3 , soit vers $-V$ au travers de R_4 .

Si $e_2 = V_{Max} > 0$, D_1 et D_4 sont bloquées alors que D_2 et D_3 sont conductrices. La capacité est chargée par le courant i dû à V au travers de R_3 . Si on note $t = 0$ l'instant du basculement de e_2 de $V_{Min} \rightarrow V_{Max}$ pour lequel $e_1(0) = -V_{Min}R_1/R_2$, on peut écrire :

$$C \frac{de_1(t)}{dt} = -\frac{V - V_D}{R_3}, \quad (5.146)$$

où V_D est la tension de coude de diode. En intégrant, on a :

$$e_1(t) = -V_{Min} \frac{R_1}{R_2} - \frac{V - V_D}{R_3 C} t. \quad (5.147)$$

La charge s'arrête lorsque $e_1(t)$ atteint la tension $-V_{Max}R_1/R_2$, c'est-à-dire au temps T_1 tel que :

$$e_1(T_1) = -V_{Min} \frac{R_1}{R_2} - \frac{V - V_D}{R_3 C} T_1 = -V_{Max} \frac{R_1}{R_2}. \quad (5.148)$$

On trouve donc :

$$T_1 = R_3 C \frac{V_{Max} - V_{Min}}{V - V_D} \frac{R_1}{R_2}. \quad (5.149)$$

De façon similaire, on peut vérifier que, si $e_2 = V_{Min}$, on a une charge de la capacité vers $-V$ au travers de R_4 . Le temps T_2 associé à cette charge est égal à :

$$T_2 = R_4 C \frac{V_{Min} - V_{Max}}{-V + V_D} \frac{R_1}{R_2}. \quad (5.150)$$

Si les résistances R_3 et R_4 sont égales : $R_3 = R_4 = R$, les demi-périodes sont égales et on peut écrire :

$$T = 2RC \frac{V_{Max} - V_{Min}}{V - V_D} \frac{R_1}{R_2}. \quad (5.151)$$

La fréquence des signaux triangle et carré est alors définie par :

$$f = \frac{V - V_D}{2RC(V_{Max} - V_{Min})} \frac{R_2}{R_1}. \quad (5.152)$$

On remarque que la fréquence est proportionnelle au courant $i = (V - V_D)/R$. En pratique, pour réaliser un générateur de fonctions, les paires (V, R_3) et $(-V, R_4)$ sont remplacées par des générateurs de courants variables sur une décade. La commutation de capacités C , $10C$, etc. permet d'avoir des variations de fréquences sur plusieurs décades.

5.9.3 Analyse critique

Les calculs ci-dessus ont été faits dans le cas d'amplificateurs idéaux. En réalité plusieurs paramètres réels vont perturber ce comportement idéal.

En ce qui concerne l'amplificateur A_1 , la tension de déport V_0 introduit une erreur qui peut être importante dans les basses fréquences, puisque le temps d'intégration augmente. En pratique, selon le signe de V_0 , l'erreur introduira un écart entre les temps de charge et de décharge, et modifiera le rapport cyclique.

Les différences entre les deux résistances R_3 et R_4 , ou entre les tensions $+V$ et $-V$, seront aussi responsables de modifications du rapport cyclique. Dans la version plus sophistiquée où on utilise des générateurs de courant, le déséquilibre des courants aura le même effet.

Le montage trigger sera perturbé par les tensions de sorties qui ne sont probablement pas opposées, car les tensions d'alimentation ne sont pas exactement opposées, et même si c'était le cas, les tensions de déchet du push-pull ne sont certainement pas identiques pour les deux valeurs. Cette erreur implique que le signal carré n'est pas parfaitement symétrique. De plus, elle contribuera à modifier le rapport cyclique au niveau de l'intégrateur.

Par ailleurs, le signal carré sera limité par la vitesse de montée (slew rate) de l'amplificateur, de l'ordre de $10V/\mu s$. En basse fréquence, ce problème est peu important, mais en hautes fréquences, le signal ne sera pas parfaitement carré. Pour éviter ce problème, on pourra soit choisir un amplificateur à grande vitesse de montée, soit réduire la tension de sortie e_2 par écrêtage à quelques volts. Cette erreur sur le signal carré se reportera aussi en hautes fréquences sur le signal triangle : en effet, celui-ci étant obtenu par intégration du signal carré, suivra une trajectoire parabolique durant le transitoire.

Ainsi, ce montage, sans être critique, demandera un choix judicieux des composants, pour satisfaire aux exigences dans la gamme de fonctionnement

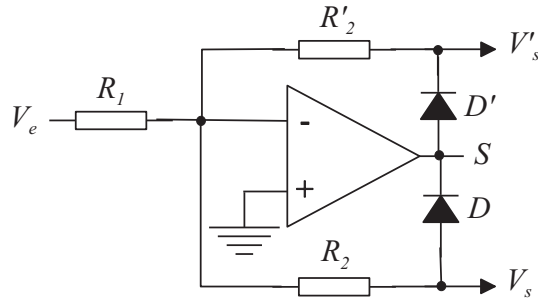


FIG. 5.32 – Redresseur mono-alternance

visée.

5.10 Redresseurs

L'utilisation d'amplificateurs opérationnels permet de réaliser des redresseurs sans tension de déchet, contrairement aux redresseurs à diodes pour lesquels la tension de coude V_D introduit des décalages importants.

5.10.1 Redresseur mono-alternance

Ce montage redresseur est présenté à la figure 5.32. La conduction des diodes, D et D' , dépend du signe de la sortie S et il faut calculer le circuit selon deux situations.

Cas $V_e > 0$ et $S < 0$

La diode D est conductrice alors que D' est bloquée. On notera V_D et $V_{D'}$ les tensions de coude des diodes conductrices. En supposant l'amplificateur idéal, on peut alors écrire les équations :

$$V_s = -V_e \frac{R_2}{R_1}. \quad (5.153)$$

Si on tient compte de la tension de décalage V_0 et du gain fini μ de l'amplificateur, on peut écrire :

$$V_s = -V_e \frac{R_2}{R_1} + \left(\frac{V_D}{\mu} + V_0 \right) \left(1 + \frac{R_2}{R_1} \right) \frac{\mu\beta}{1 + \mu\beta}. \quad (5.154)$$

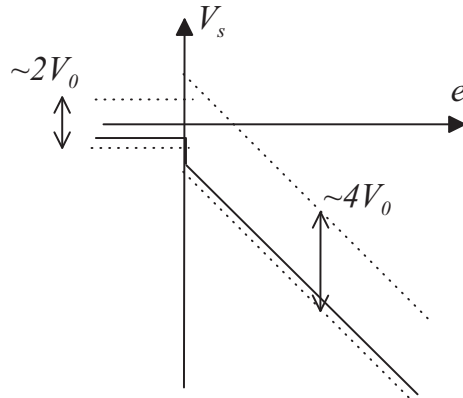


FIG. 5.33 – Caractéristique entrée/sortie du redresseur mono-alternance

Ce redresseur fournit donc une erreur statique :

$$\left(\frac{V_D}{\mu} + V_0\right)\left(1 + \frac{R_2}{R_1}\right), \quad (5.155)$$

où le signe de V_0 est inconnu. Pour un très grand gain μ , le terme V_D/μ sera négligeable, mais cette approximation n'est pas vraie en hautes fréquences.

Cas $V_e < 0$ et $S > 0$

La diode D est bloquée alors que D' est conductrice. En négligeant la tension différentielle $u^+ - u^-$, on a dans le cas idéal :

$$V_s = 0. \quad (5.156)$$

Si on tient compte de la tension de déport V_0 , on a alors

$$V_s = V_0. \quad (5.157)$$

Sortie V'_s

On peut faire des calculs similaires pour la sortie V'_s . Celle-ci ne conserve que les alternances négatives de l'entrée e contrairement à V_s , qui ne conserve que les alternances positives.

Caractéristique entrée/sortie

En régime statique, la caractéristique entrée/sortie du redresseur est donnée à la figure 5.33, pour un rapport $R_2/R_1 = 1$. On voit que les erreurs,

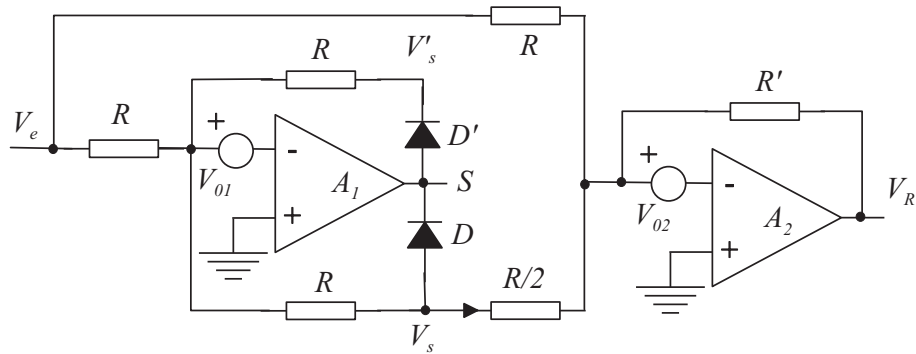


FIG. 5.34 – Redresseur double alternance

dépendant principalement de la tension de déport, sont différentes selon les alternances du signal d'entrée. Les tracés en pointillés sur la figure donnent les valeurs extrêmes, fondées sur la majoration de V_0 fournie par les feuilles de spécifications du constructeur.

5.10.2 Redresseur double alternance

Le montage est réalisé à partir du redresseur mono-alternance et d'un second amplificateur (figure 5.34). L'analyse du circuit requiert toujours de considérer deux cas, puisque la sortie V_s s'exprime différemment selon le signe de e .

Cas idéal

Entrée $V_e > 0$. Lorsque $V_e > 0$, d'après le paragraphe précédent, on sait que $V_s = -V_e$. A partir de l'équation :

$$\frac{V_e}{R} - \frac{2V_e}{R} = -\frac{V_R}{R'} \quad (5.158)$$

on peut calculer la sortie redressée V_R :

$$V_R = V_e \frac{R'}{R} \quad (5.159)$$

Entrée $V_e < 0$. Lorsque $V_e < 0$, d'après le paragraphe précédent, on sait que $V_s = 0$. A partir de l'équation :

$$\frac{V_e}{R} = -\frac{V_R}{R'} \quad (5.160)$$

on peut calculer la sortie redressée V_R :

$$V_R = -V_e \frac{R'}{R}. \quad (5.161)$$

La fonction de redressement double alternance est donc bien assurée par ce montage.

Erreur due aux tensions de déport

Dans ce paragraphe, on analyse les erreurs introduites par les tensions de déport, notées V_{01} et V_{02} , des deux amplificateurs. On peut donc ré-écrire les équations avec ces termes.

Entrée $V_e > 0$. En utilisant les résultats du paragraphe 5.10.1, on a $V_s = -V_e + 2V_{01}$. On peut donc écrire pour l'amplificateur A_2 :

$$\frac{V_e - V_{02}}{R} + \frac{-V_e + 2V_{01} - V_{02}}{R/2} = \frac{V_{02} - V_R}{R'}. \quad (5.162)$$

Soit, après calculs :

$$V_R = V_e \frac{R'}{R} - 4V_{01} \frac{R'}{R} + V_{02} \left(1 + 3 \frac{R'}{R}\right). \quad (5.163)$$

Ainsi, pour $R'/R = 1$, et en supposant que $|V_{01}| = |V_{02}| = V_0$, l'erreur est majorée par $8V_0$.

Entrée $e < 0$. En utilisant les résultats du paragraphe 5.10.1, on a $V_s = V_{01}$. On peut donc écrire pour l'amplificateur A_2 :

$$\frac{V_e - V_{02}}{R} + \frac{V_{01} - V_{02}}{R/2} = \frac{V_{02} - V_R}{R'}. \quad (5.164)$$

Soit, après calculs :

$$V_R = -V_e \frac{R'}{R} - V_{01} \frac{2R'}{3R} + V_{02} \left(1 + \frac{5R'}{3R}\right). \quad (5.165)$$

Ainsi, pour $R'/R = 1$, et en supposant que $|V_{01}| = |V_{02}| = V_0$, l'erreur est majorée par $10V_0/3$. L'allure de la tension redressée est illustrée à la figure 5.35, pour une entrée $V_e(t)$ sinusoïdale d'amplitude faible (de l'ordre de $10V_0$). On remarque que les erreurs dues aux tensions de déport ne sont pas identiques sur les deux alternances et introduisent des sauts de tensions aux changements de signe de l'entrée $V_e(t)$. Les lignes pointillées donnent les valeurs extrêmes des erreurs dues aux tensions de déports pour les alternances positives ou négatives.

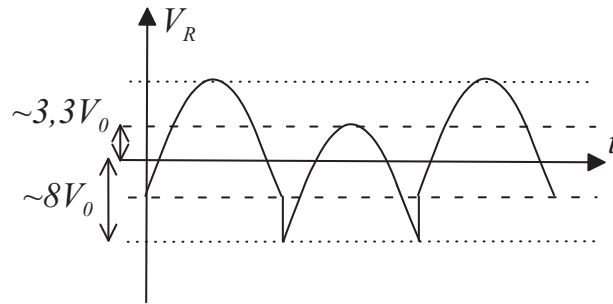


FIG. 5.35 – Allure des signaux en sortie du redresseur double alternance pour une entrée $V(t)$ sinusoïdale

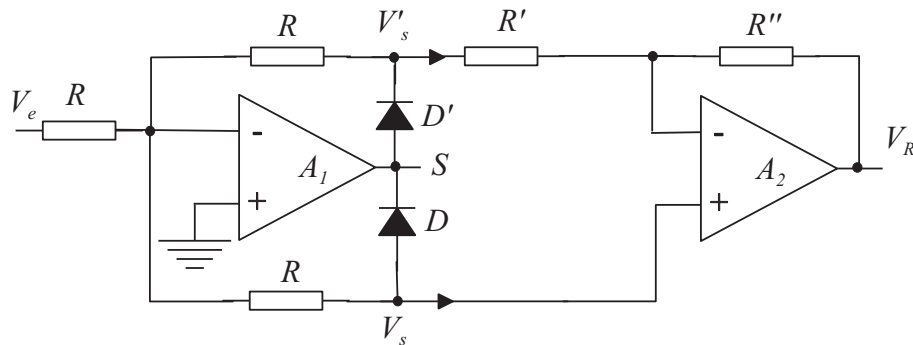


FIG. 5.36 – Redresseur double alternance symétrique

Analyse critique du montage

Ce montage présente des erreurs dues aux tensions de déport importantes, surtout dans la mesure où elles sont différentes sur les deux alternances. Elles sont donc difficiles à compenser. Ces erreurs affecteront le redressement de signaux d'amplitude faible de l'ordre du mV ou de la dizaine de mV. Un choix d'amplificateur avec une faible tension de déport sera judicieux pour limiter ces erreurs.

On remarque que les alternances positives et négatives ne sont pas traitées de façon symétrique. En effet, pour les alternances négatives, seul l'amplificateur A_2 est utilisé, alors que les deux amplificateurs traitent les alternances positives. La distorsion des alternances positives risque ainsi d'être plus importante.

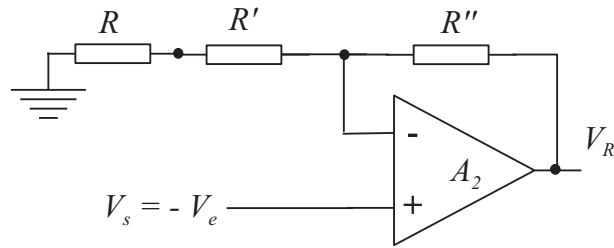


FIG. 5.37 – Redresseur double alternance symétrique : schéma équivalent pour $V_e > 0$

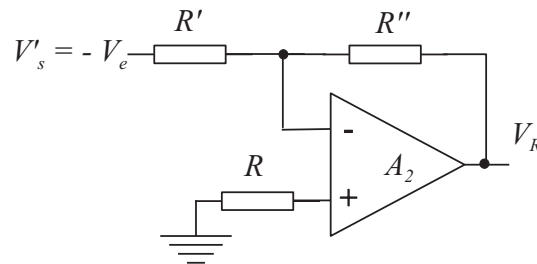


FIG. 5.38 – Redresseur double alternance symétrique : schéma équivalent pour $V_e < 0$

5.10.3 Redresseur double alternance symétrique

Afin de pallier aux inconvénients relevés dans le paragraphe précédent, nous proposons un redresseur symétrisé (Figure 5.36), dans lequel nous utilisons les deux sorties V_s et V'_s du redresseur mono-alternance.

Cas idéal

Entrée $V_e > 0$. En utilisant les résultats du paragraphe 5.10.1, on a $V_s = -V_e$ et D' est bloquée : le montage équivalent est un amplificateur non inverseur (Figure 5.37) avec $V_s = -V_e$ sur l'entrée + de A_2 et 0 (entrée u^- de l'amplificateur A_1) sur l'entrée - vue au travers de $R + R'$. On a donc :

$$V_R = -V_e \left(1 + \frac{R''}{R + R'} \right). \quad (5.166)$$

Entrée $V_e < 0$. En utilisant les résultats du paragraphe 5.10.1, on a $V'_s = -V_e$ et D est bloquée. le montage équivalent est un amplificateur inverseur (Figure 5.38) avec $V'_s = -V_e$ sur l'entrée - de A_2 et 0 (entrée u^-

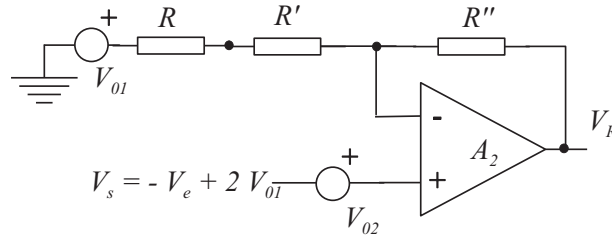


FIG. 5.39 – Redresseur double alternance symétrique : schéma équivalent pour $V_e > 0$ en tenant compte des tensions de déport

de l'amplificateur A_1) sur l'entrée + vue au travers de R . On a donc :

$$V_R = V_e \frac{R''}{R'} \quad (5.167)$$

Condition pour un bon redressement. Pour un redressement double alternance, il faut que les gains pour les alternances positives et négatives soient identiques, c'est-à-dire :

$$G = \frac{R''}{R'} = 1 + \frac{R''}{R + R'}. \quad (5.168)$$

En fixant $R' = R$, on obtient :

$$R'' = 2R \text{ et } G = 2. \quad (5.169)$$

Influence des tensions de déport

Entrée $V_e > 0$. En utilisant les résultats du paragraphe 5.10.1, on a $V_s = -V_e + 2V_{01}$ et D' est bloquée : le montage équivalent est un amplificateur non inverseur (Figure 5.39) avec $V_s = -V_e$ sur l'entrée + de A_2 et 0 (entrée u^- de l'amplificateur A_1) sur l'entrée - vue au travers de $R + R'$. On a donc :

$$V_R = -V_e \left(1 + \frac{R''}{R + R'}\right) + (V_{01} + V_{02}) \left(1 + \frac{R''}{R + R'}\right) + V_{01}. \quad (5.170)$$

Entrée $V_e < 0$. En utilisant les résultats du paragraphe 5.10.1, on a $V'_s = -V_e + 2V_{01}$ et D est bloquée. le montage équivalent est un amplificateur inverseur (Figure 5.38) avec $V'_s = -V_e + 2V_{01}$ sur l'entrée - de A_2 et $V_{01} + V_{02}$ sur l'entrée + de A_2 , vue au travers de R . On a donc :

$$V_R = V_e \frac{R''}{R'} + (V_{01} + V_{02}) \left(1 + \frac{R''}{R'}\right). \quad (5.171)$$

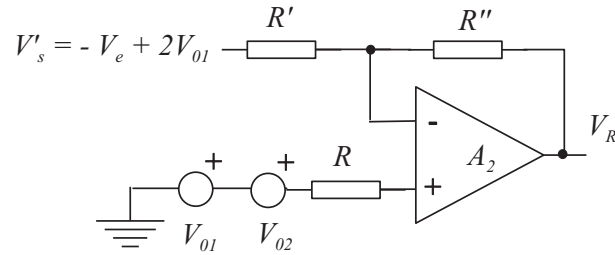


FIG. 5.40 – Redresseur double alternance symétrique : schéma équivalent pour $V_e < 0$ en tenant compte des tensions de déport

En utilisant les conditions sur les résistances $R' = R$ et $R'' = 2R$, on a finalement les erreurs suivantes :

$$\begin{cases} -V_{01} + 3V_{02} & \text{pour } V_e > 0, \\ 3V_{01} + 2V_{02} & \text{pour } V_e < 0. \end{cases} \quad (5.172)$$

Analyse critique du montage

Les erreurs dues aux tensions de déport sont encore différentes pour les alternances positives et négatives, avec une différence égale à $4V_{01} - V_{02}$, soit dans le pire cas environ $5V_0$. Cet écart est similaire à celui obtenu avec le précédent montage.

Outre ces erreurs, le bon fonctionnement requiert l'égalité de plusieurs résistances, égalité qui n'est réalisée qu'à la précision des composants près.

Ce montage présente une meilleure symétrie puisque les alternances, qu'elles soient positives ou négatives, sont traitées par les deux amplificateurs. Pour redresser des signaux hautes fréquences, il faudra donc des amplificateurs avec une largeur de bande suffisante.

Enfin, le montage fait appel à la commutation des diodes D et D' dont l'état conducteur ou bloqué change avec le signe de l'entrée. Cette commutation ne peut pas se faire instantanément : en particulier, pour passer de l'état bloqué à l'état conducteur, il est nécessaire d'évacuer les charges accumulées dans la jonction, ce qui se traduit par des pics de tension aux instants de commutation. Cette erreur dynamique (qui se produit dans les deux montages redresseurs double alternance) peut être limitée en choisissant des diodes de commutation rapides.

5.11 Conclusion

Dans ce chapitre, nous avons étudié des montages très classiques à base d'amplificateurs opérationnels, et quelques montages plus particuliers, voire exotiques.

L'objectif de ce chapitre n'est pas de fournir une bibliothèque exhaustive d'applications. Mon objectif, plus ambitieux et qui est dans la ligne directe de l'esprit de ce cours, est de montrer que la conception ou la mise en oeuvre d'un montage doit se faire en trois étapes, qui peuvent être itérées au besoin :

- une conception ou analyse simple du montage dans le cas de composants idéaux, pour vérifier l'adéquation avec la fonction électronique désirée,
- l'analyse critique des perturbations fonctionnelles dues aux paramètres réels des composants, à leur variabilité, etc.
- le choix de composants adaptés aux performances requises.

La seconde étape est bien sûr la plus difficile, et ne pourra être acquise complètement qu'avec des années d'expérience et de pratique, mais j'espère que vous en aurez compris l'esprit. Tous les paramètres ne pouvant être pris en compte simultanément, la connaissance et l'expérience permettent de cibler ceux qui devraient avoir le plus d'influence. Ensuite, il s'agira, paramètre par paramètre (en supposant le principe de superposition), de conduire les calculs d'erreurs afin de valider quantitativement ses intuitions.

Dans la conception de circuits intégrés modernes, très complexes, cet esprit sera précieux pour utiliser au mieux les outils de simulation disponibles, afin de choisir les paramètres à étudier, de sélectionner les études de sensibilités à réaliser, ceci dans le but pragmatique de ne pas être submergé par des résultats de simulation inexploitable tant ils sont nombreux !

Chapitre 6

Documentations techniques de quelques composants

6.1 Diode BAV45

6.2 Diode 1N4148

6.3 Transistor 2N2222

6.4 Amplificateur opérationnel LM108

6.5 Amplificateur opérationnel LF351